

HK32E032

用户手册

Rev1.0.0

History

Version	Date	Description
1.0.0	2020/03/03	初始版本

Contents

History.....	2
1 说明.....	8
2 缩写与术语.....	9
2.1 寄存器描述中的缩写.....	9
2.2 术语.....	9
3 功能介绍.....	10
3.1 系统架构.....	10
3.2 存储器映射.....	11
3.3 SRAM.....	11
3.4 Flash.....	11
3.5 启动配置.....	12
4 嵌入式闪存.....	13
4.1 闪存主要特性.....	13
4.2 闪存功能描述.....	13
4.2.1 闪存结构.....	13
4.2.2 读操作.....	14
4.2.3 Flash 写和擦除操作.....	14
4.2.4 读保护.....	17
4.2.5 写保护.....	18
4.2.6 选项字节的写保护.....	18
4.3 Flash 中断.....	18
4.4 Flash 寄存器描述.....	19
4.4.1 Flash 访问控制寄存器 (FLASH_ACR).....	19
4.4.2 Flash 关键字寄存器(FLASH_KEYR).....	19
4.4.3 Flash 选项关键字寄存器 (FLASH_OPTKEYR).....	20
4.4.4 Flash 状态寄存器 (FLASH_SR).....	20
4.4.5 Flash 控制寄存器 (FLASH_CR).....	20
4.4.6 Flash 地址寄存器 (FLASH_AR).....	21
4.4.7 Flash 选项字节寄存器 (FLASH_OBR).....	22
4.4.8 Flash 写保护寄存器 (FLASH_WRPR).....	23
4.4.9 Flash 控制寄存器 2 (FLASH_ECR).....	23
4.4.10 INT_VEC_OFFSET.....	23
4.5 Flash 选项字节描述.....	24
5 寄存器描述.....	26
5.1 CRC 寄存器.....	26
5.1.1 数据寄存器(CRC_DR).....	26

5.1.2	独立数据寄存器 (CRC_IDR).....	26
5.1.3	控制寄存器 (CRC_CR).....	27
5.1.4	CRC 初值寄存器 (CRC_INIT).....	27
5.2	PWR 寄存器.....	27
5.2.1	电源控制寄存器 (PWR_CR).....	27
5.2.2	内部 Reference 电压输出选择 (PWR_VREF_SEL).....	28
5.3	RCC 寄存器.....	28
5.3.1	时钟控制寄存器 (RCC_CR).....	28
5.3.2	时钟配置寄存器 (RCC_CFGR).....	30
5.3.3	时钟中断寄存器(RCC_CIR).....	32
5.3.4	APB2 外设复位寄存器 (RCC_APB2RSTR).....	34
5.3.5	APB1 外设复位寄存器 (RCC_APB1RSTR).....	35
5.3.6	AHB 外部时钟使能寄存器 (RCC_AHBENR).....	36
5.3.7	APB2 外设时钟使能寄存器 (RCC_APB2ENR).....	38
5.3.8	APB1 外设时钟使能寄存器 (RCC_APB1ENR).....	39
5.3.9	控制/状态寄存器 (RCC_CSR).....	41
5.3.10	AHB 外设复位寄存器(RCC_AHBRSTR).....	42
5.3.11	时钟配置寄存器 3(RCC_CFGR3).....	43
5.3.12	控制寄存器(RCC_CSS).....	43
5.3.13	时钟配置寄存器 4(RCC_CFGR4).....	44
5.4	GPIO 寄存器.....	45
5.4.1	GPIO 端口模式寄存器(GPIOx_MODER) (x = A..D).....	45
5.4.2	GPIO 端口输出类型寄存器(GPIOx_OTYPER) (x = A..D).....	46
5.4.3	GPIO 口输出速度寄存器(GPIOx_OSPEEDR) (x = A..D).....	46
5.4.4	GPIO 口上拉/下拉寄存器(GPIOx_PUPDR) (x = A..D).....	47
5.4.5	GPIO 端口输入数据寄存器(GPIOx_IDR) (x = A..D).....	47
5.4.6	GPIO 端口输出数据寄存器(GPIOx_ODR) (x = A..D).....	47
5.4.7	GPIO 端口置位/复位寄存器(GPIOx_BSRR) (x = A..D).....	48
5.4.8	GPIO 端口配置锁定寄存器(GPIOx_LCKR) (x = A..B).....	48
5.4.9	GPIO 复用功能低位寄存器(GPIOx_AFR1) (x = A..D).....	49
5.4.10	GPIO 复用功能高位寄存器(GPIOx_AFRH) (x = A..D).....	49
5.4.11	GPIO 端口位复位寄存器(GPIOx_BRR) (x=A..D).....	50
5.4.12	GPIO 端口输入输出施密特寄存器(GPIOx_IOSR) (x=A..D).....	51
5.5	IOMUX 引脚功能多重映射控制器.....	52
5.5.1	IOMUX 引脚功能选择寄存器(PIN_FUNC_SEL).....	53
5.5.2	IOMUX 引脚功能选择寄存器(PKG_PIN_SEL).....	53
5.5.3	IOMUX 功能控制寄存器(NRST_PIN_KEY).....	54
5.5.4	IOMUX 引脚功能控制寄存器(NRST_PA0_SEL).....	54
5.5.5	IOMUX 引脚功能控制寄存器(TIM2_CH0_IN_SEL).....	55
5.6	SYSCFG 寄存器.....	55
5.6.1	SYSCFG 配置寄存器 1(SYSCFG_CFGR1).....	55
5.6.2	SYSCFG 外部中断配置寄存器 1(SYSCFG_EXTICR1).....	56
5.6.3	SYSCFG 外部中断配置寄存器 2(SYSCFG_EXTICR2).....	56
5.7	中断和事件.....	57

5.7.1	NVIC 主要特性	57
5.7.2	SysTick 校准值寄存器.....	57
5.7.3	中断和异常向量.....	57
5.8	EXTI 寄存器.....	59
5.8.1	中断屏蔽寄存器(EXTI_IMR).....	59
5.8.2	事件屏蔽寄存器(EXTI_EMR).....	59
5.8.3	上升沿触发选择寄存器(EXTI_RTSTR)	59
5.8.4	下降沿触发选择寄存器(EXTI_FTSR).....	60
5.8.5	软件中断事件寄存器(EXTI_SWIER).....	60
5.8.6	挂起寄存器(EXTI_PR)	60
5.9	ADC 寄存器	61
5.9.1	ADC 中断和状态寄存器(ADC_ISR)	61
5.9.2	ADC 中断使能寄存器(ADC_IER).....	62
5.9.3	ADC 控制寄存器(ADC_CR).....	62
5.9.4	ADC 配置寄存器 1(ADC_CFGR1)	63
5.9.5	ADC 配置寄存器 2(ADC_CFGR2).....	65
5.9.6	ADC 采样时间寄存器(ADC_SMPR).....	66
5.9.7	ADC 看门狗阈值寄存器(ADC_TR)	66
5.9.8	ADC 通道选择寄存器(ADC_CHSELR).....	66
5.9.9	ADC 数据寄存器(ADC_DR).....	67
5.9.10	ADC 通用配置寄存器(ADC_CCR)	67
5.9.11	ADC 控制寄存器 2 (ADC_CR2)	67
5.10	TIM1	69
5.10.1	TIM1 控制寄存器 1 (TIM1_CR1)	69
5.10.2	TIM1 控制寄存器 2 (TIM1_CR2)	70
5.10.3	TIM1 从模式控制寄存器 (TIM1_SMCR).....	71
5.10.4	TIM1 中断使能寄存器 (TIM1_DIER)	72
5.10.5	TIM1 状态寄存器 (TIM1_SR).....	73
5.10.6	TIM1 事件产生寄存器 (TIM1_EGR).....	74
5.10.7	TIM1 捕捉/比较模式寄存器 1 (TIM1_CCMR1).....	75
5.10.8	TIM1 捕捉/比较模式寄存器 2 (TIM1_CCMR2).....	77
5.10.9	TIM1 捕捉/比较使能寄存器 (TIM1_CCER)	78
5.10.10	TIM1 计数器 (TIM1_CNT).....	79
5.10.11	TIM1 预分频器 (TIM1_PSC).....	79
5.10.12	TIM1 自动重装载寄存器 (TIM1_ARR).....	79
5.10.13	TIM1 重复计数寄存器 (TIM1_RCR).....	80
5.10.14	TIM1 捕捉/比较寄存器 1 (TIM1_CCR1).....	80
5.10.15	TIM1 捕捉/比较寄存器 2 (TIM1_CCR2).....	80
5.10.16	TIM1 捕捉/比较寄存器 3 (TIM1_CCR3).....	81
5.10.17	TIM1 捕捉/比较寄存器 4 (TIM1_CCR4).....	81
5.10.18	TIM1 刹车和死区寄存器 (TIM1_BDTR).....	81
5.11	TIM2	82
5.11.1	TIM2 控制寄存器 1 (TIMx_CR1)	82
5.11.2	TIM2 控制寄存器 2 (TIMx_CR2)	83

5.11.3	TIM2 从模式控制寄存器 (TIMx_SMCR).....	84
5.11.4	TIM2 中断允许寄存器 (TIMx_DIER)	86
5.11.5	TIM2 状态寄存器(TIMx_SR).....	87
5.11.6	TIM2 事件产生寄存器 (TIMx_EGR).....	88
5.11.7	TIM2 捕捉/比较模式寄存器 1(TIMx_CCMR1)	88
5.11.8	TIM2 捕捉/比较模式寄存器 2(TIMx_CCMR2)	90
5.11.9	TIM2 捕捉/比较使能寄存器(TIMx_CCER)	91
5.11.10	TIM2 计数器 (TIMx_CNT).....	92
5.11.11	TIM2 预分频 (TIMx_PSC).....	93
5.11.12	TIM2 自动重装寄存器 (TIMx_ARR).....	93
5.11.13	TIM2 捕捉/比较寄存器 1 (TIMx_CCR1).....	93
5.11.14	TIM2 捕捉/比较寄存器 2 (TIMx_CCR2).....	94
5.11.15	TIM2 捕捉/比较寄存器 3 (TIMx_CCR3).....	94
5.11.16	TIM2 捕捉/比较寄存器 4 (TIMx_CCR4).....	94
5.12	TIM6	95
5.12.1	TIM6 控制寄存器 1 (TIMx_CR1)	95
5.12.2	TIM6 控制寄存器 2 (TIMx_CR2)	96
5.12.3	TIM6 中断使能寄存器 (TIMx_DIER)	96
5.12.4	TIM6 状态寄存器(TIMx_SR).....	96
5.12.5	TIM6 事件产生寄存器 (TIMx_EGR).....	97
5.12.6	TIM6 定时器(TIMx_CNT).....	97
5.12.7	TIM6 预分频器(TIMx_PSC).....	97
5.12.8	TIM6 自动重装寄存器(TIMx_ARR).....	97
5.13	IWDG.....	97
5.13.1	关键字寄存器 (IWDG_KR).....	97
5.13.2	预分频寄存器 (IWDG_PR)	98
5.13.3	重加载寄存器 (IWDG_RLR)	98
5.13.4	状态寄存器 (IWDG_SR)	98
5.13.5	窗口寄存器 (IWDG_WINR)	99
5.14	WWDG	99
5.14.1	控制寄存器(WWDG_CR).....	99
5.14.2	配置寄存器 (WWDG_CFR)	100
5.14.3	状态寄存器(WWDG_SR).....	100
5.15	I2C.....	100
5.15.1	控制寄存器 1 (I2Cx_CR1)	100
5.15.2	控制寄存器 2 (I2C_CR2)	103
5.15.3	本机地址 1 寄存器 (I2Cx_OAR1)	104
5.15.4	本机地址 2 寄存器 (I2Cx_OAR2)	105
5.15.5	时序寄存器 (I2Cx_TIMINGR)	105
5.15.6	超时寄存器 (I2Cx_TIMEOCTR)	106
5.15.7	中断和状态寄存器 (I2Cx_ISR)	106
5.15.8	中断清除寄存器 (I2Cx_ICR)	108
5.15.9	PEC 寄存器 (I2Cx_PECR)	108
5.15.10	接收数据寄存器 (I2Cx_RXDR)	109

5.15.11	发送数据寄存器 (I2Cx_TXDR)	109
5.16	USART.....	109
5.16.1	控制寄存器 1 (USARTx_CR1)	109
5.16.2	控制寄存器 2 (USARTx_CR2)	111
5.16.3	控制寄存器 3 (USARTx_CR3)	114
5.16.4	波特率寄存器 (USARTx_BRR)	116
5.16.5	保护时间和预分频器寄存器 (USARTx_GTPR)	116
5.16.6	接收超时寄存器 (USARTx_RTOR)	117
5.16.7	请求寄存器 (USARTx_RQR)	118
5.16.8	中断和状态寄存器 (USARTx_ISR)	118
5.16.9	中断标志清除寄存器 (USARTx_ICR)	121
5.16.10	数据接收寄存器 (USARTx_RDR)	122
5.16.11	数据发送寄存器 (USARTx_TDR)	122
5.17	SPI.....	123
5.17.1	SPI 控制寄存器 1 (SPIx_CR1)	123
5.17.2	SPI 控制寄存器 2 (SPIx_CR2)	124
5.17.3	SPI 状态寄存器 (SPIx_SR)	125
5.17.4	SPI 数据寄存器 (SPIx_DR)	126
5.17.5	SPI 的 CRC 多项式寄存器 (SPIx_CRCPR)	126
5.17.6	SPI 接收 CRC 寄存器 (SPIx_RXCRCR)	127
5.17.7	SPI 发送 CRC 寄存器 (SPIx_TXCRCR)	127
5.17.8	SPIx_I2S 配置寄存器 (SPIx_I2SCFGR)	127
5.17.9	SPIx_I2S 预分频寄存器 (SPIx_I2SPR)	128
5.18	AWU 停机模式自动唤醒定时器	129
5.18.1	控制寄存器 AWU_CR.....	129
5.18.2	控制寄存器 AWU_SR	130
5.19	Beeper 蜂鸣器	131
5.19.1	配置寄存器 BEEP_CFGR.....	131
5.19.2	控制寄存器 BEEP_CR.....	131
5.20	LCD.....	133
5.21	DBGMCU	133
5.21.1	DBGMCU_IDCODE	133
5.21.2	DBGMCU_CR.....	133
5.21.3	DBGMCU_APB1_FZ.....	134
5.22	器件电子签名.....	134
5.22.1	Unique device ID register (64bit)	135
6	重要提示.....	136

1 说明

本文档为 HK32E032 芯片用户手册。本参考手册为应用程序开发人员提供关于如何使用 HK32E032 系列微控制器的内存和外设所涉及的全部信息。HK32E032 系列芯片是深圳市航顺芯片技术研发有限公司开发的低功耗加内置 LCD MCU 芯片，请联系深圳市航顺芯片技术研发有限公司提供更多相关文档。

2 缩写与术语

2.1 寄存器描述中的缩写

缩写	对应的英文	缩写含义
rw	read/write	软件能读写这些位(或指定位)
r	read-only	软件只读这些位(或指定位)
w	write-only	软件只写这些位(或指定位)
rc_w1	read/clear	软件可读该位,可通过对该位写1时清除该位。 对该位写0时,该位值无变化。
rc_w0	read/clear	软件可读该位,可通过对该位写0时清除该位。 对该位写1时,该位值无变化。
rc_r	read/clear by read	软件可读该位,读后该位自动清为0。 对该位写0时,该位值无变化。
rs	read/set	软件可读写该位。但其与rw有区别,一般设置该位为1时启动某种硬件动作,当完成硬件动作后该位会被硬件自动清0。
rt_w	read-only write trigger	软件可以读此位;对该位写0或1触发一个事件但对此位数值没有影响。
t	Toggle	软件只能对该位写1来翻转此该位,写0对该位无影响。
Res	Reserved	保留位,必须保持默认值不变

2.2 术语

- SWD:为Serial Wire Debug的首字母缩写。其是Cortex-M0内核集成的一个调试口,是基于SWD协议的2线调试接口。
- Word:字,32位长的数据或指令长度。
- Half word:半字,16位长的数据或指令长度。
- Byte:字节,8位数据长度。
- IAP:in-application programming的首字母缩写。
- ICP:in-circuit programming的首字母缩写。直译为在电路编程,即用户可通过应用板上的JTAG口或SWD口对MCU的FLASH进行编程。
- Option bytes:选项字节,保存在Flash中的MCU配置字节。
- OBL: option byte loader的首字母缩写,选项字节装载机。
- AHB: advanced high-performance bus的首字母缩写,直译为先进高性能总线。

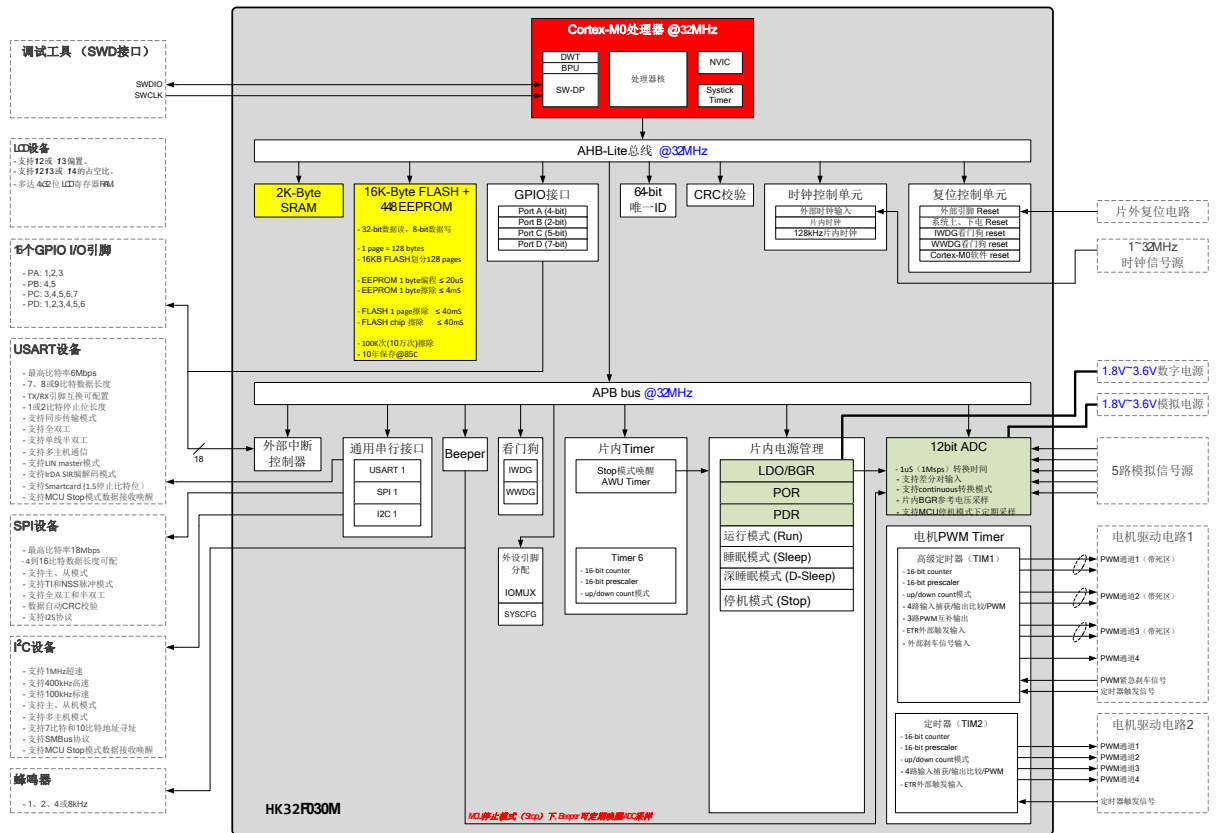
3 功能介绍

3.1 系统架构

系统主要由以下几个模块组成:

- 二个主模块:
 - Cortex-M0 内核及先进高性能总线
- 四个从模块:
 - 内部 SRAM
 - 内部闪存存储器
 - AHB 到 APB 的桥, 所有的外设都挂在 APB 总线上
 - 专门用于连接 GPIO 口的 AHB Bus

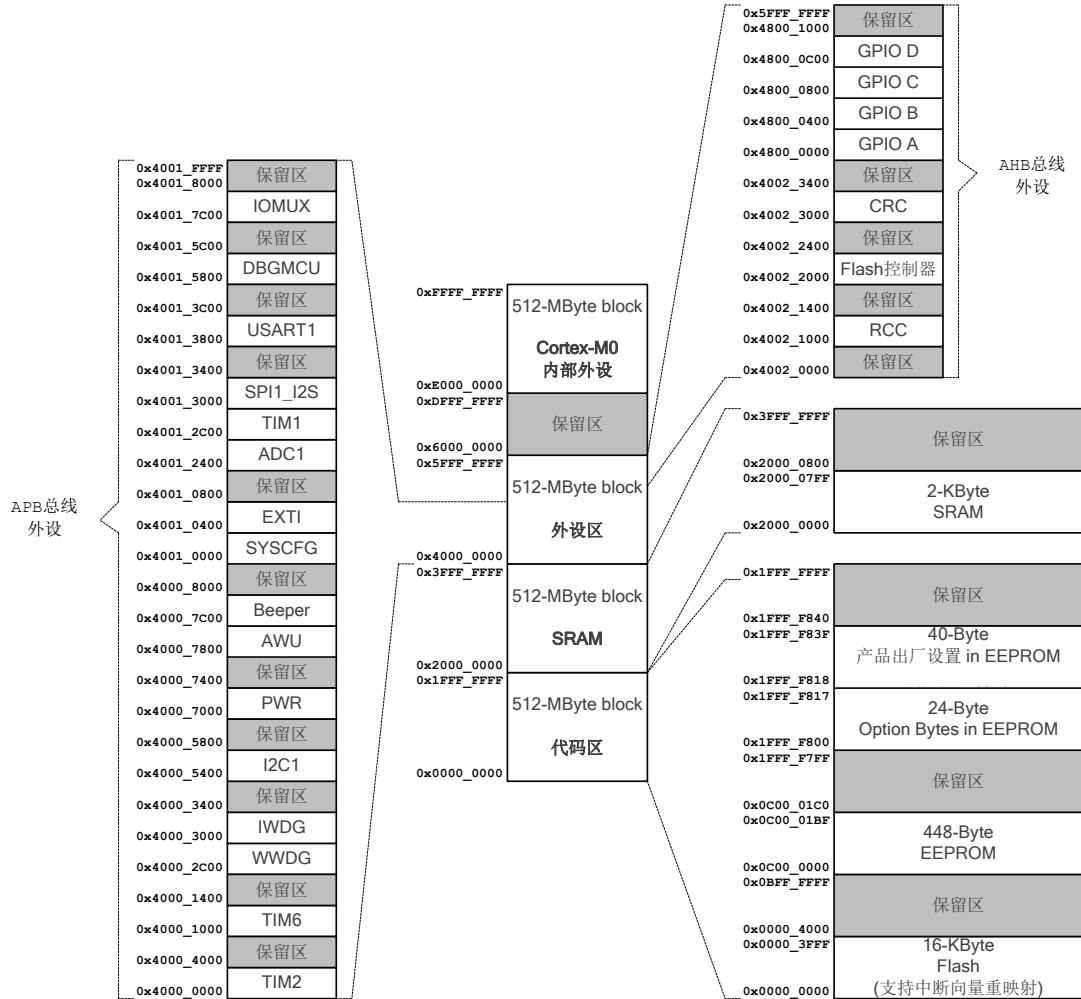
功能框图如下图:



3.2 存储器映射

程序存储器，数据存储器，寄存器及I/O口统一编址，其线性地址空间达到4G。数据字节以小端格式存放在存储器中，一个字里的最低地址字节被认为是该字的最低有效字节，而最高地址字节是最高有效字节。

寻址空间分成8块，每块512MB。其他所有没有分配给片上存储器和外设的存储器空间都是保留的地址空间。



3.3 SRAM

内置 2K 字节的静态 SRAM。它可以以字节 (8 位)、半字 (16 位) 或字 (32 位) 进行访问。该类存储器，CPU 都可用最快的系统时钟且不插入任何等待进行访问。

SRAM 不支持 HW Parity check。

3.4 Flash

闪存存储器有两个不同的存储区域：

- 主闪存块，它包括应用程序和用户数据区
- 信息块，其包含两个部分：
 - 选项字节 (Option bytes)：内含硬件及存储保护用户配置选项。
 - 448byte EEPROM。

闪存接口基于 AHB 协议执行指令和数据存取。其预取缓冲的功能可加速 CPU 执行代码的速度。

<http://www.hsxp-hk.com>

3.5 启动配置

从复位唤醒，在启动延迟之后，CPU 从地址 0x00000000 获取堆栈顶的地址，并从启动存储器的 0x00000004 指示的地址开始执行代码。

启动后，应用程序可以通过修改 SYSCFG_CFGR1 寄存器中的 MEM_MODE 位来重新映射存储器地址。Cortex-M0 内核与 Cortex-M3 和 Cortex-M4 不一样，Cortex-M0 内核本身不支持中断向量表重映射，但 HK32E032 可通过配置 INT_VEC_OFFSET 寄存器实现中断向量表重映射功能。实现类似 IAP 功能，一种可行的方式就是把中断向量表重映射到 SRAM:

- 把中断向量表从 Flash 拷贝到 SRAM 的 0x2000 0000 地址。
- 配置 SYSCFG_CFGR1 寄存器的 MEM_MODE[1:0] 把 SRAM 映射到 0x0000 0000 地址。
- 配置完成后，一旦有中断发生，CPU 从重映射到 SRAM 中的中断向量表取中断服务程序地址，然后跳转到 Flash 中执行中断服务程序。

另外一种是通过配置 INT_VEC_OFFSET 寄存器将中断向量表重映射到 FLASH 地址中。配置完成之后，一旦有中断发生，CPU 从重映射到 Flash 中的中断向量表取中断服务程序地址，然后跳到 Flash 中执行中断服务程序。

4 嵌入式闪存

4.1 闪存主要特性

- 高达 16K 字节闪存存储器
- 存储器结构
 - 主闪存模块：16K 字节
 - EEPROM 模块：448 字节
- 带预取缓冲器的读接口 (3×32 位)
- 选择字节加载器
- 闪存编程/擦除操作
- 访问/写保护
- 低功耗模式

4.2 闪存功能描述

4.2.1 闪存结构

闪存空间由 32 位宽的存储单元组成，既可以存代码又可以存数据。主闪存块按 128 页（每页 128 字节）分块。

Flash area	Flash memory addresses	Size(Byte)	Name	Description
	0x0800 0000-0x0800 007F	128B	Page0	主闪存块
	0x0800 0080-0x0800 00FF	128B	Page1	
	0x0800 0100-0x0800 017F	128B	Page2	
	0x0800 0180-0x0800 01FF	128B	Page3	
	
	0x0800 1E00-0x0800 1E7F	128B	Page60	
	0x0800 1E80-0x0800 1EFF	128B	Page61	
	0x0800 1F00-0x0800 1F7F	128B	Page62	
	0x0800 1F80-0x0800 1FFF	128B	Page63	
	
	0x0800 3E00-0x0800 3E7F	128B	Page124	
	0x0800 3E80-0x0800 3EFF	128B	Page125	
	0x0800 3F00-0x0800 3F7F	128B	Page126	
	0x0800 3F80-0x0800 3FFF	128B	Page127	
	0x1FFF F800-0x1FFF F814	6 word	-	Option word

4.2.2 读操作

嵌入式 Flash 模块可以像普通存储空间一样直接寻址访问。任何对 Flash 模块内容的读操作都须经过专门的判断过程。

取指令和取数据都是通过 AHB 总线读取访问，能够按照 Flash 访问控制寄存器（Flash_ACR）中得选项所指定的方式执行：

- 等待周期：等待位的个数，保证正确的读取

4.2.3 Flash 写和擦除操作

ICP 是指使用 SWD 或 Bootloader 的方法在线改变 Flash 的内容，将用户代码烧录到单片机中。ICP 提供了一种简单高效的方法，免除了烧写芯片时的芯片装夹等问题。

与 ICP 方法不同的是，IAP 能够使用 MCU 支持的任何通信接口下载程序或者数据。IAP 允许用户在运行程序的过程中重写应用程序，前提是一部分应用程序必须预先用 ICP 的方法烧写进去。

烧写和擦除操作在整个产品工作电压范围内都可以完成。该操作由下列 8 个寄存器完成：

- 关键字寄存器（FLASH_KEYR）
- 选项字节关键字寄存器（FLASH_OPRKEYR）
- Flash 控制寄存器（FLASH_CR）
- Flash 状态寄存器（FLASH_SR）
- Flash 地址寄存器（FLASH_AR）
- 选项字节寄存器（FLASH_OBR）
- 写保护寄存器（FLASH_WRPR）
- Flash 控制寄存器 2（FLASH_ECR）

只要 CPU 不去访问 Flash 空间，进行中的 Flash 写操作不会妨碍 CPU 的运行。也就是说，在对 Flash 进行写/擦除操作的同时，任何对 Flash 的访问都会令总线停顿，直到写/擦除操作完成后才会继续执行，这意味着在写/擦除 Flash 的同时不可以对它取指和访问数据。

在对 Flash 空间做写/擦除操作时，内部 RC 振荡器（HSI）必须处于开启状态。

对 Flash 空间的解锁

复位后，Flash 存储器默认是受保护状态的，这样可以防范意外的擦除动作。FLASH_CR 寄存器不允许被改写，除非执行一串针对 FLASH_KEYR 寄存器的解锁操作才能开启对 FLASH_CR 的访问权限。这串操作由下面 2 个写操作构成：

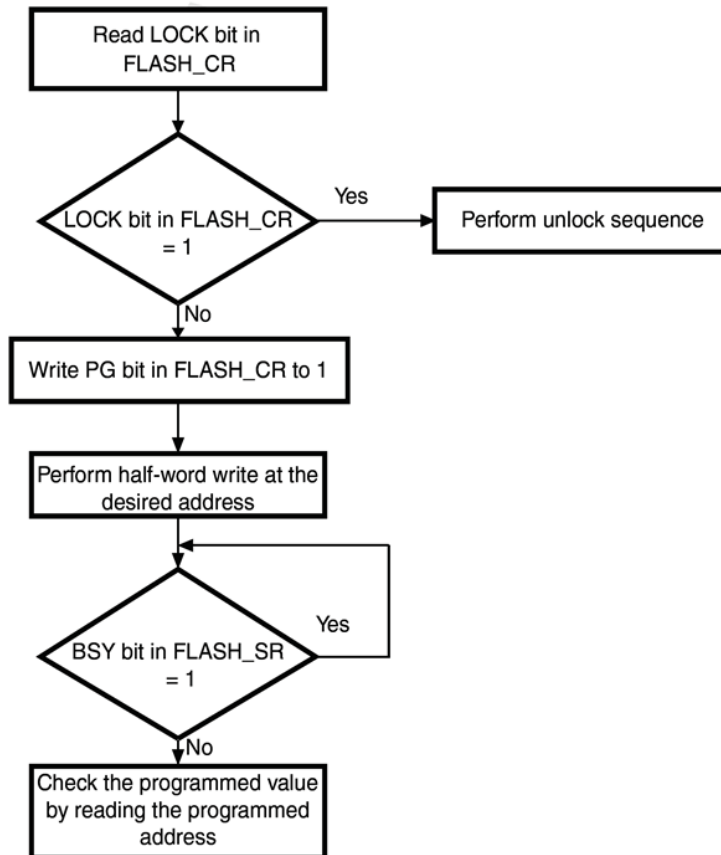
- 写关键字 KEY1=0x45670123
- 写关键字 KEY2=0xCDEF89AB

任何错误的顺序将会锁死 FLASH_CR 直至下次复位。当发生关键字错误时，会由总线错误引发一次硬件错误中断。如果 KEY1 出错就会立即中断，或如果 KEY1 正确但 KEY2 错误时就会在 KEY2 错的那个时候引发中断。

主闪存编程

主闪存一次可以编程 16 位，由 FLASH_CR。当 FLASH_CR 中的 PG 位为 1 时，直接对相应的地址写一个半字（16 位），就是一次编程操作。如果 FLASH_CR 中的 PG 为 1 并试图写别的长度而不是半字，将引起硬件错误中断。

半字编写流程如下图：



如果待编程地址所对应的 FLASH_WPR 中的写保护位有效，同样也不会有编程动作，同样也会产生编程错误告警。编程动作结束后，FLASH_SR 寄存器中得 EOP 位会给出提示。

主 Flash 存储器标准模式下的编程过程如下：

- 检查 FLASH_SR 中的 BSY 位，以确认上次操作已经结束
- 置位 FLASH_CR 寄存器中的 PG 位
- 根据配置，以半字为单位向目标地址写入数据
- 等待 FLASH_SR 寄存器中的 BSY 归零
- 检查 EOP 标志位（如果 Flash 编程成功会置位 EOP），然后软件清除该标志位

Flash 存储器擦除

Flash 存储器可以按页为单位擦除，也可以整片擦除，需要注意的是 HK32E032 系列芯片 FLASH 擦除后为随机值。

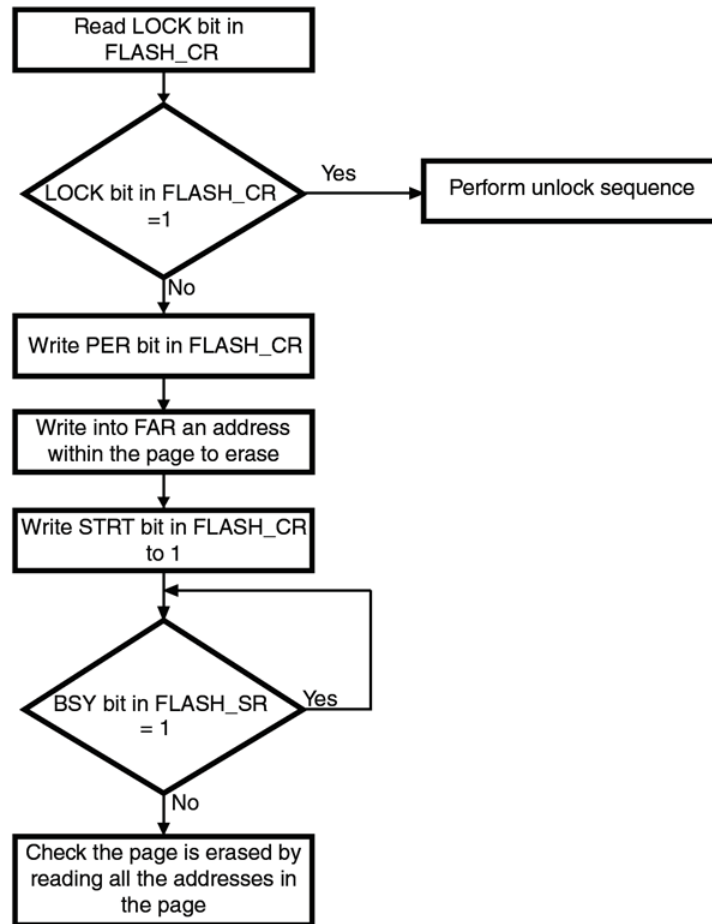
页擦除

擦除页的步骤如下：

- 检查 FLASH_SR 中的 BSY 位，以确认上次操作已经结束
- 置位 FLASH_CR 寄存器中得 PER 位为 1
- 写 FLASH_AR 寄存器以选择待擦除的页
- 置位 FLASH_CR 寄存器中的 STRT 位为 1
- 等待 FLASH_SR 中的 BSY 归零
- 检查 EOP 标志位（如果 Flash 擦除成功会置位 EOP），然后软件清除该标志位

擦除页流程如下图：

<http://www.hsxp-hk.com>



整片擦除

可以用整片擦除命令一次擦除整个 Flash 户区，但信息块不会受这个命令影响，具体步骤如下：

- 检查 FLASH_SR 中的 BSY 位，以确认上次操作已经结束
- 置 FLASH_CR 寄存器中的 MER 位为 1
- 置 FLASH_CR 寄存器中的 STRT 位为 1
- 等待 BSY 位归零
- 检查 EOP 标志位（如果 Flash 擦除成功会置位 EOP），然后软件清除该标志位

选项字节编程

选项字节的编程是按照半字进行的。与常规用户地址不同，总共就是 36 个字（2 个写保护，1 个读保护，1 个硬件配置，8 个 Flash 数据加解密控制，8 个加解密 KEY，4 个调试时钟控制和 4 个用户数据）。解除 Flash 访问限制后，还需要针对 FLASH_OPTKEYR 寄存器完成关键字写入操作。完成该操作后，FLASH_CR 寄存器中的 OPTWRE 位会被置 1，然后就可以先置位 FLASH_CR 中的 OPTPG 位，再按半字单位写目标地址。同样会自动检查选项字节是否为 1，否则相关操作会被取消并且在 FLASH_SR 中的 WRPRERR 位提示错误。编程操作结束后，会由 FLASH_SR 寄存器的 EOP 位给出提示。

在编程操作开始前，LSB 值会自动补到 MSB，这会保证选项字节的值总是对的。步骤如下：

- 检查 FLASH_SR 寄存器中的 BSY 位，以确保上次操作结束

<http://www.hsxp-hk.com>

- 解锁 FLASH_CR 寄存器中的 OPTWRE 位
- 置 FLASH_CR 寄存器中的 OPTPG 位为 1
- 写数据（半字）到目标地址
- 等待 BSY 位归零
- 置 FLASH_CR 寄存器中的 OPTPG 位为 0

读取并校验当读保护选项字节由保护状态被改成非保护状态时，会自动引发一次整片擦除，然后才改写读保护位数。如果用户只想改写其他的字节，则不会引发整片擦除，这个机制用于保护 Flash 的内容。

擦除过程

选项字节是按字节擦除的，过程如下：

- 检查 FLASH_SR 寄存器中的 BSY 位，以确保上次操作结束
- 解锁 FLASH_CR 寄存器中的 OPTWRE 位
- 置 FLASH_CR 寄存器中的 OPTER 位为 1
- 将要擦除的地址写入 FLASH_AR 寄存器(必须要配置属于 OPT 选项字节表里有的正确地址，否则会出现不可预计的错误)
- 置 FLASH_CR 寄存器中的 STRT 位为 1
- 等待 BSY 位归零
- 置 FLASH_CR 寄存器中的 OPTER 位为 0
- 读取并校验

4.2.4 读保护

将选项字节中的 RDP 字节置位，然后重新复位，读保护就被激活了。存在 Level0（无保护）到 Level2（最大限度）保护三个保护级别。系统存储区不受读保护字节的影响，但该区域不允许编程和擦除操作。Flash 存储器的保护级别和 RDP 选项字节及其补数内容的对应关系，如下表：

RDP 字节值	RDP 补码值	读保护级别
0xAA	0x55	Level 0
任意值，除 0xAA 和 0xCC 外	任意值（不要求互补）除 0x55 和 0x33 外	Level 1（默认）
0xCC	0x33	Level 2

Level 0: 无保护

针对主 Flash 区域的读写和擦除操作都被允许，选项字节也全都可以操作。

Level 1: 读保护

这是 RDP 选项字节被擦除之后的默认保护级别。对应的 RDP 值为除 0xAA 和 0xCC 以外的任意值或者其补数不正确。

- 用户模式：在用户模式下执行的代码允许对主 Flash 和选项字节做全部操作。
- Debug 模式：包括 boot RAM 和 boot loader 模式。在调试模式下或运行在 boot RAM 和 boot loader 状态下，主 Flash 区和备份寄存器均不允许访问。在该状态下，任何简单的读访问都会引起总线错误并引发硬件错误中断。主 Flash 区同时也禁止写和擦除操作，以防范恶意程序修改代码，任何尝试改写的操作都会引起 FLASH_SR 中的 PGERR 标志置位。当 RDP 字节的内容有 0xAA 改为 Level 0 的级别会先执行整片擦除操作，并且备份寄存器的值也会 被复位。

-

Level 2: 无 debug

在这个级别上，Level1 的保护功能肯定都是有的，除此之外，CortexM0 的调试接口也被禁止了，以及从 RAM 启动、系统区启动等功能也都没有了。

在用户执行模式下，允许对主 Flash 区做全部操作，相反对于选项字节却只能读取和写入而不能做擦除。

此外，RDP 字节不能再改写，因此 Level2 这个保护级别永远不能清除掉，是一个不可恢复性的操作。当试图改写 RDP 字节时，FLASH_SR 寄存器中的保护错误标志 WRPRERR 会被置位并引发一个中断。

保护状态和保护级别及运行模式对照表如下表：

区域	保护级别	用户代码执行			调试/从 RAM 启动/从系统区域启动		
		读	写	擦除	读	写	擦除
主 Flash 区域	1	Yes	Yes	Yes	No	No	No (3)
	2	Yes	Yes	Yes	N/A (1)	N/A (1)	N/A (1)
系统区域 (2)	1	Yes	No	No	Yes	No	No
	2	Yes	No	No	NA (1)	N/A (1)	N/A (1)
选项字节	1	Yes	Yes (3)	Yes	Yes	Yes (3)	Yes
	2	Yes	Yes (4)	No	N/A (1)	N/A (1)	N/A (1)
备份寄存器	1	Yes	Yes	N/A	No	No	Yes
	2	Yes	Yes	N/A	N/A (1)	N/A (1)	N/A (1)

- (1) 当 Level/2 保护级别使能，调试口从 RAM 启动和从系统启动都被禁止
- (2) 系统区是唯一在任何情况下可读的区域
- (3) 当 RDP 被改成不保护时，主 Flash 会被擦除
- (4) 所有的选项字节中，除 RDP 字节外都能被再次编程

改变读保护级别

改变 RDP 的值到其他值（除 0xCC 以外）就可以轻松的从 Level 0 级迁移到 Level 1 级别。将 RDP 写成 0xCC，就可以直接进入 Level 2 级别。相反的，绕开整片擦除动作而进入 Level 0 级别是不可能的。在把 RDP 成功改写成 0xAA 之前，整片擦除动作已经启动了。

4.2.5 写保护

写保护以一个扇区为单位（4 页）来控制，配置选项字节中的 WRP 位，然后通过 FLASH_CR 寄存器中的 OBL_LAUNCH 位强制重新加载选项字节就可以使能这个保护。如果试图写入或擦除一个受保护的扇区，会引起 FLASH_SR 中的 WRPRERR 标志位被置位。

写保护的解除

解除写保护有 2 个应用例子可以提供：

- 例 1：在解除写保护后禁止读保护
 - 使用 FLASH_CR 中的 OPTER 位擦除整个选项字节区域
 - 向 RDP 写入 0xAA 从而解除所有保护，这自然会引起整片擦除
 - 设置 FLASH_CR 中的 OBL_LAUNCH 位，引起选项字节(和新 WRP[1:0]位)重新加载写保护解除
- 例 2：在解除写保护后，读保护仍然有效，这种办法对使用用户 boot loader 进行在应用编程时很有用
 - 使用 FLASH_CR 中的 OPTER 位擦除整个选项字节区域
 - 设置 FLASH_CR 中的 OBL_LAUNCH 位，引起选项字节(和新 WRP[1:0]位)重新加载写保护解除

4.2.6 选项字节的写保护

选项字节默认是写保护的并且任何时候都可读。为了对选项字节进行写/擦除操作，必须对 POTKEYR 顺序写入关键字。正确的关键字会引起 FLASH_CR 中的 OPTWRE 置位，表明解锁成功。同样，通过对该位清零，能够再度禁止对选项字节的写操作。

4.3 Flash 中断

中断事件	事件标志	使能控制位
------	------	-------

<http://www.hsxp-hk.com>

操作结束	EOP	EOPIE
写保护错误	WRPRERR	ERRIE
编程错误	PGERR	ERRIE

4.4 Flash 寄存器描述

4.4.1 Flash 访问控制寄存器 (FLASH_ACR)

地址偏移: 0x00 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	LATENCY[2:0]		
													rw	rw	rw

位 31:3 保留, 必须保留复位值

位 2:0 LATENCY[2:0]: 等待周期; 本位预设 HCLK 周期和 Flash 访问时间的比率关系;

000: 零等待周期, 适用于 HCLK=16MHz;

001: 1 个等待周期, 适用于 16MHz<HCLK≤32MHz

010: 2 个等待周期, 适用于 32MHz<HCLK≤48MHz

011: 3 个等待周期

100: 7 个等待周期

101: 9 个等待周期

110: 19 个等待周期

111: 39 个等待周期

LATENCY 配置为 011~111 适用于 CPU 可以在极低频率运行的应用程序, 通过配置大的等待周期可以降低整个芯片的功耗。

4.4.2 Flash 关键字寄存器(FLASH_KEYR)

地址偏移: 0x04 复位值: xxxx xxxx

所有寄存器位全部只写, 如果读之会返回 0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FKEYR[31:16]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FKEYR[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	

位31:0 FKEYR: 关键字

该位用于输入关键字以解锁Flash。

KEY1:0x45670123

KEY2:0xCDEF89AB

<http://www.hsxp-hk.com>

4.4.3 Flash 选项关键字寄存器 (FLASH_OPTKEYR)

地址偏移：0x08 复位值：xxxx xxxx
 所有寄存器位全部只写，如果读之会返回 0。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
OPTKEYR[31:16]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OPTKEYR[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

Bits 31:0 OPTKEYR: 选项字节关键字, 该位用于输入关键字以解锁 OPTWRE.

KEY1:0x45670123
 KEY2:0xCDEF89AB

4.4.4 Flash 状态寄存器 (FLASH_SR)

地址偏移：0x0C 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	EOP	WRPRT ERR	Res	Res	Res	BSY
										rw	rw				r

Bits31:6 保留，必须保留复位值

Bit 5 EOP: 操作结束；当Flash 操作（写/擦除）完成时由硬件置位。软件写 1 后可清零。

Note: 只有成功的写或擦除操作才会由硬件置位 EOP。

Bit 4 WRPRTERR: 写保护错误标志, 当出现对写保护区域的写操作时被硬件置位。软件写 1 后可清零

Bit 3:1 保留，必须保留复位值

Bit 0 BSY: 忙标志

该位标明 Flash 操作处于过程中。当开始 Flash 操作的时候被硬件置位，当操作结束时或发生错误时被硬件清零。

4.4.5 Flash 控制寄存器 (FLASH_CR)

地址偏移：0x10 复位值：0x0000 0080

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res



深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	EOPIE	Res	ERRIE	OPTWRE	Res	LOCK	STRT	OPTER	OPTPG	Res	MER	PER	PG
			rw		rw	rw		rw	rw	rw	rw		rw	rw	rw

Bits 31:13 保留，必须保留复位值

Bit 12 EOPIE: 操作结束中断使能

该位使能操作结束中断，使得 FLASH_SR 中的 EOP 位变成 1 的时候产生中断请求

0: 中断禁止

1: 中断使能

Bit 11 保留，必须保留复位值

Bit 10 ERRIE: 错误中断使能

该位使能操作错误中断，使得 FLASH_SR 中的 PGERR/WRPRTERR 位变成 1 的时候产生中断请求。

0: 中断禁止

1: 中断使能

Bit 9 OPTWRE: 选项字节写使能

该位为 1 时,选项字节即允许改写。对 FLASH_OPTKEYR 寄存器写入正确的关键字序列就可以将它置 1。

该位可软件清零。

Bit 8 保留，必须保留复位值

Bit 7 LOCK: 锁定 Flash 标志

只能写 1。当该位为 1 时，表明 Flash 为锁定状态。该位可以解锁时序来清零，当发现解锁不成功时，该位就一直为 1 了，除非下次复位重新操作。

Bit 6 STRT: 启动

该位会触发一个擦除操作，仅由软件置 1，仅会在 BSY 被清零时清零。

Bit 5 OPTER: 选项字节擦除

选项字节擦除时选择，只能按字节擦除。

Bit 4 OPTPG: 选项字节写入

选项字节写入时选择，只能按半字的方式写入。

Bit 3 保留，必须保留复位值

Bit 2 MER: 整片擦除

整片擦除时选择

Bit 1 PER: 页擦除

页擦除时选择

Bit 0 PG: 半字写入

Flash 写入时选择

4.4.6 Flash 地址寄存器 (FLASH_AR)

地址偏移 : 0x14 复位值 : 0x0000 0000

本寄存器由硬件根据当前和上次操作的地址更新。对于页擦除操作，该寄存器该由软件来更新以便瞄准要擦除的页。

<http://www.hsxp-hk.com>



31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FAR[31:16]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	6	5	4	3	2	1	0	
FAR[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

Bits 31:0 FAR: Flash 地址

当 PG 位被选中时，选择待写入的地址，或当 PER 位被选中时，选择待擦除的页。

4.4.7 Flash 选项字节寄存器 (FLASH_OBR)

地址偏移：0x1C 复位值：0xXXXX XX0X

本寄存器的复位值取决于选项字节的写入值，OPTERR 位的复位值取决于复位时选项字节加载环节中比较选项字节及其补码的结果。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATA1								DATA0							
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	nRST_S TOP	WDG_ SW	Res	Res	Res	Res	Res	RDPRT[1:0]		OPTERR
						r	r						r	r	r

Bits 31:24 Data1

Bits 23:16 Data0

Bits 15:8 User option bytes:

Bit15 :reserved

Bit14 :reserved

Bit13 :reserved

Bit12 :reserved

Bit11 :reserved

Bit10 :reserved

Bit9 :nRST_STOP

Bit8 :WDG_SW

0: 硬件看门狗

1: 软件看门狗

Bits 7:3 保留，必须保留复位值

Bit 2:1 RDPRT[1:0]: Read protection level status

00:保护状态,当置位时,表明当前处于 Level0 保护状态

01:保护状态,当置位时,表明当前处于 Level1 保护状态

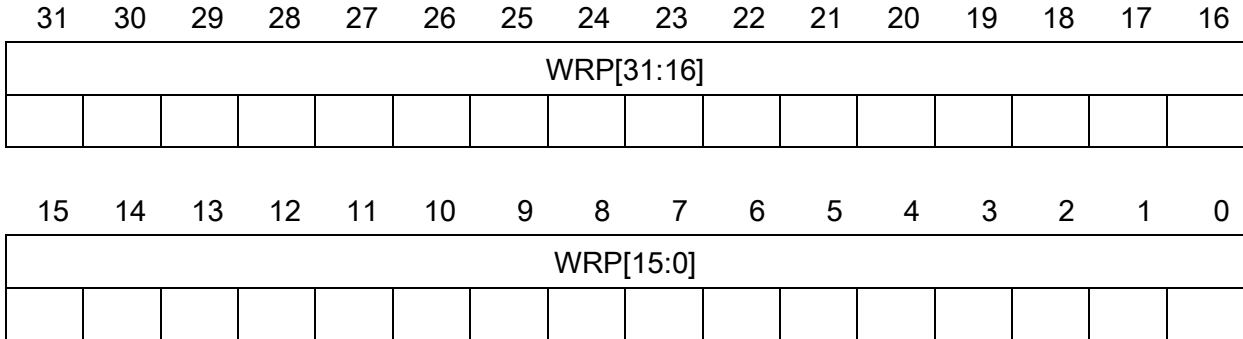
11:保护状态,当置位时,表明当前处于 Level2 保护状态

Bit 0 OPTERR: 选项字节错误,当置位时,表明加载选项字节发现互补关系不成立。

4.4.8 Flash 写保护寄存器 (FLASH_WRPR)

地址偏移：0x20 复位值：0xFFFF FFFF

本寄存器的复位值取决于选项字节的写入值



Bits 31:0 WRP：写保护，保持由 OBL 载入的写保护选项字。

4.4.9 Flash 控制寄存器 2 (FLASH_ECR)

31	3	2	1	0
Reserved		EEPROM_BPG	EEPROM_ER	BPG
-		R/W	R/W	R/W
-		0	0	0

地址偏移：0x70 复位值：0x0000 0000

bit[2]：EEPROM_BPG

字节编程 EEPROM 空间

bit[1]：EEPROM_ER

字节擦除 EEPROM 空间

bit[0]：BPG

字节编程 Flash 空间

4.4.10 INT_VEC_OFFSET

偏移地址：0x74

31	14	13	0
Reserved		INT_VEC_OFFSET[13:0]	
-		R/W	
-		0	

INT_VEC_OFFSET[13:0]：中断向量表重映射偏移地址

INT_VEC_OFFSET[13:0]的最低两位必须配置为 0

例如当用户程序的中断向量表在 0x0800_1100 地址，则把 INT_VEC_OFFSET[13:0]配置为 0x1100

4.5 Flash 选项字节描述

共有 24 个选项字节，这些选项由终端用户的应用需求配置。配置示例：看门狗是由硬件还是软件启动的模式配置。前面 4 个选项字以补码和选项字节组合的形式存储，一个 32 位字分离出如下表的选项字节：

31-24	23-16	15 -8	7-0
选项字节 1 补码	选项字节 1	选项字节 0 补码	选项字节 0

在选择字的内容更新后，需要系统复位后才能生效。

选项字节结构

地址	[31:24]	[23:16]	[15:8]	[7:0]
0x1fff_f800	nUSER	USER	nRDP	RDP
0x1fff_f804	nDATA1	DATA1	nDATA0	DATA0
0x1fff_f808	nWRP1	WRP1	nWRP0	WRP0
0x1fff_f80c	nWRP3	WRP3	nWRP2	WRP2
0x1fff_f810	IWDG_INI_KEY[15:0]		IWDG_RL_IV[11:0]	
0x1fff_f814	DBG_CLK_CTL[15:0]		LSI_LP_CTL[15:0]	

选项字节描述

闪存存储器地址	选项字节
0x1FFF F800	位 [31:24]: nUSER 位 [23:16]: USER 用户选项字节(存于 FLASH_OBR[15:8]) 该字节用于配置如下特性: - 选择看门狗事件: 硬件还是软件。 - 当进入停止模式时复位事件。 位 23 : 保留 位 22 : 保留。值必须为 1。 位 21 : 保留 位 20 : 保留 位 19 : 保留 位 18 : 保留 位 17 : nRST_STOP 0: 当进入停机模式产生复位 1: 不产生复位 位 16: WDG_SW 0: 硬件看门狗 1: 软件看门狗 位 [15:8]: nRDP 位 [7:0]: RDP: 读保护选项字节 该字节的值决定闪存存储器保护级别 0xAA : 水平 0 0xXX (除了 0xAA 和 0xCC): 水平 1 0xCC : 水平 2
0x1FFF F804	Datax: 两字节的用户数据。这些地址可由选项字节编程过程进行编程 位 [31:24]: nData1 位 [23:16]: Data1(存于 FLASH_OBR[31:24]) 位 [15:8]: nData0 位 [7:0]: Data0(存于 FLASH_OBR[23:16])
0x1FFF F808	WRPx: 闪存存储器写保护选项字节 位 [31:24]: nWRP1

<http://www.hsxp-hk.com>



深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

	<p>位 [23:16]: WRP1 (存于 FLASH_WRPR[15:8]) 位 [15:8]: nWRP0 位 [7:0]: WRP0 (存于 FLASH_WRPR[7:0]) 0: 写保护使能 1: 写保护失能 Flash 的写保护范围是按照 4page/bit 来的。 WRP0 作用于 0-31 page. WRP1 作用于 32-63 page.</p>
0x1FFF F80C	<p>WRP_x: 闪存存储器写保护选项字节 位 [31:24]: nWRP3 位 [23:16]: WRP3 (存于 FLASH_WRPR[31:24]) 位 [15:8]: nWRP2 位 [7:0]: WRP2 (存于 FLASH_WRPR[23:16]) 0: 写保护使能 1: 写保护失能 Flash 的写保护范围是按照 4page/bit 来的。 WRP0 作用于 64-95 page. WRP1 作用于 96-127 page.</p>
0x1FFF F810	<p>位 [15:0]: IWDG_RL_IV[11:0] 存储 IWDG_RLR 寄存器的初始值, 当 IWDG 配置为 hardware watchdog 时, 可以配置 IWDG_RL_IV[11:0] 来设计 IWDG 的复位时间间隔。 位 [31:16]: IWDG_INI_KEY[15:0] 决定 IWDG_RL_IV 是否生效, 当 IWDG_INI_KEY[15:0] 为 0x5b1e 时, IWDG_RL_IV 配置有效, 否则无效。</p>
0x1FFF F814	<p>位 [15:0]: LSI_LP_CTL[15:0] 存储的值为 0x369c 时, MCU 进入 STOP mode 后, LSI 可以根据 LSION 的设置关掉 LSI; 在 MCU 唤醒后, LSI 恢复成进模式之前的状态。如果不配置 LSI_LP_CTL, 则如果在使能 IWDG 后再进入 STOP mode, 系统会被 IWDG 周期唤醒。用户可以通过配置 LSI_LP_CTL 来决定在使能 IWDG 后再进入 STOP mode 时, 是否需要被 IWDG 周期唤醒。 位 [31:16]: DBG_CLK_CTL 当存储的值为 0x12de 时 关闭 CPU 内部 Debug 时钟, 否则保持 Debug 时钟打开。</p>

每次系统复位后, 选项字节装载机(OBL)读信息块数据并且存储这些数据到相应的选项字节寄存器(FLASH_OBR)和闪存保护寄存器(FLASH_WRPR)中。每个选项字节都有其值的补码数据同样存放在信息块中, 其目的用于校验选项字节的正确性。当选项字节装载后, CPU 会检查选项字节的正确性, 若选项字节与其补码比较不一致时, 会产生选项字节校验错(OPTERR)信息。当比较错产生后, CPU 会强制相应的选项字节值变为 0xFF。当选项字节与其补码都为 0xFF (擦除状态)时, CPU 就不会比较其与补码的差异。

5 寄存器描述

详细的寄存器基地址，请参考存储器映射章节。

5.1 CRC 寄存器

5.1.1 数据寄存器(CRC_DR)

地址偏移: 0x00 复位值: 0xFFFF FFFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DR[31:16]															
rw															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DR[15:0]															
rw															

Bits 31:0 DR[31:0]: 数据寄存器位

该寄存器用于接收待计算的新数据，直接将其写入即可。读取该寄存器得到的则是上次 CRC 计算的结果。如果数据不足 32 位，则读写到的正确数据只针对有意义的位。

5.1.2 独立数据寄存器 (CRC_IDR)

地址偏移: 0x04 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	IDR[7:0]							
								rw							

Bits 31:8 保留，必须保持0

Bits 7:0 IDR[7:0]: 通用目的的8 位数据寄存器位 这些位可以当作一个字节的临时存储。该寄存器不受CRC_CR 寄存器中的RESET 位所引发的复位动作的影响。

5.1.3 控制寄存器 (CRC_CR)

地址偏移: 0x8 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	REV_OUT	REV_IN[1:0]			Res.	Res.	Res.	Res.	RESET
								rw	rw	rw					rs	

Bits 31:5 保留，必须保持 0

Bit 7 REV_OUT: 翻转输出数据 该位控制输出数据的翻转

0: 不翻转

1: 翻转

Bits 6:5 REV_IN[1:0]: 翻转输入数据 该位控制输入数据的翻转

00: 不翻转

01: 按字节为单位翻转

10: 按半字为单位翻转

11: 按字为单位翻转,

Bits 4:3 保留，必须保持0

Bits 2:1 保留，必须保持0

Bit 0 RESET: 复位控制，该位用来复位整个 CRC 计算单元，并将 CRC_INIT 寄存器中的值更新到当前计算状态中，由软件置位，由硬件清零。

5.1.4 CRC 初值寄存器 (CRC_INIT)

地址偏移: 0x10 复位值: 0xFFFF FFFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CRC_INIT[31:16]															
rw															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CRC_INIT[15:0]															
rw															

Bits 31:0 CRC_INIT: CRC 初值预置，该寄存器用来设置 CRC 的初值。

5.2 PWR 寄存器

丰富的外部唤醒源.

- I2C1 支持 STOP 下收取数据唤醒.

5.2.1 电源控制寄存器 (PWR_CR)

偏移地址: 0x00 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	LPDS
															rw

位31:1 保留，必须保持为复位值。

位0 LPDS: 深睡眠下的低功耗，该位用软件设置或清除，与PDDS 位协同工作。

0: 在停机模式下电压调节器开启

1: 在停机模式下电压调节器处于低功耗模式

5.2.2 内部 Reference 电压输出选择 (PWR_VREF_SEL)

偏移地址: 0x68 复位值:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VTEST_SEL[1:0]	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
rw	rw														

位 15:14 VTEST_SET[1:0]: 内部 Reference 电压输出控制

10: 0.8v 参考电压输出到 ADC

11: LDO 电压输出到 ADC (默认 1.2v)

其他:关闭参考电压输出

位 13:0 保留，必须保持为复位值。

5.3 RCC 寄存器

- HSI 来自同一个输出频率为 32MHz 的内部振荡器。
- HSI、LSI、GPIO 都可以被选择作为 SYSCLK。默认为 HSI32M 时钟。
- 增加时钟源: GPIO 输入时钟。
- 增加可选 HSI 输入时钟、SYSCLK 作为 FLITFCLK 的时钟源。
- HCLK: 默认为 SYCLK/6, 约 5.4MHz

5.3.1 时钟控制寄存器 (RCC_CR)

偏移地址: 0x00 复位值: 0x0000 XX83

X 表示未定义访问: 无等待状态, 字、半字和字节访问

31	20	19	18	17	16
Reserved		CSSON	Reserved	EXTCLKRDY	EXTCLK ON
-		R/W	-	R	R/W

-			0	-	0	0			
15	14	13	8	7	3	2	1	0	
Reserved		HSICAL[5:0]		HSITRIM[4:0]		Reserved		HSIRDY	HSION
-		R/W		R/W		-		R	R/W
-		xx		0x10		-		1	1

bit [31:20] : 保留, 必须保持为复位值。

bit [19] : CSSON

由软件置位和清零。当 EXTCLKON 被置位后, 等到 EXTCLKRDY, CSS 硬件就开始检测 GPIO 输入时钟频率, 如果检测到 GPIO 输入时钟频率低于 CSS_THRESHOLD 设定阈值, 则置位 CSSF 并产生 NMI, 然后停止检测 GPIO 输入时钟。

0: 关闭时钟检测。

1: 打开时钟检测 (如果 GPIO 输入时钟没有稳定, 则自动关闭时钟检测)。

bit [18] : 保留, 必须保持为复位值。

bit[17]:EXTCLKRDY

0 : GPIO 输入时钟未稳定

1 : GPIO 输入时钟稳定

bit[16]:EXTCLKON

GPIO 输入时钟使能

0 : 关闭 GPIO 输入时钟

1 : 使能 GPIO 输入时钟

bit [15:14] : 保留, 必须保持为复位值。

bit[13:8]:HSICAL[5:0]

HSI 粗调, 其复位值由出厂设置而定。粗调步进为 2%, 值越大, 设置的频率越高

bit[7:3]:HSITRIM[4:0]

HSI 精调, 步进为 0.2%, 值越大, 设置的频率越高

bit [2] : 保留, 必须保持为复位值。

bit [1] : HSIRDY

0: HSI 未稳定

1: HSI 以稳定

bit [0] : HSION

软件可以置位或清除 HSION。

当从 STOP 模式唤醒时, 硬件自动置位 HSION; 或者当 GPIO 被用为 SYSCLK 并且 CSS 检测到 GPIO 输入时钟异常, 硬件也自动置位 HSION。

当 HSI 被选择作为 SYSCLK 时, 软件不能清除 HSION 寄存器

0: 关闭 HSI

1: 打开 HSI

5.3.2 时钟配置寄存器 (RCC_CFGR)

偏移地址: 0x04 复位值: 0x0000 0000

访问: 无等待周期, 字, 半字和字节访问。

	31	30	28	27	24	23		16
	Reserved	MCOPRE[2:0]		MCO[3:0]		Reserved		
	-	R/W		R/W		-		
	-	0		0		-		
	15	11	10	8	7	4	3	2
								1
								0
	Reserved		PPRE[2:0]		HPRE[3:0]		SWS[1:0]	SW[1:0]
	-		R/W		R/W		R	R/W
	-		0		0x01		0	0

bit [31] : 保留, 必须保持为复位值。

bit [30:28] : MCOPRE

MCO 输出分频系数

000: MCO/1

001: MCO/2

010: MCO/4

.....

111: MCO/128

bit [27:24] : MCO

MCO 输出时钟选择.

0000: MCO 无时钟输出

0010: MCO 输出 LSI

0100: MCO 输出 SYSCLK

0101: MCO 输出 HSI

others: 保留

bit [23:11] : 保留, 必须保持为复位值。

bit [10:8] : PPRE

PCLK 的分频系数.

0xx: HCLK/1

100: HCLK/2

101: HCLK/4

110: HCLK/8

111: HCLK/16

bit [7:4] : HPRE

HCLK 的分频系数.

0001: SYSCLK/6

1000: SYSCLK/2

1001: SYSCLK/4

1010: SYSCLK /8

1011: SYSCLK/16

1100: SYSCLK/64

1101: SYSCLK/128

1110: SYSCLK/256

1111: SYSCLK/512

others: SYSCLK/1

bit [3:2] : SWS

由硬件自动改写值.

00: HSI 被用作 SYSCLK

01: GPIO 输入时钟被用作 SYSCLK

10: 保留

11: LSI 被用作 SYSCLK

bit [1:0] : SW

00: 选择 HSI 作为 SYSCLK

01: 选择 GPIO 输入时钟作为 SYSCLK

10: 保留

11: 选择 LSI 作为 SYSCLK

5.3.3 时钟中断寄存器(RCC_CIR)

偏移地址: 0x08 复位值: 0x0000 0000

访问: 无等待周期, 字, 半字和字节访问

31	24	23	22	20	19	18	17	16
Reserved	CSSC	Reserved	EXTRDYC	HSIRDYC	Reserved	LSIRDYC		
-	W	-	W	W	-	W		
-	0	-	0	0	-	0		
15	14	13	12	11	10	9	8	
Reserved				EXTRDYIE	HSIRDYIE			LSIRDYIE
-				R/W	R/W			R/W
-				0	0			0
7	6	5	4	3	2	1	0	
CSSF	Reserved			EXTRDYF	HSIRDYF	Reserved	LSIRDYF	
R	-			R	R	-	R	
0	-			0	0	-	0	

bit [31:24] : 保留, 必须保持为复位值。

bit [23] :CSSC

0: 无作用

1: 清除 CSSF 标志

bit [22:20] : 保留, 必须保持为复位值。

bit [19] : EXTRDYC

This bit is set by software to clear the EXTRDYF flag.

0: 无作用

1: 清除 EXTRDYF 标志

bit [18] : HSIRDYC

This bit is set by software to clear the HSIRDYF flag.

0: 无作用

1: 清除 HSIRDYF 标志

bit [17] : 保留, 必须保持为复位值。

bit [16] : LSIRDYC

This bit is set by software to clear the LSIRDYF flag.

0: 无作用

1: 清除 LSIRDYF 标志

bit [15:12] : 保留, 必须保持为复位值。

bit [11] : EXTRDYIE

0: 关闭 GPIO 时钟稳定中断

1: 使能 GPIO 时钟稳定中断

bit [10] : HSIRDYIE

0: 关闭 HSI 时钟稳定中断

1: 使能 HSI 时钟稳定中断

bit [9] : 保留, 必须保持为复位值。

bit [8] : LSIRDYIE

0: 关闭 LSI 时钟稳定中断

1: 使能 LSI 时钟稳定中断

bit [7] : CSSF

当检测到 GPIO 输入时钟频率异常, 硬件置位 CSSF; 软件往 CSSC 写 1 时清除 CSSF.

0: 没有触发 GPIO 输入频率异常

1: 检测到 GPIO 输入频率异常

bit [6:4] : 保留, 必须保持为复位值。

bit [3] : EXTRDYF

当 GPIO 输入时钟变为稳定态时, 由硬件置位; 软件写 EXTRDYC 寄存器清零

0: 没有触发 GPIO 输入时钟稳定中断

1: 触发 GPIO 输入时钟稳定中断

bit [2] : HSIRDYF

当时钟 HSION 后, HSI 时钟变为稳定态时由硬件置位。如果不是通过软件配置 HSION 寄存器使 HSI 变为稳定态, 则硬件不会置位 HSIRDYF; 软件往 HSIRDYC 写 1 时清零 HSIRDYF。

0: 没有触发 HSI 时钟稳定中断

1: 触发 HSI 时钟稳定中断

bit [1] : 保留, 必须保持为复位值。

bit [0] : LSIRDYF

当 LSI 变为稳定态时, 由硬件置位; 软件往 LSIRDYC 写 1 清零 LSIRDYF

0: 没有触发 LSI 时钟稳定中断

1: 触发 LSI 时钟稳定中断

5.3.4 APB2 外设复位寄存器 (RCC_APB2RSTR)

偏移地址: 0x0C 复位值: 0x00000 0000

访问: 无等待周期, 字, 半字和字节访问

31			23			22			21			16											
Reserved						DBGMCURST			Reserved														
-						R/W			-														
-						0			-														
15		14		13		12		11		10		9		8									
Reserved		USART1RST		Reserved		SPI1RST		TIM1RST		Reserved		ADCRST		Reserved									
-		R/W		-		R/W		R/W		-		R/W		R/W									
-		0		-		0		0		-		0		0									
7			6			5			4			3			2			1			0		
Reserved															SYSCFGRST								
-															R/W								
-															0								

- 位 31:23 保留 , 必须保持为复位值。
- 位 22 DBGMCURST: 调试 MCU 复位, 由软件置 1 或清 0
0: 无作用
1: 复位调试 MCU
- 位 21:15 保留 , 必须保持为复位值。
- 位 14 USART1RST: USART1 复位, 由软件置 1 或清 0
0: 无作用
1: 复位USART1
- 位 13 保留, 必须保持为复位值。
- 位 12 SPI1RST: SPI1 复位, 由软件置1 或清0
0: 无作用
1: 复位SPI1
- 位 11 TIM1RST: TIM1 定时器复位, 由软件置 1 或清 0
0: 无作用
1: 复位 TIM1 定时器
- 位 10 保留, 必须保持为复位值
- 位 9 ADCRST: ADC 接口复位, 由软件置 1 或清 0

- 0: 无作用
- 1: 复位 ADC 接口
- 位 8:1 保留, 必须保持为复位值。
- 位 0 SYSCFGRST: SYSCFG and COMP 复位, 由软件置 1 或清 0
 - 0: 无作用
 - 1: 复位 SYSCFG 和 COMP

5.3.5 APB1 外设复位寄存器 (RCC_APB1RSTR)

偏移地址: 0x10 复位值: 0x0000 0000

访问: 无等待周期, 字, 半字和字节访问

31	30	29	28	27			24
Reserved	IOMUXRST	BEEPERRST	PWRRST	Reserved			
-	R/W	R/W	R/W	-			
-	0	0	0	-			
23	22	21	20			17	16
Reserved		I2C1RST	Reserved			AWURST	
-		R/W	-			R/W	
-		0	-			0	
15	14	13	12	11	10	8	
Reserved				WWDGRST			
-				R/W			
-				0			
7	6	5	4	3	2	1	0
Reserved			TIM6RST	Reserved			TIM2RST
-			R/W	-			R/W
-			0	-			0

- 位 31:29 保留, 必须保持为复位值。
- 位30 IOMUXRST: 引脚功能多重映射复位, 由软件置1 或清0
 - 0: 无作用
 - 1: 复位引脚功能多重映射

- 位29 BEEPERRST: 蜂鸣器复位, 由软件置1 或清0
0: 无作用
1: 复位蜂鸣器
- 位28 PWRST: 电源接口复位, 由软件置1 或清0
0: 无作用
1: 复位电源接口
- 位27:22 保留, 必须保持为复位值。
- 位21 I2C1RST: I2C1 复位, 由软件置1 或清0
0: 无作用
1: 复位I2C1
- 位20:17 保留.
- 位 16 AWURST: STOP 模式下的自动唤醒复位
0: 无作用
1: 复位自动唤醒
- 位15:12 保留, 必须保持为复位值。
- 位11 WWDGRST: 窗口看门狗复位, 由软件置1 或清0
0: 无作用
1: 复位窗口看门狗
- 位10:5 保留, 必须保持为复位值。
- 位4 TIM6RST: TIM6 定时器复位, 由软件置1 或清0
0: 无作用
1: 复位TIM6
- 位3:1 保留, 必须保持为复位值。
- 位0 TIM2RST: TIM2 定时器复位, 由软件置1 或清0
0: 无作用
1: 复位TIM2

5.3.6 AHB 外部时钟使能寄存器 (RCC_AHBENR)

偏移地址: 0x14 复位值: 0x0000 0014

访问: 无等待周期, 字, 半字和字节访问

31				21	20	19	18	17	16	
Reserved				IOPDEN	IOPCEN	IOPBEN	IOPAEN	Reserved		
-				R/W	R/W	R/W	R/W	-		
-				0	0	0	0	-		
15	7	6	5	4	3	2	1	0		
Reserved		CRCEN	Reserved		FLITFEN	Reserved		SRAMEN	Reserved	
-		R/W	-		R/W	-		R/W	-	
-		0	-		1	-		1	-	

位31:21	保留, 必须保持为复位值。
位20	IOPDEN: GPIOD 时钟使能, 由软件置1 或清0 0: GPIOD 时钟关闭 1: GPIOD 时钟开启
位19	IOPCEN: GPIOC 时钟使能, 由软件置1 或清0 0: GPIOC 时钟关闭 1: GPIOC 时钟开启
位18	IOPBEN: GPIOB 时钟使能, 由软件置1 或清0 0: GPIOB 时钟关闭 1: GPIOB 时钟开启
位17	IOPAEN: GPIOA 时钟使能, 由软件置1 或清0 0: GPIOA 时钟关闭 1: GPIOA 时钟开启
位16:7	保留, 必须保持为复位值。
位6	CRCEN: CRC 时钟使能, 由软件置1 或清0 0: CRC 时钟关闭 1: CRC 时钟开启
位5	保留, 必须保持为复位值。
位4	FLITFEN: FLITF 时钟使能, 由软件置1 或清0 来关闭/开启在睡眠模式下的FLITF 时钟 0: 在睡眠模式下FLITF 时钟关闭 1: 在睡眠模式下FLITF 时钟开启
位 3	保留, 必须保持为复位值。
位2	SRAMEN: SRAM 接口时钟使能, 由软件置1 或清0 来关闭/开启在睡眠模式下的SRAM 时钟 0: 在睡眠模式下SRAM 接口时钟关闭 1: 在睡眠模式下SRAM 接口时钟开启
位 1: 0	保留, 必须保持为复位值。

5.3.7 APB2 外设时钟使能寄存器 (RCC_APB2ENR)

偏移地址: 0x18 复位值: 0x0000 0000

访问: 字, 半字和字节访问

无等待周期, 除了出现先前的 APB 访问未完成的情况下必须插入等待直至先前的 APB 外设访问完成。

31			23			22		21		16													
Reserved						DBGMCUEN		Reserved															
-						R/W		-															
-						0		-															
15		14		13		12		11		10		9		8									
Reserved		USART1EN		Reserved		SPI1EN		TIM1EN		Reserved		ADCEN		Reserved									
-		R/W		-		R/W		R/W		-		R/W		R/W									
-		0		-		0		0		-		0		0									
7			6			5			4			3			2			1			0		
Reserved															SYSCFGEN								
-															R/W								
-															0								

位31:23 保留, 必须保持为复位值。

位22 DBGMCUEN MCU 调试模块时钟使能, 由软件置1 或清0
 0: MCU 调试模块时钟关闭
 1: MCU 调试模块时钟开启

位21:15 保留, 必须保持为复位值。

位 14 USART1EN: USART1 时钟使能, 由软件置 1 或清 0
 0: USART1 时钟关闭
 1: USART1 时钟开启

位13 保留, 必须保持为复位值。

位 12 SPI1EN: SPI1 时钟使能, 由软件置 1 或清 0
 0: SPI1 时钟关闭
 1: SPI1 时钟开启

位11 TIM1EN: TIM1 定时器时钟使能, 由软件置1 或清0
 0: TIM1 定时器时钟关闭
 1: TIM1 定时器时钟开启

位10 保留, 必须保持为复位值。

- 位9 ADCEN: ADC 接口时钟使能, 由软件置1 或清0
 0: ADC 接口时钟关闭
 1: ADC 接口时钟开启
- 位8:1 保留, 必须保持为复位值。
- 位0 SYSCFGEN: SYSCFG 时钟使能, 由软件置1 或清0
 0: SYSCFG 时钟关闭
 1: SYSCFG 时钟开启

5.3.8 APB1 外设时钟使能寄存器 (RCC_APB1ENR)

偏移地址: 0x1C 复位值: 0x0000 0000

访问: 字, 半字和字节访问

无等待周期, 除了出现先前的 APB1 访问未完成的情况下必须插入等待直至先前的 APB1 外设访问完成。

31	30	29	28	27	24
Reserved	IOMUXEN	BEEPEREN	PWREN	Reserved	
-	R/W	R/W	R/W	-	
-	0	0	0	-	
23	22	21	20	17	16
Reserved		I2C1EN	Reserved		AWUEN
-		R/W	-		R/W
-		0	-		0
15	14	13	12	11	10
Reserved				WWDGEN	8
-				R/W	-
-				0	-
7	6	5	4	3	2
Reserved			TIM6EN	Reserved	
-			R/W	-	
-			0	-	
1	0				
Reserved					
-					
-					

- 位 31 保留, 必须保持为复位值。
- 位30 IOMUXEN: 引脚功能多重映射使能, 由软件置1 或清0
 0: 引脚功能多重映射功能关闭

- 1: 引脚功能多重映射功能开启
- 位29 BEEPEREN: 蜂鸣器使能, 由软件置1 或清0
0: 蜂鸣器关闭
1: 蜂鸣器开启
- 位28 PWREN: Power 接口时钟使能, 由软件置1 或清0
0: Power 接口时钟关闭
1: Power 接口时钟开启
- 位27:22 保留, 必须保持为复位值。
- 位21 I2C1EN: I2C1 时钟使能, 由软件置1 或清0
0: I2C1 时钟关闭
1: I2C1 时钟开启
- 位 20:17 保留, 必须保持为复位值。
- 位16 AWUEN: Stop 模式的自动唤醒使能, 由软件置1 或清0
0: 自动唤醒关闭
1: 自动唤醒开启
- 位15:12 保留, 必须保持为复位值。
- 位11 WWDGEN: 看门狗时钟使能, 由软件置1 或清0
0: 看门狗时钟关闭
1: 看门狗时钟开启
- 位 10:5 保留, 必须保持为复位值。
- 位 4 TIM6EN: TIM6 定时器时钟使能, 由软件置 1 或清 0
0: TIM6 时钟关闭
1: TIM6 时钟开启
- 位 3:1 保留, 必须保持为复位值。
- 位 0 TIM2EN:TIM2 定时器时钟使能, 由软件置 1 或清 0
0: TIM2 时钟关闭
1: TIM2 时钟开启

5.3.9 控制/状态寄存器 (RCC_CSR)

偏移地址：0x24 复位值：0x0C00 0000，除复位标志外由系统复位复位，复位标志只能由电源复位清除
访问：0 到3 等待周期，字、半字和字节访问，当连续对该寄存器进行访问时，将插入等待状态

31	30	29	28	27	26	25	24	
LPWRRSTF	WWDGRSTF	IWDGRSTF	SFTRSTF	PORRSTF	PINRSTF	Reserved	RMVF	
R	R	R	R	R	R	-	W	
				-		-		
23						2	1	0
Reserved						LSIRDY	LSION	
-						R	R/W	
-						0	0	

- 位 31 LPWRRSTF: 低功耗复位标志, 在低功耗管理复位发生时由硬件置 1。由软件通过写 RMVF 位清除该位。
0: 无低功耗管理复位发生
1: 发生低功耗管理复位
- 位 30 WWDGRSTF: 窗口看门狗复位标志
在窗口看门狗复位发生时由硬件置 1。由软件通过写 RMVF 位清除该位。
0: 无窗口看门狗复位发生
1: 发生窗口看门狗复位
- 位 29 IWDGRSTF: 独立看门狗复位标志
在独立看门狗复位发生时由硬件置 1。由软件通过写 RMVF 位清除该位。
0: 无看门狗复位发生
1: 发生看门狗复位
- 位 28 SFTRSTF: 软件复位标志, 在软件复位发生时由硬件置 1。由软件通过写 RMVF 位清除。
0: 无软件复位发生
1: 发生软件复位
- 位 27 PORRSTF: 上电/掉电复位标志, 在 NRST 引脚复位发生时由硬件置 1。由软件通过写 RMVF 位清除。
0: 无 NRST 引脚复位发生
1: 发生 NRST 引脚复位
- 位 26 PINRSTF: NRST 引脚复位标志, 在 NRST 引脚复位发生时由硬件置 1。由软件通过写 RMVF 位清除。
0: 无 NRST 引脚复位发生
1: 发生 NRST 引脚复位
- 位 25 保留, 必须保持为复位值。
- 位 24 RMVF: 清除复位标志, 由软件置 1 来清除复位标志。
0: 无作用
1: 清除复位标志

- 位 23:2 保留, 必须保持为复位值。
- 位 1 LSIRDY: LSI 振荡器就绪
由硬件置 1 或清 0 来指示内部 LSI 振荡器是否就绪。在 LSION 清零后, 3 个 LSI 振荡器的周期后 LSIRDY 被清零。
0: LSI 振荡器未就绪
1: LSI 振荡器就绪
- 位 0 LSION: LSI 振荡器使能, 由软件置 1 或清 0
0: LSI 振荡器关闭
1: LSI 振荡器开启

5.3.10 AHB 外设复位寄存器(RCC_AHBRSTR)

偏移地址: 0x28 复位值: 0x0000 0000

访问: 无等待周期, 字、半字和字节访问

	31	21	20	19	18	17	16
	Reserved		IOPDRST	IOPCRST	IOPBRST	IOPARST	Reserved
	-		R/W	R/W	R/W	R/W	-
	-		0	0	0	0	-
	15	7	6	5	0		
	Reserved		CRCRST	Reserved			
	-		R/W	-			
	-		0	-			

- 位31:21 保留, 必须保持为复位值。
- 位20 IOPDRST: GPIO D 口复位, 由软件置1 或清0
0: 无作用
1: 复位GPIO D 口
- 位19 IOPCRST: GPIO C 口复位, 由软件置1 或清0
0: 无作用
1: 复位GPIO C 口
- 位18 IOPBRST: GPIO B 口复位, 由软件置1 或清0
0: 无作用
1: 复位GPIO B 口
- 位17 IOPARST: GPIO A 口复位, 由软件置1 或清0
0: 无作用
1: 复位GPIO A 口
- 位 16:7 保留, 必须保持为复位值。
- 位6 CRCRST: CRC 复位, 由软件置1 或清0

0: 无作用

1: 复位CRC

位 5:0 保留，必须保持为复位值。

5.3.11 时钟配置寄存器 3(RCC_CFGR3)

Address: 0x30 复位值: 0x0000 0000

访问: 无等待周期, 字、半字和字节访问

31	5	4	3	2	1	0
Reserved		I2C1SW	Reserved		USART1SW[1:0]	
-		R/W	-		R/W	
-		0	-		0	

位 31:5 保留，必须保持为复位值。

位4 I2C1SW: 和 RCC_CFGR4. I2C1CLK_SEL 一起选择 I2C1 时钟源，由软件设置和清0。
当 RCC_CFGR4. I2C1CLK_SEL 为 0 时，I2C1 的时钟源为：

0: HSI 时钟被选为I2C1 时钟源(缺省)

1: 系统时钟 (SYSCLK) 被选为I2C1 的时钟源

位 3:2 保留, 必须保持为复位值。

位 1:0 USART1SW[1:0]: USART1 时钟源选择, 由软件设置和清0 来选择USART1 的时钟源

00: PCLK 被选为USART1 的时钟源(缺省)

01: 系统时钟 (SYSCLK) 被选为USART1 的时钟源

10: 保留

11: HSI 时钟被选为USART1 的时钟源

5.3.12 控制寄存器(RCC_CSS)

偏移地址: 0xe0 复位值: 0x1e00 000。

访问: 无等待周期, 字、半字和字节访问

31	25	24	0
CSS_THRESHOLD[6:0]		Reserved	
R/W		-	
0x07		-	

位31:25 CSS_THRESHOLD[6:0], 控制 CSS 计数器的阈值。当 CSS 功能开启后, RCC 使用 HSI 8MHz 时钟来采样 HSE 分频后的波形。如果 HSE 输入频率非常低, 则即使 HSE 还在正常工作也可能触发 CSS 中断。可以调整通过 CSS_THRESHOLD[6:0] 的值来避免这种情况。当配置不同的阈值时, CSS 判断的最低 HSE 频率大约为 4M/ CSS_THRESHOLD[6:0]。因此在复位值情况下, 当 HSE 输入小于 266KHz 时就会产生 CSS 中断。

位 24:0 保留, 必须保持为复位值。

控制 CSS 检查的 HSE 最低频率阈值, 在 CSS 功能使能后, 如果 HSE 输入的频率小于 $4M/CSS_THRESHOLD$, 则会产生 CSSF 并触发 NMI

5.3.13 时钟配置寄存器 4(RCC_CFGR4)

偏移地址: 0xe8 复位值: 0x280a 280a。

访问: 无等待周期, 字、半字和字节访问

31	30	26	25	24			
Reserved	ADCHSIPRE[4:0]			EXTCLK_SEL[1:0]			
-	R/W			R/W			
-	0x05			0			
23	22	21	20	19	18	17	16
Reserved				I2CHSIPRE[4:0]			
-				R/W			
-				0x0a			
15	14	13	12	11	10	9	8
I2C1CLK_SEL	FLITFCLK_PRE[3:0]			FLITFCLK_SEL[1:0]		Reserved	
R/W	R/W			R/W		-	
0	0x5			0		-	
7	6	5	4	3	2	1	0
Reserved				USARTHSIPRE[4:0]			
-				R/W			
-				0x0a			

位 31:26: ADCHSIPRE

ADC 时钟相对于 HSI32M 的分频系数

00 : HSI32M/1

01 : HSI32M/1.5

02 : HSI32M/ 2

03 : HSI32M/2.5

...

1f : HSI32M/16.5

位25:24 EXTCLK_SEL[1:0], 外部时钟输入管脚选择。

- 00: 外部时钟管脚 1 选择作为输入源
- 01: 外部时钟管脚 2 选择作为输入源
- 10: 外部时钟管脚 3 选择作为输入源
- 11: 外部时钟管脚 4 选择作为输入源

位 23:21 保留, 必须保持为复位值。

位 20:16: I2CHSIPRE

I2C 时钟相对于 HSI32M 的分频系数
分频设置和 ADCHSIPRE 相同

位 15: I2C1CLK_SEL

选择 I2C1 的时钟
0: I2C1 时钟由 CFGR3. I2C1SW 决定
1: PCLK 作为 I2C1 时钟

位 14:11 FLITFCLK_PRE

FLITFCLK 分频系数, 分频后的 FLITFCLK 必须在大于等于 4MHz, 小于等于 6MHz, 值越大, FLASH 擦除时间越短。

分频系数等于 FLITFCLK_PRE + 1

不能在执行 Flash 编程和擦除的时候更改 FLITFCLK_SEL 寄存器的值

位 10:9: FLITFCLK_SEL

FLITFCLK 分频时钟源选择

- 00: 选择 HSI 32MHz 分频时钟作为 FLITFCLK 分频时钟源
- 01: 选择 SYSCLK 作为 FLITFCLK 分频时钟源

其他: 保留

不能在执行 Flash 编程和擦除的时候更改 FLITFCLK_SEL 寄存器的值

位 8:5 保留, 必须保持为复位值。

位 4:0: USARHSIPRE

USART 相对于 HSI32M 的分频系数
分频设置和 ADCHSIPRE 相同

5.4 GPIO 寄存器

5.4.1 GPIO 端口模式寄存器(GPIOx_MODER) (x = A..D)

偏移地址: 0x00 复位值: 0x2800 0000 端口A; 0x0000 0000 其他口

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MODER15[1:0]		MODER14[1:0]		MODER13[1:0]		MODER12[1:0]		MODER11[1:0]		MODER10[1:0]		MODER9[1:0]		MODER8[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MODER7[1:0]		MODER6[1:0]		MODER5[1:0]		MODER4[1:0]		MODER3[1:0]		MODER2[1:0]		MODER1[1:0]		MODER0[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 $2y+1:2y$ MODERy[1:0]: 端口 x 配置位 ($y=0..15$), 这些位可由软件写来配置 I/O 口模式。

- 00: 输入模式 (复位状态)
- 01: 通用输出模式
- 10: 复用功能模式
- 11: 模拟模式

5.4.2 GPIO 端口输出类型寄存器(GPIOx_OTYPER) (x = A..D)

偏移地址: 0x04 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OT15	OT14	OT13	OT12	OT11	OT10	OT9	OT8	OT7	OT6	OT5	OT4	OT3	OT2	OT1	OT0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 保留, 必须保持为复位值。

位15:0 OTy[1:0]: 端口x 的配置位 ($y=0..15$), 这些位可由软件写来配置I/O 口的输出类型。

- 0: 推挽输出 (复位状态)
- 1: 开漏输出

5.4.3 GPIO 口输出速度寄存器(GPIOx_OSPEEDR) (x = A..D)

偏移地址: 0x08 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
OSPEEDR15[1:0]		OSPEEDR14[1:0]		OSPEEDR13[1:0]		OSPEEDR12[1:0]		OSPEEDR11[1:0]		OSPEEDR10[1:0]		OSPEEDR9[1:0]		OSPEEDR8[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OSPEEDR7[1:0]		OSPEEDR6[1:0]		OSPEEDR5[1:0]		OSPEEDR4[1:0]		OSPEEDR3[1:0]		OSPEEDR2[1:0]		OSPEEDR1[1:0]		OSPEEDR0[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 $2y+1:2y$ OSPEEDRy[1:0]: 端口x 配置位 ($y=0..15$), 这些位要由软件写来配置I/O 口的速度。

- 00: 低速
- 01: 中速

5.4.4 GPIO 口上拉/下拉寄存器(GPIOx_PUPDR) (x = A..D)

偏移地址: 0x0C 复位值: 0x2400 0000 端口: 0x0000 0000 其它端口

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PUPDR15[1:0]		PUPDR14[1:0]		PUPDR13[1:0]		PUPDR12[1:0]		PUPDR11[1:0]		PUPDR10[1:0]		PUPDR9[1:0]		PUPDR8[1:0]	
rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PUPDR7[1:0]		PUPDR6[1:0]		PUPDR5[1:0]		PUPDR4[1:0]		PUPDR3[1:0]		PUPDR2[1:0]		PUPDR1[1:0]		PUPDR0[1:0]	
rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW

位2y+1:2y PUPDRy[1:0]: 端口x 配置位 (y = 0..15), 这些位由软件写来配置I/O 口的上拉或下拉。

00: 无上拉和下拉

01: 上拉

10: 下拉

11: 保留

5.4.5 GPIO 端口输入数据寄存器(GPIOx_IDR) (x = A..D)

偏移地址: 0x10 复位值: 0x0000 XXXX (X 表明不定)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IDR15	IDR14	IDR13	IDR12	IDR11	IDR10	IDR9	IDR8	IDR7	IDR6	IDR5	IDR4	IDR3	IDR2	IDR1	IDR0
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 31:16 保留, 必须保持为复位值。

位 15:0 IDR[15:0]: 端口输入数据, 这些位只读。它们包含相应I/O 口的输入值。

5.4.6 GPIO 端口输出数据寄存器(GPIOx_ODR) (x = A..D)

偏移地址: 0x14 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ODR15	ODR14	ODR13	ODR12	ODR11	ODR10	ODR9	ODR8	ODR7	ODR6	ODR5	ODR4	ODR3	ODR2	ODR1	ODR0
rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW

位31:16 保留, 必须保持为复位值。

位15:0 ODR[15:0]: 端口输出数据, 这些位可由软件读写。

5.4.7 GPIO 端口置位/复位寄存器(GPIOx_BSRR) (x = A..D)

偏移地址: 0x18 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
BR15	BR14	BR13	BR12	BR11	BR10	BR9	BR8	BR7	BR6	BR5	BR4	BR3	BR2	BR1	BR0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BS15	BS14	BS13	BS12	BS11	BS10	BS9	BS8	BS7	BS6	BS5	BS4	BS3	BS2	BS1	BS0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

位31:16 BRy: 端口x 复位位y (y = 0..15), 这些位只写。

读这些位时返回0x0000 数值。若 BSx 和 BRx 同时设置, BSx 有优先权。

0: 对相应的 ODRx 位无影响

1: 复位相应的 ODRx 位

位15:0 BSy: 端口x 设置位y (y=0..15) 这些位只写。读这些位时返回0x0000 数值。

0: 对相应的 ODRx 位无影响

1: 置位相应的 ODRx 位

5.4.8 GPIO 端口配置锁定寄存器(GPIOx_LCKR) (x = A..B)

偏移地址: 0x1C 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	LCKK
															rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LCK15	LCK14	LCK13	LCK12	LCK11	LCK10	LCK9	LCK8	LCK7	LCK6	LCK5	LCK4	LCK3	LCK2	LCK1	LCK0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:17 保留, 必须保持为复位值。

位16 LCKK: 锁定键, 该位可随时读取。它仅能由锁键写序列来改写。

0: 端口配置锁定键不激活

1: 端口配置锁定键激活。GPIOx_LCKR 寄存器锁定直到一个MCU 复位产生。

锁定键写序列:

写 LCKR[16] = '1' + LCKR[15:0] 写

LCKR[16] = '0' + LCKR[15:0] 定

LCKR[16] = '1' + LCKR[15:0] 读LCKR

读LCKR[16] = '1' (这个读操作可选, 但其为确认锁定是否激活)

位15:0 LCKy: 端口x 锁写位y (y = 0..15), 这些位可读/ 写, 但仅LCKK 为 '0' 时写。

0: 端口配置未锁定

1: 端口配置锁定

5.4.9 GPIO 复用功能低位寄存器(GPIOx_AFRL) (x = A..D)

偏移地址: 0x20 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AFRL7[3:0]				AFRL6[3:0]				AFRL5[3:0]				AFRL4[3:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AFRL3[3:0]				AFRL2[3:0]				AFRL1[3:0]				AFRL0[3:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位31:0 AFRLy: 端口x 引脚y 的复用功能选择 (y = 0..7), 这些位可由软件写来配置复用功能I/O 口。

AFRLy 选择:

0000: AF0	1000: 保留
0001: AF1	1001: 保留
0010: AF2	1010: 保留
0011: AF3	1011: 保留
0100: AF4	1100: 保留
0101: AF5	1101: 保留
0110: AF6	1110: 保留
0111: AF7	1111: 保留

5.4.10 GPIO 复用功能高位寄存器(GPIOx_AFRH) (x = A..D)

偏移地址: 0x24 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AFRH15[3:0]				AFRH14[3:0]				AFRH13[3:0]				AFRH12[3:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AFRH11[3:0]				AFRH10[3:0]				AFRH9[3:0]				AFRH8[3:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位31:0 AFRHy: 端口x 引脚y 的复用功能选择 (y = 8..15), 这些位可由软件写来配置复用功能I/O 口。

AFRHy 选择:

0000: AF0	1000: 保留
0001: AF1	1001: 保留
0010: AF2	1010: 保留
0011: AF3	1011: 保留
0100: AF4	1100: 保留
0101: AF5	1101: 保留
0110: AF6	1110: 保留
0111: AF7	1111: 保留

5.4.11 GPIO 端口位复位寄存器(GPIOx_BRR) (x=A..D)

偏移地址: 0x28 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BR15	BR14	BR13	BR12	BR11	BR10	BR9	BR8	BR7	BR6	BR5	BR4	BR3	BR2	BR1	BR0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

位31:16 保留

位15:0 BRy:端口x 复位位y(y= 0 .. 15)这些位为只写位。这些位的返回值为0x0000。

0: 对相应的ODRx 位无影响

1: 复位相应的ODRx 位

5.4.12 GPIO 端口输入输出施密特寄存器(GPIOx_IOSR) (x=A..D)

地址偏移: 0x30

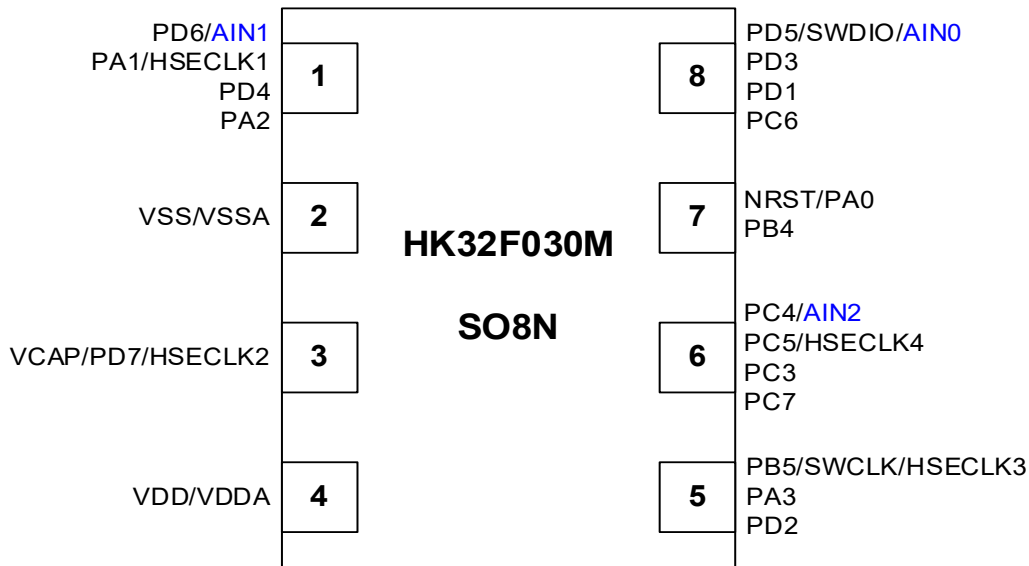
复位值: 0x0000FFFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	rw 0
IOSENX[15:0]															
rw															

位 31:16	保留。
位 15:0	IOSENX[y]: 端口 x 配置位 y (y = 0...15) 施密特特性开关 0: 使能 IO schmit 功能 1: 失能 IO schmit 功能

5.5 IOMUX 引脚功能多重映射控制器

小型封装（如 SO8N/SOP8）产品，通过 IOMUX 可以实现单根引脚对应多个 GPIO 或外设 IO 的映射控制



例如如上图第 8 脚，芯片初始复位后其功能为“PD5（及 SYSCFG 配置中对应的外设 IO）”；通过配置 IOMUX 寄存器可以将第 8 脚功能重映射到 PD3（及 SYSCFG 配置中对应的外设 IO）、PD1（及 SYSCFG 配置中对应的外设 IO）或 PC6（及 SYSCFG 配置中对应的外设 IO）。通过 IOMUX 配置，上图的 SO8N/SOP8 封装产品可以使用 18 个 GPIO 以及片内所有外设 IO 功能。

5.5.1 IOMUX 引脚功能选择寄存器(PIN_FUNC_SEL)

偏移地址: 0x000

复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	PB5_I2C1_SEL	PC4_T1_M1_SEL	PC3_T1_MI_SEL
													rw	rw	rw

位 31:3	保留
位 2	PB5_I2C1_SEL: 0: 当 PB5_AF 设置为 AF0 时, PB5 作为 SWCLK 输入引脚 1: 当 PB5_AF 设置为 AF0 时, PB5 作为 I2C1 的 SDA 引脚
位 1	PC4_TIM1_SEL: 0: 当 PC4_AF 设置为 AF3 时, PC4 作为 TIM1 的 CH4 引脚 1: 当 PC4_AF 设置为 AF3 时, PC4 作为 TIM1 的 CH2N 引脚
位 0	PC3_TIM1_SEL: 0: 当 PC3_AF 设置为 AF3 时, PC3 作为 TIM1 的 CH3 引脚 1: 当 PC3_AF 设置为 AF3 时, PC3 作为 TIM1 的 CH1N 引脚

5.5.2 IOMUX 引脚功能选择寄存器(PKG_PIN_SEL)

偏移地址: 0x004

复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	PD6_PIN_SEL[1:0]	PD5_PIN_SEL[1:0]	PC4_PIN_SEL[1:0]	PB5_PIN_SEL[1:0]					NRSTPA0_PIN_SEL
							rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:9	保留
位 8:7	PD6_PIN_SEL [1:0]: 00: PD6 功能 01: PA1 功能 (16 和 20 引脚产品禁止此设置) 10: PD4 功能 11: PA2 功能 (16 和 20 引脚产品禁止此设置)

位 6:5	PD5_PIN_SEL [1:0]: 00: PD5 功能 01: PD3 功能 (16 和 20 引脚产品禁止此设置) 10: PD1 功能 11: PC6 功能 (16 和 20 引脚产品禁止此设置)
位 4:3	PC4_PIN_SEL [1:0]: 00: PC4 功能 01: PC5 功能 (16 和 20 引脚产品禁止此设置) 10: PC3 功能 11: PC7 功能 (16 和 20 引脚产品禁止此设置)
位 2:1	PB5_PIN_SEL [1:0]: 00/11: PB5 功能 01: PA3 功能 (16 和 20 引脚产品禁止此设置) 10: PD2 功能
位 0	NRSTPA0_PIN_SEL: 0: NRST/PA0 功能 1: PB4 功能 (16 和 20 引脚产品禁止此设置) 注意: 1. NRSTPA0_PIN_SEL 只能被上电复位 2. 只有当 NRST_PIN_KEY[15:0]=0x5AE1 时, NRSTPA0_PIN_SEL 才能被写

5.5.3 IOMUX 功能控制寄存器(NRST_PIN_KEY)

偏移地址: 0x008

复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NRST_PIN_KEY[15:0]															
.....															
位 31:16		保留													
位 15:0		NRST_PIN_KEY[15:0]: 当打算改变 NRST_PA0 的功能从 NRST 到 PA0 之前, 必须先给这个寄存器设置值 0x5AE1 注意: 当 CPU 改变 PKG_PIN_SEL.NRSTPA0_PIN_SEL 或 NRST_PA0_SEL 的值后 NRST_PIN_KEY[15:0]会被系统硬件复位。													

5.5.4 IOMUX 引脚功能控制寄存器(NRST_PA0_SEL)

偏移地址: 0x00C

复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0

保留	NRST_PA0_SEL
----	--------------

rw

位 31:1	保留
位 0	NRST_PA0_SEL: 0: NRST 功能 1: PA0 功能 注意: 1. NRST_PA0_SEL 只能上电复位 2. 只有在 NRST_PIN_KEY[15:0]=0x5AE1 时, NRST_PA0_SEL 能写

5.5.5 IOMUX 引脚功能控制寄存器(TIM2_CH0_IN_SEL)

偏移地址: 0x010

复位值: 0x0000

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16

保留

15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0

保留	TIM2_CH0_IN_SEL[1:0]
----	----------------------

rw

位 31:2	保留
位 1:0	TIM2_CH0_IN_SEL[1:0]: 00/11: TIM2 通道 1 的输入来源于外部引脚 01: TIM2 通道 1 的输入来源于分频后的 HSI 时钟 10: TIM2 通道 1 的输入来源于 114KHz LSI 时钟

5.6 SYSCFG 寄存器

器件有一组配置寄存器。系统配置寄存器的主要目的如下:

- 代码区开始区存储的重映射;
- 管理外部中断与 GPIO 的连接;
- 管理系统的强壮性;

5.6.1 SYSCFG 配置寄存器 1(SYSCFG_CFGR1)

这个寄存器用于存储的特别配置, 控制特殊 IO 特性。

用于配置地址 0x0000 0000 可访问的存储类型。这些是通过软件选择的物理映射,

复位后, 这些位的值为实际启动模式配置的值。

偏移地址: 0x00

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LOCKUP_LOCK	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
rw															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	MEM_MODE [1:0]	
														rw	rw

位 31 LOCKUP_LOCK: Cortex-M0 LOCKUP 位使能

该位通过软件设置，系统复位。它能用于使能和锁定 Cortex-M0 LOCKUP(Hardfault) 到 TIM1 Break 输入之间的连接。

0: Cortex-M0 LOCKUP 输出到 TIM1 Break 输入断开。

1: Cortex-M0 LOCKUP 输出到 TIM1 Break 输入连接。

位30:2 保留，必须保持为复位值。

位1:0 MEM_MODE: 存储映射选择位，由软件设置和清除这些位。它控制存储器内部映射到地址 0x0000 0000。

x0: 主闪存存储器映射到0x0000 0000

11: 嵌入式RAM 映射到0x0000 0000

5.6.2 SYSCFG 外部中断配置寄存器 1(SYSCFG_EXTICR1)

偏移地址: 0x08 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EXTI3[3:0]				EXTI2[3:0]				EXTI1[3:0]				EXTI0[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 保留，必须保持为复位值。

位15:0 EXTIx[3:0]: EXTI x 配置位(x=0 到3)，这些位由软件进行改写来选择EXTIx 的外部中断源。

x000: PA[x] 引脚

x001: PB[x] 引脚

x010: PC[x] 引脚

x011: PD[x] 引脚

x100: 保留

x101: PF[x] 引脚

其它配置: 保留

5.6.3 SYSCFG 外部中断配置寄存器 2(SYSCFG_EXTICR2)

偏移地址: 0x0C 复位值: 0x0000



深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EXTI7[3:0]				EXTI6[3:0]				EXTI5[3:0]				EXTI4[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 保留, 必须保持为复位值。

位15:0 EXTIx[3:0]: EXTI x 配置位 (x=4 到7), 这些位由软件进行改写来选择EXTIx 的外部中断源。

x000: PA[x] 引脚

x001: PB[x] 引脚

x010: PC[x] 引脚

x011: 保留

x100: 保留

x101: PF[x] 引脚

其它配置: 保留

5.7 中断和事件

5.7.1 NVIC 主要特性

嵌套向量中断控制器(NVIC) 和处理器核的接口紧密相连, 可以实现低延迟的中断处理和高效地处理晚到的中断。嵌套向量中断控制器管理着包括内核异常等中断。

- 21 个可屏蔽中断通道(不包含16 个Cortex-M0 的中断线)
- 4 个可编程的优先级(使用了2 位的中断优先级)
- 低延时的异常和中断处理
- 电源管理控制
- 系统控制寄存器的实现

5.7.2 SysTick 校准值寄存器

SysTick 校准值设置为4000, 当SysTick 时钟设置为 4MHz (fHCLK/8 的最大值) 时, 会产生 1ms 时间基准。

5.7.3 中断和异常向量

HK32E032 共有 28 个外部中断, 其中红色部分是新增加的中断位。

Position	Priority		Description		Address
-	-	-	-	Reserved	0x0000_0000
-	-3	fixed	Reset	Reset	0x0000_0004
-	-2	fixed	NMI	RCC CSS (clock security)	0x0000_0008
-	-1	fixed	HardFault		0x0000_000C
-	3	settable	SVCALL		0x0000_002C
-	5	settable	PendSV		0x0000_0038
-	6	settable	SysTick		0x0000_003C



深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

0	7	settable	WWDG	Window Watchdog Interrupt	0x0000_0040
1	8	settable			0x0000_0044
2	9	settable	EXTI11	EXTI Line 11 interrupt(AWU_WKP)	0x0000_0054
3	10	settable	FLASH	Flash global interrupt	0x0000_004C
4	11	settable	RCC	RCC global interrupt	0x0000_0050
5	12	settable	EXTI0	EXTI Line 0 interrupt	0x0000_0054
6	13	settable	EXTI1	EXTI Line 1 interrupt	0x0000_0058
7	14	settable	EXTI2	EXTI Line 2 interrupt	0x0000_005C
8	15	settable	EXTI3	EXTI Line 3 interrupt	0x0000_0060
9	16	settable	EXTI4	EXTI Line 4 interrupt	0x0000_0064
10	17	settable	EXTI5	EXTI Line 5 interrupt	0x0000_0068
11	18	settable	TIM1_BRK	TIM1 break interrupt	0x0000_006C
12	19	settable	ADC1	ADC1 interrupt (combined with EXTI line 8)	0x0000_0070
13	20	settable	TIM1_UP_TRG_COM	TIM1 update, trigger and com interrupts	0x0000_0074
14	21	settable	TIM1_CC	TIM1 CC1, CC2, CC3 and CC4 interrupts	0x0000_0078
15	22	settable	TIM2	TIM2 global interrupt	0x0000_007C
16	23	settable			0x0000_0080
17	24	settable	TIM6	TIM6 global interrupt	0x0000_0084
18	25	settable			0x0000_0088
19	26	settable			0x0000_008C
20	27	settable			0x0000_0090
21	28	settable	EXTI6	EXTI Line 6 interrupt	0x0000_0094
22	29	settable	EXTI7	EXTI Line 7 interrupt	0x0000_0098
23	30	settable	I2C1	I2C global interrupt (combined with EXTI line 10)	0x0000_009C
24	31	settable			0x0000_00A0
25	32	settable	SPI1	SPI1 global interrupt	0x0000_00A4
26	33	settable			0x0000_00A8
27	34	settable	USART1	USART1 global interrupt (combined with EXTI line 9)	0x0000_00AC
28	35	settable			0x0000_00B0
29	36	settable			0x0000_00B4
30	37	settable			0x0000_00B8
31	38	settable			0x0000_00BC

5.8 EXTI 寄存器

HK32E032 内置 12 个 EXTI 口，其中 0~7 连接 IO，其余的 EXTI 口连接以下事件：

- EXTI 8 连接 ADC 的 AWD 事件
- EXTI 9 连接 USART 的 Wakeup 事件
- EXTI 10 连接 I2C 的 Wakeup 事件
- EXTI 11 连接 AWU 的 Wakeup 事件

其中 8,9,10 作为内部事件没有 RTSR、FTSR、SWIER 和 PR 寄存器，只能在 STOPMODE 下采事件的上升沿产生 ERQ 和 IRQ 唤醒系统。

5.8.1 中断屏蔽寄存器(EXTI_IMR)

偏移地址：0x00

复位值：

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
IM31	IM30	IM29	IM28	IM27	IM26	IM25	IM24	IM23	IM22	IM21	IM20	IM19	IM18	IM17	IM16
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IM15	IM14	IM13	IM12	IM11	IM10	IM9	IM8	IM7	IM6	IM5	IM4	IM3	IM2	IM1	IM0
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位31:0 MRx：外部/内部线x的中断屏蔽位

0：屏蔽来自线x上的中断请求

1：开放来自线x上的中断请求

5.8.2 事件屏蔽寄存器(EXTI_EMR)

偏移地址：0x04 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
EM31	EM30	EM29	EM28	EM27	EM26	EM25	EM24	EM23	EM22	EM21	EM20	EM19	EM18	EM17	EM16
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EM15	EM14	EM13	EM12	EM11	EM10	EM9	EM8	EM7	EM6	EM5	EM4	EM3	EM2	EM1	EM0
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 31:0 MRx：外部/内部线x的事件屏蔽位

0：屏蔽来自线x上的事件请求

1：开放来自线x上的事件请求

5.8.3 上升沿触发选择寄存器(EXTI_RTSR)

偏移地址：0x08 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RT3	RT3	RT2	RT2	RT2	RT2	RT2	RT2	RT2	RT2	RT2	RT2	RT1	RT1	RT1	RT1
1	0	9	8	7	6	5	4	3	2	1	0	9	8	7	6
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RT1 5	RT1 4	RT1 3	RT1 2	RT1 1	RT1 0	RT9	RT8	RT7	RT6	RT5	RT4	RT3	RT2	RT1	RT0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:0 TRx: 线x 上的上升沿触发事件配置位 (x = 31 到0)

0: 禁止输入线x 上的上升沿触发(中断和事件)

1: 禁止输入线x 上的上升沿触发(中断和事件).

5.8.4 下降沿触发选择寄存器(EXTI_FTSR)

偏移地址: 0x0C 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FT3 1	FT3 0	FT2 9	FT2 8	FT2 7	FT2 6	FT2 5	FT2 4	FT2 3	FT2 2	FT2 1	FT2 0	FT1 9	FT1 8	FT1 7	FT1 6
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FT1 5	FT1 4	FT1 3	FT1 2	FT1 1	FT1 0	FT9	FT8	FT7	FT6	FT5	FT4	FT3	FT2	FT1	FT0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:0 TRx: 线x 上的上升沿触发事件配置位 (x = 31 到0)

0: 禁止输入线x 上的下降沿触发(中断和事件)

1: 禁止输入线x 上的下降沿触发(中断和事件)

5.8.5 软件中断事件寄存器(EXTI_SWIER)

偏移地址: 0x10 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SWI 31	SWI 30	SWI 29	SWI 28	SWI 27	SWI 26	SWI 25	SWI 24	SWI 23	SWI 22	SWI 21	SWI 20	SWI 19	SWI 18	SWI 17	SWI 16
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SWI 15	SWI 14	SWI 13	SWI 12	SWI 11	SWI 10	SWI 9	SWI 8	SWI 7	SWI 6	SWI 5	SWI 4	SWI 3	SWI 2	SWI 1	SWI 0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:0 SWIERx: 线 x 上的软件中断 (x=31to0)

当该位为' 0' 时, 写' 1' 将设置 EXTI_PR 中相应的挂起位。如果在 EXTI_IMR 和 EXTI_EMR 中允许产生该中断, 则此时将产生一个中断。通过清除 EXTI_PR 的对应位 (写入' 1'), 可以清除该位为' 0' 。

5.8.6 挂起寄存器(EXTI_PR)

偏移地址: 0x14 复位值: 不定

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PIF 31	PIF 30	PIF 29	PIF 28	PIF 27	PIF 26	PIF 25	PIF 24	PIF 23	PIF 22	PIF 21	PIF 20	PIF 19	PIF 18	PIF 17	PIF 16
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:0 PRx: 线 x 挂起位 (x=31 到0)

0: 没有发生触发请求

1: 发生了选择的触发请求。当在外部中断线上发生了选择的边沿事件, 该位被置'1'。在该位中写入'1'可以清除它, 也可以通过改变边沿检测的极性清除。

5.9 ADC 寄存器

HK32E032 的 ADC 模块具有以下特殊的功能:

- 一共只有 6 个通道, 其中 AIN0~4 共 5 个为外部通道接 IO, AIN5 为内部通道接内部参考电压;
- 支持差分输入模式, AIN0 和 AIN1, AIN2 和 AIN3 组成两组差分输入;
- 支持 STOP 模式下的 AWD 唤醒功能

5.9.1 ADC 中断和状态寄存器(ADC_ISR)

偏移地址: 0x00

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	AWD	Res.	Res.	OVR	EOS	EOC	EOSMP	ADRDY
								r_w1			r_w1	r_w1	rc_w1	r_w1	r_w1

位31:8 保留, 必须设置为复位值.

位7 AWD: 模拟看门狗标志

当转换后的电压超过ADC_LTR 和ADC_HTR 寄存器编程设定的电压时, 该位由硬件置位。用软件对该位写1 清除。

0: 无模拟看门狗事件产生(或该事件标志由软件获取并清零)

1: 产生了模拟看门狗事件

位6:5 保留, 必须设置为复位值.

位 4 OVR: ADC 过冲, 当过冲产生时该位由硬件置位, 置位说明新的转换结束但 EOC 位还是为 1。

该位可由软件写 1 清零。

0: 无过冲事件产生(或该事件标志由软件获取并清零)

1: 产生了过冲事件

位3 EOS: 序列转换结束标志

由CHSEL 位所选的通道序列转换结束后, 该位由硬件置位。其由软件对该位写 1 清零

0: 序列转换未完成(或该事件标志由软件获取并清零)

1: 序列转换完成

位2 EOC: 转换结束标志

当每个通道新转换结果有效时(存放在ADC_DR 中) 该位由硬件置位。可由软件对该位写 1 清零或读取ADC_DR 寄存器来清零。

- 0: 通道转换未结束(或该事件标志由软件获取并清零或由读ADC_DR 寄存器清零)
- 1: 通道转换结束
- 位1 EOSMP: 采样结束标志 在转换期间的采样阶段结束时该位由硬件置 1。
0: 不在采样结束阶段(或该事件标志由软件获取并清零)
- 1: 达到采样阶段结束条件
- 位 0 ADRDY: ADC 准备好, 该位用软件写 1 清零。
0: ADC 未准备好(或该标志事件由软件获取并清零)
- 1: ADC 已准备好开始转换

5.9.2 ADC 中断使能寄存器(ADC_IER)

偏移地址: 0x04 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	AWD IE	Res.	Res.	OVRIE	EOSIE	EOCIE	EOSMP IE	ADRDY IE
								rw			rw	rw	rw	rw	rw

- 位 31:8 保留, 必须设置为复位值 .
- 位 7 AWDIE: 模拟看门狗中断使能, 该位由软件设置和清除来开启 / 关闭模拟看门狗中断。
0: 模拟看门狗中断禁止
1: 模拟看门狗中断使能
- 位 6:5 保留, 必须设置为复位值 .
- 位 4 OVRIE: 过冲中断使能, 该位由软件设置和清除来开启/关闭过冲中断。
0: 过冲中断关闭
1: 过冲中断开启。当 OVR 位置位时产生中断。
- 位 3 EOSIE: 序列转换结束中断使能 该位由软件设置和清除来开启/关闭序列转换结束中断
0: EOS 中断关闭
1: EOS 中断开启。当 EOS 置位时产生中断。
- 位 2 EOCIE: 转换结束中断使能, 该位由软件设置和清除来开启/关闭转换结束中断。
0: EOC 中断关闭
1: EOC 中断开启。当 EOC 置位时产生中断。
- 位 1 EOSMPIE: 采样结束中断使能 该位由软件设置和清除来开启/关闭采样阶段结束中断。
0: EOSMP 中断关闭
1: EOSMP 中断开启。当 EOSMP 置位时产生中断。
- 位 0 ADRDYIE: ADC 准备好中断使能, 该位由软件设置和清除来开启/关闭 ADC 准备好中断
0: ADRDY 中断关闭
1: ADRDY 中断开启。当 ADRDY 置位时产生中断。

5.9.3 ADC 控制寄存器(ADC_CR)

偏移地址: 0x08 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AD CAL	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
rs															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	AD STP	Res.	AD START	AD DIS	AD EN
											rs		rs	rs	rs

- 位 31 ADCAL: ADC 校准, 该位由软件设置来启动 ADC 校准。当校准完成后, 由硬件清零。
0: 校准完成
1: 写 1 时校准 ADC, 读为 1 时意味着校准进行中。
- 位 30:5 保留, 必须保持为复位值 .
- 位 4 ADSTP: ADC 停止转换命令。该位由软件设置来停止和丢弃正在进行的转换。当转换停止结束时, 该位由硬件清零且 ADC 已准备好接受新的转换命令。
0: 不发 ADC 停止转换命令
1: 写 1 用来停止 ADC, 读为 1 时表明 ADSTP 命令正在执行中。
- 位 3 保留, 必须保持为复位值
- 位 2 ADSTART: ADC 开始转换命令, 该位由软件设置来启动 ADC 转换。一次转换可由立即启动(由软件配置) 或硬件触发产生(硬件触发配置)两种方式来启动, 启动方式由 EXTEN[1:0]位的配置来决定。其位由硬件清零:
— 在单次转换模式中, 当选择为软件触发 (EXTSEL=0x0)时: 序列转换结束(EOS 置位)后该位清零。
— 当执行完 ADSTP 命令后, 同时 ADSTP 位由硬件清零。
0: 无进行中的 ADC 转换。
1: 写 1 开始 ADC 转换。读为 1 表明 ADC 正在进行转换。
- 位 1 ADDIS: ADC 禁止命令, 该位由软件设置来禁止 ADC (ADDIS 命令) 并让 ADC 处于掉电状态(关断状态)。一旦 ADC 有效关闭 (ADEN 同时被硬件清零) 后由硬件清除该位。
0: 无 ADDIS 命令进行中
1: 写 1 为关闭 ADC。读为 1 时表明 ADDIS 命令正在执行中。
- 位 0 ADEN: ADC 使能命令, 由软件设置该位来使能 ADC。一旦 ADRDY 标志置为 1 时表明 ADC 可供使用了。执行 ADDIS 命令后, ADC 关断且该位被硬件清零。
0: ADC 禁用 (关断状态)
1: 写 1 来使能 ADC

5.9.4 ADC 配置寄存器 1(ADC_CFGR1)

偏移地址: 0x0C 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	AWDCH[2:0]			Res	Res	AWD EN	AWD SGL	Res	Res	Res	Res	Res	DISC EN
			rw	rw	rw			rw	rw						rw

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AUT OFF	WAIT	CONT	OVE MOD	EXTEN[1:0]	Res	EXTSEL[2:0]			ALIGN	Res	Res	SCAN DIR	Res	Res	
rw	rw	rw	rw	rw	rw		rw	rw	rw	rw			rw		

- 位 31 保留，必须设置为复位值。
- 位 28:26 AWDCH[2:0]: 模拟看门狗通道选择这些位由软件设置和清除。它们设置模拟看门狗监视的输入通道。
 - 000: 由模拟看门狗监视的 ADC 模拟输入通道 0
 - 001: 由模拟看门狗监视的 ADC 模拟输入通道 1
 - 010: 由模拟看门狗监视的 ADC 模拟输入通道 2
 - 011: 由模拟看门狗监视的 ADC 模拟输入通道 3
 - 100: 由模拟看门狗监视的 ADC 模拟输入通道 4
 - 101: 由模拟看门狗监视的 ADC 模拟输入通道 5
 - 其它值: 保留，不会被使用
- 位29:24 保留，必须保持为复位值。
- 位23 AWDEN: 模拟看门狗使能位, 该位由软件设置和清除。
 - 0: 模拟看门狗关闭
 - 1: 模拟看门狗开启
- 位22 AWDSDL: 在单一通道或所有通道使能看门狗, 该位由软件设置和清除来使能由 AWDCH[4:0] 位指定的通道或所有通道。
 - 0: 在所有通道上使能模拟看门狗
 - 1: 在单一通道上使能模拟看门狗
- 位21:17 保留，必须保持为复位值。
- 位16 DISCEN: 断续模式, 该位由软件设置和清除来开启/ 禁止断续模式。
 - 0: 断续模式禁止
 - 1: 断续模式开启
- 位15 AUTOFF: 自动关断模式, 该位由软件设置和清除来开启/ 禁止自动关断模式。
 - 0: 自动关断模式禁止
 - 1: 自动关断模式开启
- 位14 WAIT: 等待转换模式。
 - 此位由软件置 1 和清零，以开启/禁用等待转换模式。
 - 0: 等待转换模式关闭
 - 1: 等待转换模式开启
 - 注意: 只有当 ADSTART = 0 时，软件才允许写入此位 (为了确保没有转换正在进行)
- 位 13 CONT: 单次/连续转换模式, 该位由软件设置和清除。若该位置位，转换为连续模式直到该位清零。
 - 0: 单次转换模式
 - 1: 连续转换模式
- 位12 OVRMOD: 过冲管理模式, 该位由软件设置和清除来配置数据过冲管理。
 - 0: 当检测到过冲事件时，ADC_DR 寄存器保持为老数据

- 1: 当检测到过冲事件时, ADC_DR 寄存器用最后一次的转换数据覆盖
- 位11:10 EXTEN[1:0]: 外部触发使能和极性选择, 这些位可由软件设置和清除来选择外部触发的极性并使能触发器。
 - 00: 硬件触发检测关闭(可由软件启动转换)
 - 01: 在上升沿进行硬件触发检测
 - 10: 在下降沿进行硬件触发检测
 - 11: 在上升和下降沿进行硬件触发检测
- 位 9 保留, 必须保持为复位值 .
- 位 8:6 EXTSEL[2:0]: 外部触发选择, 这些位用于选择触发 ADC 转换的外部事件:
 - 000: 事件 0 (TIM1_TRG0)
 - 001: 事件 1 (TIM1_CC4)
 - 010: 事件 2 (TIM2_TRG0)
 - 011: 事件 3 (TIM6_TRG0)
 - 100: 事件 4 (TIM1_CC1)
 - 101: 事件 5 (TIM1_CC2)
 - 110: 事件 6 (TIM1_CC3)
 - 111: 事件 7 (IO_TRIG)
- 位 5 ALIGN: 数据对齐, 该位由软件设置和清除用来选择数据的左或右对齐能
 - 0: 右对齐
 - 1: 左对齐
- 位4:3 保留
- 位2 SCANDIR: 扫描序列方向, 该位由软件设置和清除来选择通道序列中的通道扫描方向。
 - 0: 向前扫描(从CHSEL0 到CHSEL16)
 - 1: 向后扫描(从CHSEL16 到CHSEL0)
- 位1:0 保留

5.9.5 ADC 配置寄存器 2(ADC_CFGR2)

偏移地址: 0x10 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CKMODE[1:0]		Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
rw	rw														
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.

- 位31:30 CKMODE[1:0]:ADC clock mode, 软件设置或清理。
 - 00:ADCCLK 异步时钟工作模式
 - 01:PCLK/2 同步时钟工作模式
 - 10:PCLK/4 同步时钟工作模式
 - 11:保留
- 位29:0 保留, 必须保持为复位值.

5.9.6 ADC 采样时间寄存器(ADC_SMPR)

偏移地址: 0x14 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	SMP[2:0]		
													rw		

位31:3 保留, 必须保持为复位值.

位2:0 SMP[2:0]: 采样时间选择, 这位用软件改写, 用于选择所选通道的采样时间.

000: 1.5 ADC 时钟周期

001: 7.5 ADC 时钟周期

010: 13.5 ADC 时钟周期

011: 28.5 ADC 时钟周期

100: 41.5 ADC 时钟周期

101: 55.5 ADC 时钟周期

110: 71.5 ADC 时钟周期

111: 239.5 ADC 时钟周期

5.9.7 ADC 看门狗阈值寄存器(ADC_TR)

偏移地址: 0x20 复位值: 0x0000 0FFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
Res.	Res.	Res.	Res.	HT[11:0]												
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Res.	Res.	Res.	Res.	LT[11:0]												
				rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:28 保留, 必须保持为复位值.

位27:16 HT[11:0]: 模拟看门狗的高阈值, 这些位由软件改写, 用来定义模拟看门狗的高阈值.

位15:12 保留, 必须保持为复位值.

位11:0 LT[11:0]: 模拟看门狗低阈值, 这些位由软件改写, 用来定义模拟看门狗的低阈值.

5.9.8 ADC 通道选择寄存器(ADC_CHSELR)

偏移地址: 0x28 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
1	1	1	1	1	1	9	8	7	6	5	4	3	2	1	0
5	4	3	2	1	0						CHSEL	CHSEL	CHSEL	CHSEL	CHSEL
											5	4	3	2	1
											rw	rw	rw	rw	rw

位31:6 保留, 必须保持为复位值.

位5:0 CHSELx: 通道选择, 这些位可由软件改写, 用来定义所要转换序列的通道。

0: 输入通道x 不被选为转换通道

1: 输入通道x 被选为转换通道

5.9.9 ADC 数据寄存器(ADC_DR)

偏移地址: 0x40 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位31:16 保留, 必须保持为复位值。

位15:0 DATA[15:0]: 转换数据, 这些位只读。

其包含最后转换通道的转换结果值。仅在校准完成时, DATA[6:0] 值为校准因子。

5.9.10 ADC 通用配置寄存器(ADC_CCR)

偏移地址: 0x308 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	VREF EN	Res	Res	Res	Res	Res	Res
									rw						
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res

位 31:23 保留, 必须保持为复位值。

位 22 VREFEN: VREFINT 使能, 由软件设置和清除来打开/关闭 VREFINT 通道。

0: VREFINT 通道关闭

1: VREFINT 通道开启

位 21:0 保留, 必须设置为复位值

5.9.11 ADC 控制寄存器 2 (ADC_CR2)

偏移地址: 0x3f0 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
WAKE EN	Reserved														
rw															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Reserved	SDIF	GCMP
	rw	rw

位 31 WAKE_EN: 使能 AWD 唤醒功能, 使能后可以在 STOP 模式下检测到 beeper 的计时信号输出。

0: AWD 唤醒关闭 (默认)

1: AWD 唤醒使能

位 30:2 保留, 必须设置为复位值

位 1 SDIF: 差分输入使能,

使能后通道 0 和 1, 2 和 3, 4 和 5 组成差分输入 (因为通道 5 接内部 VREF, 所以差分输入模式下通道 4 和通道 5 不可用)。

0: ADC 通道单端输入模式 (默认)

1: ADC 通道差分输入模式

位 0 GCMP: ADC 内部延迟控制。

0: 比较器低增益模式 (默认)

1: 比较器高增益模式

ADC 的 AWD 唤醒功能注意事项:

- BEEPER 输出的触发信号不需要设置触发控制寄存器 EXTEN 和 EXTSEL;
- ADC 的配置都在这种模式下生效, 所以必须使能 AWDEN, 不能使能循环和间断模式, 在转换的过程中除 ADC_SR.AWD 以外的状态寄存器不会被置位;
- 和其他触发信号一样的效果触发 ADC 单个通道或全部通道的转换, 如果在单个通道或全部通道转换完成后 ADC_SR.AWD 状态位没有置起则重新回到 STOPMODE。

AWD 的唤醒信号根据 AWDSGL 和 AWDCH 设置可以单个通道的结果比较也可以所有通道的结果比较, 直接把 ADC_SR.AWD 发到 EXTI, 不需要使能 AWDIE

5.10 TIM1

5.10.1 TIM1 控制寄存器 1 (TIM1_CR1)

偏移地址 : 0x00 复位值 : 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	CKD[1:0]		ARPE	CMS[1:0]		DIR	OPM	URS	UDIS	CEN
						rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31 CC4_ADC_SEL

0 : 默认值; ADC 的 CC4 触发信号由端口 CH4 信号产生 (与友商的行为一致);
1: ADC 的 CC4 触发信号改由 Timer 内部 OC4REF 信号产生。

位15:10 保留, 必须始终为复位值.

位9:8 CKD[1:0]: 时钟分频因子 (Clock division)

这 2 位定义在定时器时钟 (CK_INT) 频率、死区时间和由死区发生器与数字滤波器 (ETR, TIx) 所用的采样时钟之间的分频比例。

00: $t_{DTS} = t_{CK_INT}$

01: $t_{DTS} = 2 \times t_{CK_INT}$

10: $t_{DTS} = 4 \times t_{CK_INT}$

11: 保留, 不要使用这个配置

位7 ARPE: 自动重载预装载允许位 (Auto-reload preload enable)

0: TIMx_ARR 寄存器没有缓冲

1: TIMx_ARR 寄存器有缓冲

位6:5 CMS[1:0]: 选择中央对齐模式 (Center-aligned mode selection)

00: 边沿对齐模式。计数器依据方向位 (DIR) 向上或向下计数。

01: 中央对齐模式 1。计数器交替地向上和向下计数。配置为输出的通道 (TIMx_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 只在计数器向下计数时被设置。

10: 中央对齐模式 2。计数器交替地向上和向下计数。配置为输出的通道 (TIMx_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 只在计数器向上计数时被设置。

11: 中央对齐模式 3。计数器交替地向上和向下计数。配置为输出的通道 (TIMx_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 在计数器向上和向下计数时均被设置。

位4 DIR: 方向 (Direction)

0: 计数器向上计数

1: 计数器向下计数

位 3 OPM: 单脉冲模式 (One pulse mode)

0: 在发生更新事件时, 计数器不停止;

1: 在发生下一次更新事件 (清除 CEN 位) 时, 计数器停止。

位 2 URS: 更新请求源 (Update request source), 软件通过该位选择 UEV 事件的源

0: 如果使能了更新中断请求, 则下述任一事件产生更新中断请求:

— 计数器溢出/下溢

— 设置 UG 位

— 从模式控制器产生的更新

1: 如果使能了更新中断请求, 则只有计数器溢出/下溢才产生更新中断请求。

位 1 UDIS: 禁止更新 (Update disable), 软件通过该位允许/禁止 UEV 事件的产生

0: 允许 UEV。更新(UEV)事件由下述任一事件产生:

- 计数器溢出/下溢
- 设置 UG 位
- 从模式控制器产生的更新, 具有缓存的寄存器被装入它们的预装载值

1: 禁止 UEV。不产生更新事件, 影子寄存器 (ARR、PSC、CCR_x) 保持它们的值。如果设置了 UG 位或从模式控制器发出了一个硬件复位, 则计数器和预分频器被重新初始化。

位 0 CEN: 使能计数器(Counter enable)

0: 禁止计数器;

1: 使能计数器。

5.10.2 TIM1 控制寄存器 2 (TIM1_CR2)

偏移地址: 0x04 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	OIS4	OIS3N	OIS3	OIS2N	OIS2	OIS1N	OIS1	TI1S	MMS[2:0]			Res	CCUS	Res	CCPC
	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw		rw		rw

位15 保留, 必须始终为复位值.

位14 OIS4: 输出空闲状态4(OC4 输出)

位13 OIS3N: 输出空闲状态3(OC3N 输出)

位12 OIS3: 输出空闲状态3(OC3 输出)

位11 OIS2N: 输出空闲状态2(OC2N 输出)

位10 OIS2: 输出空闲状态2(OC2 输出)

位9 OIS1N: 输出空闲状态1(OC1N 输出) (Output Idle state 1)

0: 当MOE=0 时, 死区后OC1N=0

1: 当MOE=0 时, 死区后OC1N=1

位8 OIS1: 输出空闲状态1(OC1 输出) (Output Idle state 1)

0: 当 MOE=0 时, 如果完成了 OC1N, 则死区后 OC1=0

1: 当 MOE=0 时, 如果完成了 OC1N, 则死区后 OC1=1

位7 TI1S: TI1 选择(TI1 selection)

0: TIM_x_CH1 引脚连到TI1 输入

1: TIM_x_CH1、TIM_x_CH2 和TIM_x_CH3 引脚经异或后连到TI1 输入

位 6:4 MMS[2:0]: 主模式选择 (Master mode selection)

这3 位用于选择在主模式下送到从定时器的同步信息(TRGO)。可能的组合如下:000:复位 - TIM_x_EGR 寄存器的UG 位被用于作为触发输出(TRGO)。如果是触发输入产生的复位(从模式控制器处于复位模式), 则TRGO 上的信号相对实际的复位会有一个延迟。

001: 使能 - 计数器使能信号CNT_EN 被用于作为触发输出(TRGO)。可用于同时启动多个定时器或控制在一段时间内使能从定时器。在门控模式下, 计数器使能信号是CEN 控制位和的触发输入信号的逻辑或产生。当计数器使能信号受控于触发输入时, TRGO 上会有一个延迟, 除非选择了主/从模式。

010: 更新 - 更新事件被选为触发输入 (TRGO)。例如, 一个主定时器的时钟可以被用作一个从定时器的预分频器。

011: 比较脉冲 - 在发生一次捕获或一次比较成功时, 当要设置 CC1IF 标志时 (即使它已经为高), 触发输出送出一个正脉冲 (TRGO)。

100: 比较 - OC1REF 信号被用于作为触发输出 (TRGO)

101: 比较 - OC2REF 信号被用于作为触发输出 (TRGO)

110: 比较 - OC3REF 信号被用于作为触发输出 (TRGO)

111: 比较 - OC4REF 信号被用于作为触发输出 (TRGO)

位3 保留

位2 CCUS: 捕获/比较控制更新选择 (捕捉/比较 control update selection)

0: 如果捕获/比较控制位是预装载的 (CCPC=1), 只能通过设置 COMG 位更新它们

1: 如果捕获/比较控制位是预装载的 (CCPC=1), 可以通过设置 COMG 位或 TRGI 上的一个上升沿更新它们。

位 1 保留, 必须始终为复位值 .

位 0 CCPC: 捕获/比较预装载控制位 (捕捉/比较 preloaded control)

0: CCxE, CCxNE 和 OCxM 位不是预装载的;

1: CCxE, CCxNE 和 OCxM 位是预装载的; 设置该位后, 只能在发生通信 (COM) 事件 (COMG 设置或 TRGI 是检测到上升沿, 取决于 CCUS 位时被更新。

5.10.3 TIM1 从模式控制寄存器 (TIM1_SMCR)

偏移地址: 0x08 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ETP	ECE	ETPS[1:0]		ETF[3:0]				MSM	TS[2:0]			OCCS	SMS[2:0]		
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 15 ETP: 外部触发极性 (External trigger polarity) 该位选择是用 ETR 还是 ETR 的反相来作为触发操作

0: ETR 不反相, 高电平或上升沿有效

1: ETR 被反相, 低电平或下降沿有效

位 14 ECE: 外部时钟使能位 (External clock enable) 该位启用外部时钟模式 2

0: 禁止外部时钟模式 2;

1: 使能外部时钟模式 2。计数器由 ETRF 信号上的任意有效边沿驱动。

位 13:12 ETPS[1:0]: 外部触发预分频 (External trigger prescaler)

外部触发信号 ETRP 的频率最多是 TIMxCLK 频率的 1/4。当输入较快的外部时钟时, 可以使用预分频降低 ETRP 的频率。

00: 关闭预分频

01: ETRP 频率除以 2

10: ETRP 频率除以 4

11: ETRP 频率除以 8

位 11:8 ETF[3:0]: 外部触发滤波 (External trigger filter)

这些位定义了对 ETRP 信号采样的频率和对 ETRP 数字滤波的带宽。数字滤波器是一个事件计数器, 它记录到 N 个事件后会产生一个输出的跳变。

0000: 无滤波器 以 $f_{\text{SAMPLING}}=f_{\text{DTS}}$ 采样 1000: 采样频率 $f_{\text{SAMPLING}}=f_{\text{DTS}}/8$, $N=6$

0001: 采样频率 $f_{\text{SAMPLING}}=f_{\text{CK_INT}}$, $N=2$ 1001: 采样频率 $f_{\text{SAMPLING}}=f_{\text{DTS}}/8$, $N=8$

0010: 采样频率 $f_{\text{SAMPLING}}=f_{\text{CK_INT}}$, $N=4$ 1010: 采样频率 $f_{\text{SAMPLING}}=f_{\text{DTS}}/16$, $N=5$

- 0011: 采样频率 fSAMPLING=fCK_INT, N=8 1011: 采样频率 fSAMPLING=fDTS/16, N=6
- 0100: 采样频率 fSAMPLING=fDTS/2, N=6 1100: 采样频率 fSAMPLING=fDTS/16, N=8
- 0101: 采样频率 fSAMPLING=fDTS/2, N=8 1101: 采样频率 fSAMPLING=fDTS/32, N=5
- 0110: 采样频率 fSAMPLING=fDTS/4, N=6 1110: 采样频率 fSAMPLING=fDTS/32, N=6
- 0111: 采样频率 fSAMPLING=fDTS/4, N=8 1111: 采样频率 fSAMPLING=fDTS/32, N=8
- 位 7 MSM: 主/从模式(Master/slave mode)
 - 0: 无作用
 - 1: 触发输入(TRGI)上的事件被延迟了, 以允许在当前定时器与它的从定时器间的完美同步(通过TRGO)。这对要求把几个定时器同步到一个单一的外部事件时是非常有用的。
- 位 6:4 TS[2:0]: 触发选择 (Trigger selection), 这 3 位选择用于同步计数器的触发输入。
 - 000: 内部触发 0(ITRO) 100: TI1 的边沿检测器 (TI1F_ED)
 - 001: 内部触发 1(ITR1) 101: 滤波后的定时器输入 1(TI1FP1)
 - 010: 内部触发 2(ITR2) 110: 滤波后的定时器输入 2(TI2FP2)
 - 011: 内部触发 3(ITR3) 111: 外部触发输入 (ETRF)
- 位 3 OCCS: OCREF Clear 选择, 该 Bit 用来选择 OCREF clear source
 - 0: OCREF_CLR_INT 被连接到 OCREF_CLR input
 - 1: OCREF_CLR_INT 被连接到 ETRF
- 位 2:0 SMS: 从模式选择 (Slave mode selection)

当选择了外部信号, 触发信号 (TRGI) 的有效边沿与选中的外部输入极性相关

 - 000: 关闭从模式 - 如果 CEN=1, 则预分频器直接由内部时钟驱动。
 - 001: 编码器模式 1 - 根据 TI1FP1 的电平, 计数器在 TI2FP2 的边沿向上/下计数。
 - 010: 编码器模式 2 - 根据 TI2FP2 的电平, 计数器在 TI1FP1 的边沿向上/下计数。
 - 011: 编码器模式 3 - 根据另一个信号的输入电平, 计数器在 TI1FP1 和 TI2FP2 的边沿向上 / 下计数。
 - 100: 复位模式 - 选中的触发输入 (TRGI) 的上升沿重新初始化计数器, 并且产生一次更新寄存器。
 - 101: 门控模式 - 当触发输入 (TRGI) 为高时, 计数器的时钟开启。一旦触发输入变为低, 则计数器停止(但不复位)。计数器的启动和停止都是受控的。
 - 110: 触发模式 - 计数器在触发输入 TRGI 的上升沿启动 (但不复位), 只有计数器的启动是受控的。
 - 111: 外部时钟模式 1 - 选中的触发输入 (TRGI) 的上升沿驱动计数器。

5.10.4 TIM1 中断使能寄存器 (TIM1_DIER)

偏移地址: 0x0C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res_	Res	Res	Res	Res_	Res_	Res_	BIE	TIE	COMIE	CC4IE	CC3IE	CC2IE	CC1IE	UIE
								rw	rw	rw	rw	rw	rw	rw	rw

- 位 15 保留, 必须始终为复位值 .
- 位 14:8 保留
- 位 7 BIE: 刹车中断使能
 - 0: 刹车中断禁止
 - 1: 刹车中断允许
- 位 6 TIE: 触发中断使能
 - 0: 触发中断禁止
 - 1: 触发中断允许
- 位 5 COMIE: COM 中断使能

- 0: COM 中断禁止
- 1: COM 中断允许
- 位 4 CC4IE: 捕捉 / 比较 4 中断使能
 - 0: CC4 中断禁止
 - 1: CC4 中断允许
- 位 3 CC3IE: 捕捉 / 比较 3 中断使能
 - 0: CC3 中断禁止
 - 1: CC3 中断允许
- 位 2 CC2IE: 捕捉 / 比较 2 中断使能
 - 0: CC2 中断禁止
 - 1: CC2 中断允许
- 位 1 CC1IE: 捕捉 / 比较 1 中断使能
 - 0: CC1 中断禁止
 - 1: CC1 中断允许
- 位 0 UIE: 更新中断使能
 - 0: 更新中断禁止
 - 1: 更新中断允许

5.10.5 TIM1 状态寄存器 (TIM1_SR)

偏移地址: 0x10 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	CC4OF	CC3OF	CC2OF	CC1OF	Res.	BIF	TIF	COMIF	CC4IF	CC3IF	CC2IF	CC1IF	UIF
			rc_w0	rc_w0	rc_w0	rc_w0		rc_w0	rc_w0	rc_w0	rc_w0	rc_w0	rc_w0	rc_w0	rc_w0

位15:13 保留，必须始终为复位值。

位12 CC4OF: 捕捉/ 比较4 重复捕捉标志

位11 CC3OF: 捕捉/ 比较3 重复捕捉标志

位10 CC2OF: 捕捉/ 比较2 重复捕捉标志

位9 CC1OF: 捕捉/ 比较1 重复捕捉标志 (Capture/Compare 1 overcapture flag) 仅当相应的通道被配置为输入捕获时，该标记可由硬件置1。软件写0 可清除该位。

0: 无重复捕获产生

1: 当CC1IF 的状态已经为' 1' ，计数器的值被捕获到TIMx_CCR1 寄存器。

位 8 保留，必须始终为复位值。

位7 BIF: 刹车中断标志 (Break interrupt flag) 一旦刹车输入有效由硬件对该位置1如果刹车输入无效则该位可由软件清0。

0: 无刹车事件产生

1: 刹车输入上检测到有效电平

位6 TIF: 触发器中断标志 (Trigger interrupt flag)

当发生触发事件 (当从模式控制器处于除门控模式外的其它模式时，在 TRGI 输入端检测到有效边沿，或门控模式下的任一边沿) 时由硬件对该位置' 1' 。它由软件清' 0' 。

0: 无触发器事件产生

1: 触发中断等待响应

位 5 COMIF: COM 中断标志 (COM interrupt flag)

一旦产生 COM 事件 (当捕获 / 比较控制位: CCxE、CCxNE、OCxM 已被更新) 该位由硬件置' 1' 。

- 它由软件清'0'。
- 0: 无COM 事件产生
1: COM 中断等待响应
- 位4 CC4IF: 捕捉/比较4 中断标志
- 位3 CC3IF: 捕捉/比较3 中断标志
- 位2 CC2IF: 捕捉/比较2 中断标志
- 位1 CC1IF: 捕捉/比较1 中断标志 (Capture/Compare 1 interrupt flag)
CC1IF: 捕获/比较1 中断标记, 如果通道CC1 配置为输出模式: 当计数数值与比较值匹配时该位由硬件置1, 但在中心对称模式下除外。它由软件清'0'。
- 0: 无匹配发生
1: TIMx_CNT 的值与TIMx_CCR1 的值匹配。
当TIMx_CCR1 的内容大于TIMx_APR 的内容时, 在向上或向上/下计数模式时计数器溢出, 或向下计数模式时的计数器下溢条件下, CC1IF 位变高。如果通道CC1 配置为输入模式: 当捕获事件发生时该位由硬件置'1', 它由软件清'0'或通过读TIMx_CCR1 清'0'。
- 0: 无输入捕获产生;
1: 计数器值被捕获至 TIMx_CCR1 (在 IC1 上检测到与所选极性相同的边沿)。
- 位0 UIF:更新中断标志 (Update interrupt flag), 更新中断标记 (Update interrupt flag) 当产生更新事件时该位由硬件置'1'。它由软件清'0'。
- 0: 无更新事件产生;
1: 更新中断等待响应。
当寄存器被更新时该位由硬件置'1':
- 若 TIMx_CR1 寄存器的 UDIS=0, 当重复计数器数值上溢或下溢时 (重复计数器=0 时产生更新事件)。
 - 若 TIMx_CR1 寄存器的 URS=0、UDIS=0, 当设置 TIMx_EGR 寄存器 的 UG=1 时产生更新事件, 通过软件对计数器 CNT 重新初始化时。
 - 若 TIMx_CR1 寄存器的 URS=0、UDIS=0, 当计数器 CNT 被触发事件重新初始化时

5.10.6 TIM1 事件产生寄存器 (TIM1_EGR)

偏移地址: 0x14				复位值: 0x0000				15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	BG	TG	COMG	CC4G	CC3G	CC2G	CC1G	UG								
								w	w	w	w	w	w	w	w								

- 位 15:8 保留, 必须始终为复位值。
- 位 7 BG: 产生刹车事件 (Break generation) 该位由软件置'1', 用于产生一个刹车事件, 由硬件自动清'0'。
- 0: 无动作
1: 产生一个刹车事件。此时 MOE=0、BIF=1, 若开启对应的中断, 则产生相应的中断
- 位 6 TG: 触发产生 (Trigger generation) 该位由软件置'1', 用于产生一个事件, 由硬件自动清'0'。
- 0: 无动作
1: TIMx_SR 中 TIF=1, 若开启对应的中断, 则产生相应的中断。
- 位 5 COMG: 捕捉/比较控制更新产生 (Capture/Compare control update generation) 该位由软件置'1', 由硬件自动清'0'。
- 0: 无动作
1: 当 CCPC=1, 允许更新 CCxE、CCxNE、OCxM 位

- 位 4 CC4G:捕捉/比较 4 发生
- 位 3 CC3G:捕捉/比较 3 发生
- 位 2 CC2G:捕捉/比较 2 发生
- 位 1 CC1G:捕捉/比较 1 发生 (Capture/Compare 1 generation) 该位由软件置' 1' ,用于产生一个捕获 / 比较事件, 由硬件自动清' 0' 。
0: 无动作
1: 在通道 1 上产生一个捕获/比较事件
若通道 CC1 配置为输出: 设置 CC1IF=1, 若开启对应的中断, 则产生相应的中断。
若通道 CC1 配置为输入: 当前的计数器值被捕获至 TIMx_CCR1 寄存器; 设置 CC1IF=1, 若开启对应的中断, 则产生相应的中断。若 CC1IF 已经为 1, 则设置 CC10F=1。
- 位 0 UG: 产生更新事件 (Update generation) 该位由软件置' 1' , 由硬件自动清' 0' 。
0: 无动作;
1: 重新初始化计数器, 并产生一个 (寄存器) 更新事件。
注意预分频器的计数器也被清' 0' (但是预分频系数不变)。若在中心对称模式下或 DIR=0(向上计数) 则计数器被清' 0' ; 若 DIR=1(向下计数) 则计数器取 TIMx_ARR 的值。

5.10.7 TIM1 捕捉/比较模式寄存器 1 (TIM1_CCMR1)

偏移地址: 0x18				复位值: 0x0000											
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OC2 CE	OC2M[2:0]			OC2 PE	OC2 FE	CC2S[1:0]		OC1 CE	OC1M[2:0]			OC1 PE	OC1 FE	CC1S[1:0]	
IC2F[3:0]				IC2PSC[1:0]				IC1F[3:0]				IC1PSC[1:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

输出比较模式

- 位 15 OC2CE: 输出比较 2 清 0 允许
- 位 14:12 OC2M[2:0]: 输出比较模式 2
- 位 11 OC2PE: 输出比较 2 预装允许
- 位 10 OC2FE: 输出比较 2 快速允许
- 位 9:8 CC2S[1:0]: 捕捉/比较 2 选择, 该位定义通道的方向(输入/输出), 及输入信号的选择
00: CC2 通道被配置为输出
01: CC2 通道被配置为输入, IC2 映射在 TI2 上
10: CC2 通道被配置为输入, IC2 映射在 TI1 上
11: CC2 通道被配置为输入, IC2 映射在 TRC 上。此模式仅工作在内部触发器输入被选中时 (由 TIMx_SMCR 寄存器的 TS 位选择)
- 位 7 OC1CE: 输出比较 1 清 0 允许
0: OC1REF 不受 ETRF 输入的影响;
1: 一旦检测到 ETRF 输入高电平, 清除 OC1REF=0。
- 位 6:4 OC1M: 输出比较模式 1(Output Compare 1 mode), 该 3 位定义了输出参考信号 OC1REF 的动作, 而 OC1REF 决定了 OC1、OC1N 的值。OC1REF 是高电平有效, 而 OC1、OC1N 的有效电平取决于 CC1P、CC1NP 位。
000: 冻结。输出比较寄存器 TIMx_CCR1 与计数器 TIMx_CNT 间的比较对 OC1REF 不起作用
001: 匹配时设置通道 1 为有效电平。当计数器 TIMx_CNT 的值与捕获/比较寄存器 1(TIMx_CCR1) 相同时, 强制 OC1REF 为高。
010 : 匹配时设置通道 1 为无效电平。当计数器 TIMx_CNT 的值与捕获/比较寄存器 1(TIMx_CCR1) 相

同时，强制 OC1REF 为低。

011: 翻转。当 TIMx_CCR1=TIMx_CNT 时，翻转 OC1REF 的电平。

100: 强制为无效电平。强制 OC1REF 为低。

101: 强制为有效电平。强制 OC1REF 为高。

110: PWM 模式 1—在向上计数时，一旦 TIMx_CNT<TIMx_CCR1 时通道 1 为有效电平，否则为无效电平
在向下计数时，一旦 TIMx_CNT>TIMx_CCR1 时通道 1 为无效电平(OC1REF=0)，否则为有效电平
(OC1REF=1)。

111: PWM 模式 2—在向上计数时，一旦 TIMx_CNT<TIMx_CCR1 时通道 1 为无效电平，否则为有效电
在向下计数时，一旦 TIMx_CNT>TIMx_CCR1 时通道 1 为有效电平，否则为无效电平。

位 3 OC1PE: 输出比较 1 预装允许(Output Compare 1 preload enable)

0: 禁止 TIMx_CCR1 寄存器的预装载功能，可随时写入 TIMx_CCR1 寄存器，并且新写入的数值立即起作用。

1: 开启 TIMx_CCR1 寄存器的预装载功能，读写操作仅对预装载寄存器操作，TIMx_CCR1 的预装载值在更新事件到来时被加载至当前寄存器中。

位 2 OC1FE: 输出比较 1 快速使能(Output Compare 1 fast enable)，该位用于加快 CC 输出对触发输入事件的响应。

0: CC1 的正常操作依赖于计数器与 CCR1 的值，即使工作于触发器状态。当触发器的输入有一个有效沿时，激活 CC1 输出的最小延时为 5 个时钟周期。

1: 输入到触发器的有效沿的作用就象发生了一次比较匹配。因此，OC 被设置为比较电平而与比较结果无关。采样触发器的有效沿和 CC1 输出间的延时被缩短为 3 个时钟周期。OCFE 只在通道被配置成 PWM1 或 PWM2 模式时起作用。

位 1:0 CC1S: 捕捉/比较 1 选择 (Capture/Compare 1 selection)这 2 位定义通道的方向(输入/输出)，及输入脚的选择

00: CC1 通道被配置为输出

01: CC1 通道被配置为输入，IC1 映射在 TI1 上

10: CC1 通道被配置为输入，IC1 映射在 TI2 上

11: CC1 通道被配置为输入，IC1 映射在 TRC 上。此模式仅工作在内部触发器输入被选中时(由 TIMx_SMCR 寄存器的 TS 位选择)。

输入捕捉模式

位 15:12 IC2F: 输入捕捉 2 滤波器

位 11:10 IC2PSC[1:0]: 输入捕捉 2 预分频器

位 9:8 CC2S: 捕捉/比较 2 选择，这 2 位定义通道的方向(输入/输出)，及输入脚的选择:

00: CC2 通道被配置为输出;

01: CC2 通道被配置为输入，IC2 映射在 TI2 上;

10: CC2 通道被配置为输入，IC2 映射在 TI1 上;

11: CC2 通道被配置为输入，IC2 映射在 TRC 上。此模式仅工作在内部触发器输入被选中时(由 TIMx_SMCR 寄存器的 TS 位选择)。

位 7:4 IC1F[3:0]: 输入捕捉 1 滤波器，这几位定义了 TI1 输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成，它记录到 N 个事件后会产生一个输出的跳变:

0000: 无滤波器，以 fDTS 采样 1000; 采样频率 fSAMPLING=fDTS/8, N=6

0001: 采样频率 fSAMPLING=fCK_INT, N=2 1001: 采样频率 fSAMPLING=fDTS/8, N=8

0010: 采样频率 fSAMPLING=fCK_INT, N=4 1010: 采样频率 fSAMPLING=fDTS/16, N=5

- 0011: 采样频率 $f_{SAMPLING}=f_{CK_INT}$, $N=8$ 1011: 采样频率 $f_{SAMPLING}=f_{DTS}/16$, $N=6$
 0100: 采样频率 $f_{SAMPLING}=f_{DTS}/2$, $N=6$ 1100: 采样频率 $f_{SAMPLING}=f_{DTS}/16$, $N=8$
 0101: 采样频率 $f_{SAMPLING}=f_{DTS}/2$, $N=8$ 1101: 采样频率 $f_{SAMPLING}=f_{DTS}/32$, $N=5$
 0110: 采样频率 $f_{SAMPLING}=f_{DTS}/4$, $N=6$ 1110: 采样频率 $f_{SAMPLING}=f_{DTS}/32$, $N=6$
 0111: 采样频率 $f_{SAMPLING}=f_{DTS}/4$, $N=8$ 1111: 采样频率 $f_{SAMPLING}=f_{DTS}/32$, $N=8$
- 位 3:2 IC1PSC: 输入捕捉1 预分频器,这 2 位定义了 CC1 输入(IC1) 的预分频系数。一旦 $CC1E=0$ (TIMx_CCER 寄存器中), 则预分频器复位。
- 00: 无预分频器, 捕获输入口上检测到的每一个边沿都触发一次捕获
 01: 每 2 个事件触发一次捕获
 10: 每 4 个事件触发一次捕获
 11: 每 8 个事件触发一次捕获
- 位 1:0 CC1S: 捕捉/比较 1 选择, 这 2 位定义通道的方向(输入/输出), 及输入脚的选择:
 00: CC1 通道被配置为输出;
 01: CC1 通道被配置为输入, IC1 映射在 TI1 上;
 10: CC1 通道被配置为输入, IC1 映射在 TI2 上;
 11: CC1 通道被配置为输入, IC1 映射在 TRC 上。此模式仅工作在内部触发器输入 被选中时 (由 TIMx_SMCR 寄存器的 TS 位选择)。

5.10.8 TIM1 捕捉/比较模式寄存器 2 (TIM1_CCMR2)

偏移地址: 0x1C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OC4 CE	OC4M[2:0]			OC4 PE	OC4 FE	CC4S[1:0]		OC3 CE.	OC3M[2:0]			OC3 PE	OC3 FE	CC3S[1:0]	
IC4F[3:0]				IC4PSC[1:0]				IC3F[3:0]				IC3PSC[1:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

输出比较模式

- 位15 OC4CE: 输出比较4 清除允许
 位14:12 OC4M: 输出比较4 模式
 位11 OC4PE: 输出比较4 预分频允许
 位10 OC4FE: 输出比较4 快速使能
 位9:8 CC4S: 捕捉/比较4 选择, 该2 位定义通道的方向(输入/输出), 及输入脚的选择:
 00: CC4 通道被配置为输出
 01: CC4 通道被配置为输入, IC4 映射在TI4 上
 10: CC4 通道被配置为输入, IC4 映射在TI3 上
 11: CC4 通道被配置为输入, IC4 映射在 TRC 上。此模式仅工作在内部触发器输入 被选中时 (由 TIMx_SMCR 寄存器的TS 位选择)
- 位7 OC3CE: 输出比较3 清除允许
 位6:4 OC3M: 输出比较3 模式
 位3 OC3PE: 输出比较3 预分频允许
 位2 OC3FE: 输出比较3 快速使能
 位1:0 CC3S: 捕捉/比较3 选择, 该2 位定义通道的方向(输入/输出), 及输入脚的选择:
 00: CC3 通道被配置为输出
 01: CC3 通道被配置为输入, IC4 映射在TI3 上

10: CC3 通道被配置为输入, IC4 映射在TI4 上

11: CC3 通道被配置为输入, IC4 映射在TRC 上

输入捕捉模式

位15:12 IC4F: 输入捕捉4 滤波器

位11:10 IC4PSC: 输入捕捉4 预分频器

位9:8 CC4S: 捕捉/比较4 选择, 这2 位定义通道的方向(输入/输出), 及输入脚的选择:

00: CC4 通道被配置为输出

01: CC4 通道被配置为输入, IC3 映射在TI4 上

10: CC4 通道被配置为输入, IC3 映射在TI3 上

11: CC4 通道被配置为输入, IC3 映射在TRC 上

位7:4 IC3F: 输入捕捉3 滤波器

位3:2 IC3PSC: 输入比较3 预分频器

位1:0 CC3S: 捕捉/比较3 选择, 这2 位定义通道的方向(输入/输出), 及输入脚的选择:

00: CC3 通道被配置为输出

01: CC3 通道被配置为输入, IC3 映射在TI3 上

10: CC3 通道被配置为输入, IC3 映射在TI4 上

11: CC3 通道被配置为输入, IC3 映射在TRC 上

5.10.9 TIM1 捕捉/比较使能寄存器 (TIM1_CCER)

偏移地址: 0x20 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	CC4P	CC4E	CC3NP	CC3NE	CC3P	CC3E	CC2NP	CC2NE	CC2P	CC2E	CC1NP	CC1NE	CC1P	CC1E
		r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 15:14 保留, 必须始终为复位值 .

位 13 CC4P: 捕捉/比较 4 输出极性

位 12 CC4E: 捕捉/比较 4 输出使能

位 11 CC3NP: 捕捉/比较 3 互补输出极性

位 10 CC3NE: 捕捉/比较 3 互补输出使能

位 9 CC3P: 捕捉/比较 3 输出极性

位 8 CC3E: 捕捉/比较 3 输出使能

位 7 CC2NP: 捕捉/比较 2 互补输出极性

位 6 CC2NE: 捕捉/比较 2 互补输出使能

位 5 CC2P: 捕捉/比较 2 输出极性

位 4 CC2E: 捕捉/比较 2 输出使能

位 3 CC1NP: 捕捉/比较 1 互补输出极性

位2 CC1NE: 捕捉/比较1 互补输出使能

0: 关闭—OC1N 禁止输出, 因此OC1N 的电平依赖于MOE、OSSI、OSSR、OIS1、OIS1N 和CC1E 位的值。

1: 开启—OC1N 信号输出到对应的输出引脚, 其输出电平依赖于MOE、OSSI、OSSR、OIS1、OIS1N 和CC1E 位的值。

位1 CC1P: 捕捉/比较1 输出极性 CC1 通道配置为输出

0: OC1 高电平有效;

1: OC1 低电平有效。

CC1 通道配置为输入:

CC1NP/CC1P 位选择在触发或捕捉模式下TI1FP1 和TI2FP1 的有效极性。

00: 非反相/上升沿

电路作用于TIMxFP1 的上升沿(在复位、外部时钟或触发模式下的捕捉或触发操作),TIMxFP1 非反相

01: 反相/下降沿

电路作用于TIMxFP1 的下降沿(在复位、外部时钟或触发模式下的捕捉或触发操作),TIMxFP1 反相

00: 保留不用

11: 非反相/上升或下降沿

电路作用于 TIMxFP1 的上升沿 和下降沿 (在复位、外部时钟或触发模式下的捕捉或触发操作),TIMxFP1 非反相(在门控模式)。在编码模式下不能使用此配置。

位0 CC1E: 捕捉/比较1 输出使能

CC1 通道配置为输出:

0: 关闭—OC1N 禁止输出,因此OC1N 的电平依赖于MOE、OSSI、OSSR、OIS1、OIS1N 和CC1E 位的值。

1: 开启—OC1N 信号输出到对应的输出引脚,其输出电平依赖于MOE、OSSI、OSSR、OIS1、OIS1N 和CC1E 位的值。

CC1 通道配置为输入:

本位用于决定是否一个定时器值的捕捉要装载到捕捉/ 比较寄存器1(TIMx_CCR1)。

0: 捕捉禁止

1: 捕捉允许

5.10.10 TIM1 计数器 (TIM1_CNT)

偏移地址: 0x24 复位值: 0x0000															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 CNT[15:0]: 计数器值

5.10.11 TIM1 预分频器 (TIM1_PSC)

偏移地址: 0x28 复位值: 0x0000															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSC[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 PSC[15:0]: 预分频值

预分频器的值 (Prescaler value) 计数器的时钟频率 (CK_CNT) 等于 $f_{CK_PSC} / (PSC[15:0] + 1)$ 。每次当更新事件产生时, PSC 的值被装入当前预分频器寄存器; 更新事件包括计数器被TIM_EGR的UG位清'0' 或被工作在复位模式的从控制器清'0'。

5.10.12 TIM1 自动重载寄存器 (TIM1_ARR)

偏移地址: 0x2C 复位值: 0x0000															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARR[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 ARR[15:0]: 自动重载的值(Prescaler value)

ARR 包含了将要装载入实际的自动重载寄存器的值。

5.10.13 TIM1 重复计数寄存器 (TIM1_RCR)

偏移地址: 0x30 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	REP[7:0]							
								r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:8 保留, 必须始终为复位值.

位7:0 REP[7:0]: 重复计数器的值 (Repetition counter value) 预装载寄存器被使能后, 这些位允许用户设置比较寄存器的更新速率(即周期性地从预装载寄存器传输到当前寄存器); 如果允许产生更新中断, 则会同时影响产生更新中断的速率。

每次向下计数器REP_CNT 达到0, 会产生一个更新事件并且计数器REP_CNT 重新从REP 值开始计数。由于REP_CNT 只有在周期更新事件U_RC 发生时才重载 REP 值, 因此对TIMx_RCR 寄存器写入的新值只在下次周期更新事件发生时才起作用。这意味着在PWM 模式中, (REP+1) 对应着:

- 在边沿对齐模式下, PWM 周期的数目
- 在中心对称模式下, PWM 半周期的数目

5.10.14 TIM1 捕捉/比较寄存器 1 (TIM1_CCR1)

偏移地址: 0x34 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR1[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:0 CCR1[15:0]: 捕捉/比较通道1 的值

若CC1 通道配置为输出:

CCR1 决定了装入当前捕捉/比较1 寄存器的值(预装载值)。如果在TIMx_CCMR1 寄存器(OC1PE 位)中未选择预装载功能, 写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕捉/比较1 寄存器中。当前捕捉/比较寄存器参与同计数器TIMx_CNT 的比较, 并在 OC1 端口上产生输出信号。

若CC1 通道配置为输入:

CCR1 包含了由上一次输入捕获1 事件(IC1)传输的计数器值。

5.10.15 TIM1 捕捉/比较寄存器 2 (TIM1_CCR2)

偏移地址: 0x38 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR2[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 15:0 CCR2[15:0]: 捕捉/比较通道 2 的值

若 CC2 通道配置为输出:

CCR2 决定了装入当前捕捉/比较 2 寄存器的值(预装载值)。如果在 TIMx_CCMR2 寄存器(OC2PE 位)中未选择预装载功能, 写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕捉/比较 2 寄存器中。当前捕捉/比较寄存器参与同计数器TIMx_CNT 的比较, 并在 OC2 端口上产生输出信号。

若 CC2 通道配置为输入:

CCR2 包含了由上一次输入捕获 2 事件(IC2)传输的计数器值。

5.10.16 TIM1 捕捉/比较寄存器 3 (TIM1_CCR3)

偏移地址: 0x3C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR3[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 15:0 CCR3[15:0]: 捕捉/比较通道 3 的值

若 CC3 通道配置为输出: CCR3 决定了装入当前捕获/比较 3 寄存器的值(预装载值)。如果在 TIMx_CCMR3 寄存器(OC3PE 位)中未选择预装载功能, 写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较 3 寄存器中。当前捕获/比较寄存器参与同计数器 TIMx_CNT 的比较, 并在 OC3 端口上产生输出信号。

若 CC3 通道配置为输入: CCR3 包含了由上一次输入捕获 3 事件(IC3)传输的计数器值。

5.10.17 TIM1 捕捉/比较寄存器 4 (TIM1_CCR4)

偏移地址: 0x40 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR4[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 15:0 CCR4[15:0]: 捕捉/比较通道 4 的值

若 CC4 通道配置为输出: CCR4 决定了装入当前捕获/比较 4 寄存器的值(预装载值)。如果在 TIMx_CCMR4 寄存器(OC4PE 位)中未选择预装载功能, 写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较 4 寄存器中。当前捕获/比较寄存器参与同计数器 TIMx_CNT 的比较, 并在 OC4 端口上产生输出信号。

若 CC4 通道配置为输入: CCR4 包含了由上一次输入捕获 4 事件(IC4)传输的计数器值。

5.10.18 TIM1 刹车和死区寄存器 (TIM1_BDTR)

偏移地址: 0x44 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MOE	AOE	BKP	BKE	OSSR	OSSI	LOCK[1:0]		DTG[7:0]							
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15 MOE: 主输出使能(Main output enable) 一旦刹车输入有效, 该位被硬件异步清' 0'。根据AOE位的设置值, 该位可以由软件清' 0' 或被自动置1。它仅对配置为输出的通道有效。

0: 禁止OC 和OCN 输出或强制为空闲状态

1: 如果设置了相应的使能位(TIMx_CCER 寄存器的CCxE、CCxNE 位), 则开启 OC 和OCN 输出

位14 AOE: 自动输出使能(Automatic output enable)

0: MOE 只能被软件置' 1'

1: MOE 能被软件置' 1' 或在下一个更新事件被自动置' 1' (如果刹车输入无效)

位13 BKP: 刹车输入极性(Break polarity)

0: 刹车输入低电平有效

1: 刹车输入高电平有效

位12 BKE: 刹车使能(Break enable)

0: 刹车输入禁止(BRK 和CCS 时钟失效事件)

1: 刹车输入允许 (BRK 和CCS 时钟失效事件)

位11 OSSR: 运行模式下“关闭状态”选择(Off-state selection for Run mode)

该位用于当MOE=1且通道为互补输出时没有互补输出的定时器中不存在OSSR位

- 0: 当定时器不工作时, 禁止OC/OCN 输出 (OC/OCN 使能输出信号=0)
 - 1: 当定时器不工作时, 一旦CCxE=1 或CCxNE=1, OC/OCN 使能并输出无效电平, 然后置OC/OCN 使能输出信号=1
- 位10 OSSI: 运行模式下“空闲状态”选择 (Off-state selection for Idle mode)
该位用于当MOE=0 时通道为输出。
- 0: 当定时器不工作时, 禁止OC/OCN 输出 (OC/OCN 使能输出信号=0)
 - 1: 当定时器不工作时, 一旦CCxE=1 或CCxNE=1, OC/OCN 被强制输出空闲电平, 置OC/OCN 使能输出信号=1
- 位 9:8 LOCK[1:0]: 锁定设置 (Lock configuration) 该位为防止软件错误而提供写保护。
- 00: 锁定关闭, 寄存器无写保护
 - 01: 锁定级别1, 不能写入TIMx_BDTR 寄存器的DTG、BKE、BKP、AOE 位和TIMx_CR2 寄存器的OISx/OISxN 位
 - 10: 锁定级别2, 不能写入锁定级别1 中的各位, 也不能写入CC 极性位 (一旦相关通道通过CCxS 位设为输出, CC 极性位是TIMx_CCER 寄存器的CCxP/CCNxP 位) 以及OSSR/OSSI 位
 - 11: 锁定级别3, 不能写入锁定级别2 中的各位, 也不能写入CC 控制位 (一旦相关通道通过CCxS 位设为输出, CC 控制位是TIMx_CCMRx 寄存器的OCxM/OCxPE 位)
- 位7:0 DTG[7:0]: 死区发生器设置 (Dead-time generator setup)
这些位定义了插入互补输出之间的死区持续时间。

5.11 TIM2

5.11.1 TIM2 控制寄存器 1 (TIMx_CR1)

地址偏移: 0x00 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	CKD[1:0]		ARPE	CMS		DIR	OPM	URS	UDIS	CEN
						rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

- 位 15:10 保留, 始终读为 ‘0’
- 位 9:8 CKD: 时钟分频因子 (Clock division)
定义在定时器时钟 (CK_INT) 频率与数字滤波器 (ETR, TIx) 使用的采样频率之间的分频比例。
- 00: $tDTS=tCK_INT$
 - 01: $tDTS=2 \times tCK_INT$
 - 10: $tDTS=4 \times tCK_INT$
 - 11: 保留
- 位 7 ARPE: 自动重载预装载允许位 (Auto-reload preload enable)
- 0: TIMx_ARR 寄存器没有缓冲
 - 1: TIMx_ARR 寄存器缓冲器有效
- 位 6:5 CMS: 选择中央对齐模式 (Center-aligned mode selection)
- 00: 边沿对齐模式。计数器依据方向位 (DIR) 向上或向下计数
 - 01: 中央对齐模式 1, 计数器交替地向上和向下计数。配置为输出的通道 (TIMx_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 只在计数器向下计数时被设置。
 - 10: 中央对齐模式 2。计数器交替地向上和向下计数。配置为输出的通道 (TIMx_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 只在计数器向上计数时被设置。

- 11: 中央对齐模式 3。计数器交替地向上和向下计数。配置为输出的通道 (TIMx_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 在计数器向上和向下计数时均被设置。
- 位 4 DIR: 方向 (Direction)
0: 计数器向上计数
1: 计数器向下计数
- 位 3 OPM: 单脉冲模式 (One pulse mode)
0: 在发生更新事件时, 计数器不停止
1: 在发生下一次更新事件 (清除 CEN 位) 时, 计数器停止
- 位 2 URS: 更新请求源 (Update request source)
软件通过该位选择 UEV 事件的源
0: 如果使能了更新中断请求, 则下述任一事件产生更新中断请求:
— 计数器溢出/下溢
— 设置 UG 位
— 从模式控制器产生的更新
1: 如果使能了更新中断请求, 则只有计数器溢出/下溢才产生更新中断请求。
- 位 1 UDIS: 禁止更新 (Update disable), 软件通过该位允许/禁止 UEV 事件的产生
0: 允许 UEV。更新 (UEV) 事件由下述任一事件产生:
— 计数器溢出/下溢
— 设置 UG 位
— 从模式控制器产生的更新具有缓存的寄存器被装入它们的预装载值。
1: 禁止 UEV。不产生更新事件, 影子寄存器 (ARR、PSC、CCR_x) 保持它们的值。如果设置了 UG 位或从模式控制器发出了一个硬件复位, 则计数器和预分频器被重新初始化。
- Bit 0 CEN: 使能计数器 (Counter enable)
0: 禁止计数器
1: 使能计数器

5.11.2 TIM2 控制寄存器 2 (TIMx_CR2)

地址偏移: 0x04 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	TI1S	MMS[2:0]				Res.	Res.	Res.	Res.
								rw	rw	rw	rw					

位 15:8 保留, 必须保持为复位值 .

位 7 TI1S: TI1 选择 (selection)

0: TIMx_CH1 引脚连到 TI1 输入;

1: TIMx_CH1、TIMx_CH2 和 TIMx_CH3 引脚经异或后连到 TI1 输入。

位 6:4 MMS: 主模式选择 (Master mode selection)

这 3 位用于选择在主模式下送到从定时器的同步信息 (TRGO)。可能的组合如下:

000: 复位 - TIMx_EGR 寄存器的 UG 位被用于作为触发输出 (TRGO)。如果是触发输入产生的复位 (从模式控制器处于复位模式), 则 TRGO 上的信号相对实际的复位会有一个延迟。

001: 使能 - 计数器使能信号 CNT_EN 被用于作为触发输出 (TRGO)。有时需要在同一时间启动多个定时器或控制在一段时间内使能从定时器。计数器使能信号是通过 CEN 控制位和门控模式下的触发输入信号的逻辑或产生。当计数器使能信号受控于触发输入时, TRGO 上会有一个延迟, 除非选择了主/从模式。

010: 更新 - 更新事件被选为触发输入 (TRGO)。例如, 一个主定时器的时钟可以被用作一个从定时器的预分频器。

011: 比较脉冲 - 在发生一次捕获或一次比较成功时, 当要设置 CC1IF 标志时 (即使它已经为高), 触发输出送出一个正脉冲 (TRGO)。

100: 比较 - OC1REF 信号被用于作为触发输出 (TRGO)。

101: 比较 - OC2REF 信号被用于作为触发输出 (TRGO)。

110: 比较 - OC3REF 信号被用于作为触发输出 (TRGO)。

111: 比较 - OC4REF 信号被用于作为触发输出 (TRGO)。

位 3:0 保留, 始终读为 '0'

5.11.3 TIM2 从模式控制寄存器 (TIMx_SMCR)

地址偏移: 0x08 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ETP	ECE	ETPS[1:0]		ETF[3:0]				MSM	TS[2:0]			Res.	SMS[2:0]		
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w		r/w	r/w	r/w

位15 ETP: 外部触发极性 (External trigger polarity) 该位选择是用 ETR 还是 ETR 的反相来作为触发操作

0: ETR 不反相, 高电平或上升沿有效

1: ETR 被反相, 低电平或下降沿有效

位14 ECE: 外部时钟使能位 (External clock enable) 该位启用外部时钟模式2

0: 禁止外部时钟模式2

1: 使能外部时钟模式2。计数器由 ETRF 信号上的任意有效边沿驱动

位13:12 ETPS: 外部触发预分频 (External trigger prescaler)

外部触发信号 ETRP 的频率必须最多是 CK_INT 频率的 1/4。当输入较快的外部时钟时, 可以使用预分频降低 ETRP 的频率。

00: 关闭预分频

01: ETRP 频率除以2

10: ETRP 频率除以4

11: ETRP 频率除以8

位11:8 ETF[3:0]: 外部触发滤波 (External trigger filter)

这些位定义了对 ETRP 信号采样的频率和对 ETRP 数字滤波的带宽。实际上, 数字滤波器是一个事件计数器, 它记录到 N 个事件后会产生一个输出的跳变。

0000: 无滤波器, 以 fDTS 采样 1000: 采样频率 fSAMPLING=fDTS/8, N=6

0001: 采样频率 fSAMPLING=fCK_INT, N=2 1001: 采样频率 fSAMPLING=fDTS/8, N=8

0010: 采样频率 fSAMPLING=fCK_INT, N=4 1010: 采样频率 fSAMPLING=fDTS/16, N=5

0011: 采样频率 fSAMPLING=fCK_INT, N=8 1011: 采样频率 fSAMPLING=fDTS/16, N=6

0100: 采样频率 fSAMPLING=fDTS/2, N=6 1100: 采样频率 fSAMPLING=fDTS/16, N=8

0101: 采样频率 fSAMPLING=fDTS/2, N=8 1101: 采样频率 fSAMPLING=fDTS/32, N=5

0110: 采样频率 fSAMPLING=fDTS/4, N=6 1110: 采样频率 fSAMPLING=fDTS/32, N=6

0111: 采样频率 fSAMPLING=fDTS/4, N=8 1111: 采样频率 fSAMPLING=fDTS/32, N=8

位 7 MSM: 主/从模式 (Master/slave mode)

0: 无作用

1: 触发输入 (TRGI) 上的事件被延迟了, 以允许在当前定时器 (通过 TRGO) 与它的从定时器间的完美

- 同步。这对要求把几个定时器同步到一个单一的外部事件时是非常有用的。
- 位6:4 TS: 触发选择(Trigger selection), 这3 位选择用于同步计数器的触发输入。
- | | |
|------------------|--------------------------|
| 000: 内部触发0(ITR0) | 100: TI1 的边沿检测器(TI1F_ED) |
| 001: 内部触发1(ITR1) | 101: 滤波后的定时器输入1(TI1FP1) |
| 010: 内部触发2(ITR2) | 110: 滤波后的定时器输入2(TI2FP2) |
| 011: 内部触发3(ITR3) | 111: 外部触发输入(ETRF) |
- 位 3 保留, 必须保持为复位值
- 位 2:0 SMS: 从模式选择(Slave mode selection)
- 当选择了外部信号, 触发信号(TRGI)的有效边沿与选中的外部输入极性相关
- 000: 关闭从模式 - 如果CEN=1, 则预分频器直接由内部时钟驱动。
- 001: 编码器模式1 - 根据TI1FP1 的电平, 计数器在TI2FP2 的边沿向上/下计数。
- 010: 编码器模式2 - 根据TI2FP2 的电平, 计数器在TI1FP1 的边沿向上/下计数。
- 011: 编码器模式3 - 根据另一个信号的输入电平, 计数器在TI1FP1 和TI2FP2 的边沿向上/下计数。
- 100: 复位模式 - 选中的触发输入(TRGI)的上升沿重新初始化计数器, 并且产生一个更新寄存器的信号。
- 101: 门控模式 - 当触发输入(TRGI)为高时, 计数器的时钟开启。一旦触发输入变为低, 则计数器停止(但不复位)。计数器的启动和停止都是受控的。
- 110: 触发模式 - 计数器在触发输入TRGI 的上升沿启动(但不复位), 只有计数器的启动是受控的。
- 111: 外部时钟模式1 - 选中的触发输入(TRGI) 的上升沿驱动计数器。

5.11.4 TIM2 中断允许寄存器 (TIMx_DIER)

地址偏移: 0x0C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res	Res.	Res	Res	Res	Res	Res	Res.	TIE	Res	CC4IE	CC3IE	CC2IE	CC1IE	UIE
									rw		rw	rw	rw	rw	rw

- 位 15:7 保留, 必须保持为复位值 .
- 位 6 TIE: 触发中断允许
0: 触发中断禁止
1: 触发中断允许
- 位 5 保留, 必须保持为复位值 .
- 位 4 CC4IE: 捕捉/比较 4 中断允许
0: CC4 中断禁止
1: CC4 中断允许
- 位 3 CC3IE: 捕捉/比较 3 中断允许
0: CC3 中断禁止
1: CC3 中断允许
- 位 2 CC2IE: 捕捉 / 比较 2 中断允许
0: CC2 中断禁止
1: CC2 中断允许
- 位 1 CC1IE: 捕捉 / 比较 1 中断允许
0: CC1 中断禁止
1: CC1 中断允许
- 位 0 UIE: 更新 interrupt 允许
0: 更新中断禁止
1: 更新中断允许

5.11.5 TIM2 状态寄存器(TIMx_SR)

地址偏移: 0x10 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	CC4OF	CC3OF	CC2OF	CC1OF	Res.	Res.	TIF	Res.	CC4IF	CC3IF	CC2IF	CC1IF	UIF
			rc_w0	rc_w0	rc_w0	rc_w0			rc_w0		rc_w0	rc_w0	rc_w0	rc_w0	rc_w0

位15:13 保留, 始终读为 '0'

位12 CC4OF: 捕捉/比较4 重复捕捉标志

位11 CC3OF: 捕捉/比较3 重复捕捉标志

位10 CC2OF: 捕捉/比较2 重复捕捉标志

位9 CC1OF: 捕捉/比较1 重复捕捉标志 (Capture/Compare 1 overcapture flag) 仅当相应的通道被配置为输入捕获时, 该标记可由硬件置'1'。写'0'可清除该位。

0: 无重复捕获产生;

1: 当计数器的值被捕获到TIMx_CCR1 寄存器时, CC1IF 的状态已经为'1'。

位 8:7 保留, 始终读为 '0'

位6 TIF: 触发器中断标记(Trigger interrupt flag)

当发生触发事件(当从模式控制器处于除门控模式外的其它模式时, 在TRGI 输入端检测到有效边沿, 或门控模式下的任一边沿) 时由硬件对该位置'1'。它由软件清'0'。

0: 无触发器事件产生;

1: 触发器中断等待响应。

位 5 保留, 始终读为 '0'

位 4 CC4IF: 捕捉/比较 4 中断标志

位 3 CC3IF: 捕捉/比较 3 中断标志

位 2 CC2IF: 捕捉/比较 2 中断标志

位 1 CC1IF: 捕捉/比较 1 中断标志 (Capture/Compare 1 interrupt flag)

如果通道 CC1 配置为输出模式: 当计数器值与比较值匹配时该位由硬件置'1', 但在中心对称模式下除外。它由软件清'0'。

0: 无匹配发生

1: TIMx_CNT 的值与 TIMx_CCR1 的值匹配

当 TIMx_CCR1 的内容大于 TIMx_ARR 时, 在计数器溢出(向上或向上/向下计数模式)或计数器下溢出时(向下计数模式)时 CC1IF 位变高如果通道 CC1 配置为输入模式: 当捕获事件发生时该位由硬件置'1', 它由软件清'0' 或通过读 TIMx_CCR1 清'0'。

0: 无输入捕获产生;

1: 计数器值已被捕获(拷贝)至 TIMx_CCR1 (在 IC1 上检测到与所选极性相同的边沿)。

位 0 UIF: 更新中断标记 (Update interrupt flag) 当产生更新事件时该位由硬件置'1'。它由软件清'0'。

0: 无更新事件产生;

1: 更新中断等待响应。当寄存器被更新时该位由硬件置'1' :

— 若 TIMx_CR1 寄存器的 UDIS=0、URS=0, 当 TIMx_EGR 寄存器的 UG=1 时产生更新事件(软件对计数器 CNT 重新初始化);

— 若 TIMx_CR1 寄存器的 UDIS=0、URS=0, 当计数器 CNT 被触发事件重新初始化时产生

5.11.6 TIM2 事件产生寄存器 (TIMx_EGR)

地址偏移: 0x14 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	TG	Res.	CC4G	CC3G	CC2G	CC1G	UG
									w		w	w	w	w	w

位 15:7 保留, 必须保持为复位值

位 6 TG: 产生触发事件 (Trigger generation) 该位由软件置' 1', 用于产生一个触发事件, 由硬件自动清' 0'。

0: 无动作;

1: TIMx_SR 寄存器的 TIF=1, 若开启对应的中断, 则产生相应的中断。

位 5 保留, 必须保持为复位值。

位 4 CC4G: 捕捉/比较 4 产生

位 3 CC3G: 捕捉/比较 3 产生

位 2 CC2G: 捕捉/比较 2 产生

位 1 CC1G: 捕捉/比较 1 产生, 该位由软件置' 1', 用于产生一个捕获/比较事件, 由硬件自动清' 0'。

0: 无动作;

1: 在通道 CC1 上产生一个捕获/比较事件:

若通道 CC1 配置为输出: 设置 CC1IF=1, 若开启对应的中断, 则产生相应的中断。

若通道 CC1 配置为输入: 当前的计数器值捕获至 TIMx_CCR1 寄存器; 设置 CC1IF=1, 若开启对应的中断, 则产生相应的中断。若 CC1IF 已经为 1, 则设置 CC1OF=1。

位 0 UG: 产生更新事件 (Update generation) 该位由软件置' 1', 由硬件自动清' 0'。

0: 无动作;

1: 重新初始化计数器, 并产生一个更新事件。

注意预分频器的计数器也被清' 0' (但是预分频系数不变)。若在中心对称模式下或 DIR=0(向上计数)则计数器被清' 0', 若 DIR=1(向下计数)则计数器取 TIMx_ARR 的值。

5.11.7 TIM2 捕捉/比较模式寄存器 1(TIMx_CCMR1)

地址偏移: 0x18 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OC2CE	OC2M[2:0]			OC2PE	OC2FE	CC2S[1:0]		OC1CE	OC1M[2:0]			OC1PE	OC1FE	CC1S[1:0]	
IC2F[3:0]				IC2PSC[1:0]				IC1F[3:0]				IC1PSC[1:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

输出比较模式

位 15 OC2CE: 输出比较 2 清除使能

位 14:12 OC2M[2:0]: 输出比较 2 模式

位 11 OC2PE: 输出比较 2 预装载使能

位 10 OC2FE: 输出比较 2 快速使能

位 9:8 CC2S[1:0]: 捕捉/比较 2 选择 (Capture/Compare 2 selection), 该位定义通道的方向 (输入/输出), 及输入脚的选择:

00: CC2 通道被配置为输出

01: CC2 通道被配置为输入, IC2 映射在 TI2 上

10: CC2 通道被配置为输入, IC2 映射在 TI1 上

11: CC2 通道被配置为输入, IC2 映射在 TRC 上

- 位 7 OC1CE: 输出比较 1 清除使能
0: OC1REF 不受 ETRF 输入的影响
1: 一旦检测到 ETRF 输入高电平, 清除 OC1REF=0
- 位 6:4 OC1M: 输出比较 1 模式 (Output compare 1 mode)
该 3 位定义了输出参考信号 OC1REF 的动作, 而 OC1REF 决定了 OC1 和 OC1N 的值。OC1REF 是高电平有效, 而 OC1 和 OC1N 的有效电平取决于 CC1P 和 CC1PN 位。
000: 冻结。输出比较寄存器 TIMx_CCR1 与计数器 TIMx_CNT 间的比较对 OC1REF 不起作用;
001: 匹配时设置通道 1 为有效电平。当计数器 TIMx_CNT 的值与捕获/比较寄存器 1 (TIMx_CCR1) 相同时, 强制 OC1REF 为高。
010: 匹配时设置通道 1 为无效电平。当计数器 TIMx_CNT 的值与捕获/比较寄存器 1 (TIMx_CCR1) 相同时, 强制 OC1REF 为低。
011: 翻转。当 TIMx_CCR1=TIMx_CNT 时, 翻转 OC1REF 的电平。
100: 强制为无效电平。强制 OC1REF 为低。
101: 强制为有效电平。强制 OC1REF 为高。
110: PWM 模式 1
— 在向上计数时, 一旦 TIMx_CNT<TIMx_CCR1 时通道 1 为有效电平, 否则为无效电平; 在向下计数时, 一旦 TIMx_CNT>TIMx_CCR1 时通道 1 为无效电平 (OC1REF=0), 否则为有效电平 (OC1REF=1)。
111: PWM 模式 2
— 在向上计数时, 一旦 TIMx_CNT<TIMx_CCR1 时通道 1 为无效电平, 否则为有效电平; 在向下计数时, 一旦 TIMx_CNT>TIMx_CCR1 时通道 1 为有效电平, 否则为无效电平。
- 位 3 OC1PE: 输出比较 1 预装载使能 (Output compare 1 preload enable)
0: 禁止 TIMx_CCR1 寄存器的预装载功能, 可随时写入 TIMx_CCR1 寄存器, 并且新写入的数值立即起作用。
1: 开启 TIMx_CCR1 寄存器的预装载功能, 读写操作仅对预装载寄存器操作, TIMx_CCR1 的预装载值在更新事件到来时被传送至当前寄存器中。
- 位 2 OC1FE: 输出比较 1 快速使能 (Output compare 1 fast enable)
该位用于加快 CC 输出对触发器输入事件的响应。
0: 根据计数器与 CCR1 的值, CC1 正常操作, 即使触发器是打开的。当触发器的输入出现一个有效沿时, 激活 CC1 输出的最小延时为 5 个时钟周期。
1: 输入到触发器的有效沿的作用就象发生了一次比较匹配。因此, OC 被设置为比较电平而与比较结果无关。采样触发器的有效沿和 CC1 输出间的延时被缩短为 3 个时钟周期。该位只在通道被配置成 PWM1 或 PWM2 模式时起作用。
- 位 1:0 CC1S: 捕捉/比较 1 选择 (Capture/Compare 1 selection) 这 2 位定义通道的方向 (输入/输出), 及输入脚的选择:
00: CC1 通道被配置为输出;
01: CC1 通道被配置为输入, IC1 映射在 TI1 上;
10: CC1 通道被配置为输入, IC1 映射在 TI2 上;
11: CC1 通道被配置为输入, IC1 映射在 TRC 上。

输入捕捉模式

- 位 15:12 IC2F: 输入捕捉 2 滤波器
- 位 11:10 IC2PSC[1:0]: 输入捕捉 2 预分频
- 位 9:8 CC2S: 捕捉 / 比较 2 选择 (Capture/compare 2 selection)

这 2 位定义通道的方向（输入 / 输出），及输入脚的选择：

- 00: CC2 通道被配置为输出；
- 01: CC2 通道被配置为输入，IC2 映射在 TI2 上；
- 10: CC2 通道被配置为输入，IC2 映射在 TI1 上；
- 11: CC2 通道被配置为输入，IC2 映射在 TRC 上。

位 7:4 IC1F: 输入捕获 1 滤波器 (Input capture 1 filter)

这几位定义了 TI1 输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成，它记录到 N 个事件后会产生一个输出的跳变：

- 0000: 无滤波器，以 fDTS 采样 1000: 采样频率 $f_{SAMPLING}=f_{DTS}/8$, N=6
- 0001: 采样频率 $f_{SAMPLING}=f_{CK_INT}$, N=2 1001: 采样频率 $f_{SAMPLING}=f_{DTS}/8$, N=8
- 0010: 采样频率 $f_{SAMPLING}=f_{CK_INT}$, N=4 1010: 采样频率 $f_{SAMPLING}=f_{DTS}/16$, N=5
- 0011: 采样频率 $f_{SAMPLING}=f_{CK_INT}$, N=8 1011: 采样频率 $f_{SAMPLING}=f_{DTS}/16$, N=6
- 0100: 采样频率 $f_{SAMPLING}=f_{DTS}/2$, N=6 1100: 采样频率 $f_{SAMPLING}=f_{DTS}/16$, N=8
- 0101: 采样频率 $f_{SAMPLING}=f_{DTS}/2$, N=8 1101: 采样频率 $f_{SAMPLING}=f_{DTS}/32$, N=5
- 0110: 采样频率 $f_{SAMPLING}=f_{DTS}/4$, N=6 1110: 采样频率 $f_{SAMPLING}=f_{DTS}/32$, N=6
- 0111: 采样频率 $f_{SAMPLING}=f_{DTS}/4$, N=8 1111: 采样频率 $f_{SAMPLING}=f_{DTS}/32$, N=8

位 3:2 IC1PSC: 输入捕捉 1 预分频

这 2 位定义了 CC1 输入 (IC1) 的预分频系数。一旦 CC1E='0' (TIMx_CCER 寄存器中)，则预分频器复位。

- 00: 无预分频器，捕获输入口上检测到的每一个边沿都触发一次捕获
- 01: 每 2 个事件触发一次捕获
- 10: 每 4 个事件触发一次捕获
- 11: 每 8 个事件触发一次捕获

位 1:0 CC1S: 捕捉/比较 1 选择

这 2 位定义通道的方向(输入/输出)，及输入脚的选择：

- 00: CC1 通道被配置为输出
- 01: CC1 通道被配置为输入，IC1 映射在 TI1 上
- 10: CC1 通道被配置为输入，IC1 映射在 TI2 上
- 11: CC1 通道被配置为输入，IC1 映射在 TRC 上

5.11.8 TIM2 捕捉/比较模式寄存器 2(TIMx_CCMR2)

地址偏移: 0x1C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OC4CE	OC4M[2:0]			OC4PE	OC4FE	CC4S[1:0]		OC3CE	OC3M[2:0]			OC3PE	OC3FE	CC3S[1:0]	
IC4F[3:0]				IC4PSC[1:0]					IC3F[3:0]			IC3PSC[1:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

输出比较模式

- 位15 OC4CE: 输出比较4 清除允许
 - 位14:12 OC4M: 输出比较4 模式
 - 位11 OC4PE: 输出比较4 预装载允许
 - 位10 OC4FE: 输出比较4 快速允许
 - 位9:8 CC4S: 捕捉/ 比较4 选择
- 这2 位定义通道的方向（输入/ 输出），及输入脚的选择：

- 00: CC4 通道被配置为输出;
 - 01: CC4 通道被配置为输入, IC4 映射在TI4 上;
 - 10: CC4 通道被配置为输入, IC4 映射在TI3 上;
 - 11: CC4 通道被配置为输入, IC4 映射在TRC 上。
- 位7 OC3CE: 输出比较3 清除允许
- 位6:4 OC3M: 输出比较3 模式
- 位3 OC3PE: 输出比较3 预装载允许
- 位2 OC3FE: 输出比较3 快速允许
- 位1:0 CC3S: 捕捉/ 比较3 选择
- 这2 位定义通道的方向(输入/ 输出), 及输入脚的选择:
- 00: CC3 通道被配置为输出;
 - 01: CC3 通道被配置为输入, IC3 映射在TI3 上;
 - 10: CC3 通道被配置为输入, IC3 映射在TI4 上;
 - 11: CC3 通道被配置为输入, IC3 映射在TRGI 上。

输入捕捉模式

- 位15:12 IC4F: 输入捕捉4 滤波器
- 位11:10 IC4PSC: 输入捕捉4 预分频
- 位9:8 CC4S: 捕捉/ 比较4 选择
- 这2 位定义通道的方向(输入/ 输出), 及输入脚的选择:
- 00: CC4 通道被配置为输出;
 - 01: CC4 通道被配置为输入, IC4 映射在TI4 上;
 - 10: CC4 通道被配置为输入, IC4 映射在TI3 上;
 - 11: CC4 通道被配置为输入, IC4 映射在TRC 上。
- 位7:4 IC3F: 输入捕捉3 滤波器
- 位3:2 IC3PSC: 输入捕捉3 预分频
- 位1:0 CC3S: 捕捉/比较3 选择
- 这2 位定义通道的方向(输入/输出), 及输入脚的选择:
- 00: CC3 通道被配置为输出
 - 01: CC3 通道被配置为输入, IC3 映射在TI3 上
 - 10: CC3 通道被配置为输入, IC3 映射在TI3 上
 - 11: CC3 通道被配置为输入, IC3 映射在TRC 上

5.11.9 TIM2 捕捉/比较使能寄存器(TIMx_CCER)

地址偏移: 0x20 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CC4NP	Res.	CC4P	CC4E	CC3NP	Res.	CC3P	CC3E	CC2NP	Res.	CC2P	CC2E	CC1NP	Res.	CC1P	CC1E
r/w		r/w	r/w	r/w		r/w	r/w	r/w		r/w	r/w	r/w		r/w	r/w

- 位 15 CC4NP: 捕捉/比较 4 输出极性
- 位 14 保留, 始终读为 ‘0’
- 位 13 CC4P: 捕捉/比较 4 输出极性
- 位 12 CC4E: 捕捉/比较 4 输出使能
- 位 13 CC3NP:捕捉/比较 3 输出极性
- 位 12 保留, 始终读为 ‘0’

- 位 11:10 保留, 始终读为 ‘0’
- 位 9 CC3P: 捕捉/比较 3 输出极性
- 位 8 CC3E: 捕捉/比较 3 输出使能
- 位 7 CC2NP: 捕捉/比较 2 输出极性
- 位 6 保留, 始终读为 ‘0’
- 位 5 CC2P: 捕捉/比较 2 输出极性
- 位 4 CC2E: 捕捉/比较 2 输出使能
- 位 3 CC1NP: 捕捉/比较 1 输出极性
通道 CC1 配置为输出时, CC1NP 必须操持为清除, CC1NP = 0
通道 CC1 配置为输入时, CC1NP 与 CC1P 联合控制 TI1FP1/TI2FP1 的极性
- 位 2 保留, 始终读为 ‘0’
- 位 1 CC1P: 捕捉/比较 1 输出极性

通道 CC1 配置为输出:

- 0: OC1 高有效
- 1: OC1 低有效

通道 CC1 配置为输入:

CC1NP/CC1P 用于选择作为触发或捕获的信号 TI1FP1 和 TI2FP1 的极性该位 IC1 还是 IC1 的反相信号。

00: 不反相/上升沿: 捕获发生在 TIxFP1 的上升沿 (复位、外部时钟或触发模式的捕捉或触发), TIxFP1 不反相 (在门控、编码器模式下的触发)。

01: 反相/下降沿: 捕获发生在 TIxFP1 的下降沿 (复位、外部时钟或触发模式的捕捉或触发), TIxFP1 反相 (在门控、编码器模式下的触发)。

10: 保留, 不使用此配置

11: 不反相/上升和下降沿: 捕获发生在 TIxFP1 的上升沿和下降沿 (复位、外部时钟或触发模式的捕捉或触发), TIxFP1 不反相 (门控模式的触发)。此配置不能用于编码器模式。

- 位 0 CC1E: 捕捉/比较 1 输出使能 .

CC1 通道配置为输出:

- 0: 关闭—OC1 禁止输出
- 1: 开启—OC1 信号输出到对应的输出引脚

CC1 通道配置为输入: 该位决定了计数器的值是否能捕获入 TIMx_CCR1 寄存器。

- 0: 捕获禁止
- 1: 捕获使能

5.11.10 TIM2 计数器 (TIMx_CNT)

地址偏移: 0x24 复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CNT[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 CNT[31:16]: 高16 位值

位15:0 CNT[15:0]: 低16 位值

5.11.11 TIM2 预分频 (TIMx_PSC)

地址偏移: 0x28 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSC[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:0 PSC[15:0]: 预分频值, 计数器的时钟频率CK_CNT 等于fCK_PSC/(PSC[15:0]+1)。PSC 包含了当更新事件产生时装入当前预分频器寄存器的值。

5.11.12 TIM2 自动重装寄存器 (TIMx_ARR)

地址偏移: 0x2C 复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
ARR[31:16] (TIM2 only)															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARR[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位31:16 ARR[31:16]: 自动重装高16 位值

位15:0 ARR[15:0]: 自动重装低16 位值, ARR 包含了将要传送至实际的自动重装载寄存器的数值。当自动重装载的值为空时, 计数器不工作。

5.11.13 TIM2 捕捉/比较寄存器 1 (TIMx_CCR1)

地址偏移: 0x34 复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CCR1[31:16] (TIM2 only)															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR1[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位31:16 CCR1[31:16]: 捕捉/比较1 高16 位值

位15:0 CCR1[15:0]: 捕捉/比较 1 低 16 位值

若CC1 通道配置为输出:

CCR1 包含了装入当前捕捉/比较1 寄存器的值。如果在TIMx_CCMR1 寄存器 (OC1PE 位) 中未选择预装载特性, 写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕捉/比较1 寄存器中。

当前捕捉/比较寄存器参与同计数器TIMx_CNT 的比较, 并在OC1 端口上产生输出信号。

若CC1 通道配置为输入:

CCR1 包含了由上一次输入捕获1 事件(IC1) 传输的计数器值。

5.11.14 TIM2 捕捉/比较寄存器 2 (TIMx_CCR2)

地址偏移: 0x38 复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CCR2[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR2[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 CCR2[31:16]: 捕捉/比较2 高16 位值

位15:0 CCR2[15:0]: 捕捉/比较 2 低16 位值

若CC2 通道配置为输出:

CCR2 包含了装入当前捕获/比较2 寄存器的值 (预装载值)。

如果在TIMx_CCMR2 寄存器 (OC2PE 位) 中未选择预装载特性, 写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较2 寄存器中。

当前捕获/比较寄存器参与同计数器TIMx_CNT 的比较, 并在OC2 端口上产生输出信号。

若CC2 通道配置为输入:

CCR2 包含了由上一次输入捕获2 事件(IC2) 传输的计数器值。

5.11.15 TIM2 捕捉/比较寄存器 3 (TIMx_CCR3)

地址偏移: 0x3C 复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CCR3[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR3[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 CCR3[31:16]: 捕捉/比较3 高16 位值

位15:0 CCR3[15:0]: 捕捉/比较 3 低16 位值

若CC3 通道配置为输出:

CCR3 包含了装入当前捕获/比较3 寄存器的值 (预装载值)。如果在TIMx_CCMR3 寄存器 (OC3PE 位) 中未选择预装载特性, 写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较3 寄存器中。

当前捕获/比较寄存器参与同计数器TIMx_CNT 的比较, 并在OC3 端口上产生输出信号。

若CC3 通道配置为输入:

CCR3 包含了由上一次输入捕获3 事件(IC3) 传输的计数器值。

5.11.16 TIM2 捕捉/比较寄存器 4 (TIMx_CCR4)

地址偏移: 0x40 复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CCR4[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR4[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 CCR4[31:16]: 捕捉/比较4 高16 位值

位15:0 CCR4[15:0]: 捕捉/比较 4 低16 位值

若CC4 通道配置为输出:

CCR4 包含了装入当前捕获/ 比较4 寄存器的值（预装载值）。

如果在TIMx_CCMR4 寄存器（OC4PE 位）中未选择预装载特性，写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时，此预装载值才传输至当前捕获/比较4 寄存器中。

当前捕获/比较寄存器参与同计数器TIMx_CNT 的比较，并在OC4 端口上产生输出信号。

若CC4 通道配置为输入:

CCR4 包含了由上一次输入捕获4 事件(IC4) 传输的计数器值。

5.12 TIM6

5.12.1 TIM6 控制寄存器 1 (TIMx_CR1)

偏移地址: 0x00 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	ARPE	Res	Res	DIR	OPM	URS	UDIS	CEN
								rw			rw	rw	rw	rw	rw

位15:8 保留，读始终为‘0’

位7 ARPE: 自动重装预装载使能 (Auto-reload preload enable)

0: TIMx_ARR 寄存器无缓冲器

1: TIMx_ARR 寄存器有缓冲器

位6:5 保留，读始终为‘0’

位 4 DIR: 方向 (Direction)

0: 计数器向上计数

1: 计数器向下计数

位3 OPM: 单脉冲模式

0: 在发生更新事件时，计数器不停止

1: 在发生下次更新事件时，计数器停止计数 (清除CEN 位)。

位 2 URS: 更新请求源 (Update request source)

该位由软件设置和清除，以选择UEV 事件的请求源。

0: 如果使能了中断，以下任一事件可以产生一个更新中断请求:

— 计数器上溢或下溢

— 设置UG 位

— 通过从模式控制器产生的更新

1: 如果使能了中断，只有计数器上溢或下溢可以产生更新中断请求。

位 1 UDIS: 禁止更新 (Update disable)

该位由软件设置和清除，以使能或禁止 UEV 事件的产生。

0: UEV 使能。更新事件(UEV)可以由下列事件产生:

— 计数器上溢或下溢

— 设置UG 位

— 通过从模式控制器产生的更新产生更新事件后，带缓冲的寄存器被加载为预 加载数值。

1: 禁止UEV。不产生更新事件(UEV)，影子寄存器保持它的内容(ARR、PSC)。但是如果设置了UG 位或从模式控制器产生了一个硬件复位，则计数器和预分频器将被重新初始化。

位0 CEN: 计数器使能

0: 计数器禁止

1: 计数器使能

在单脉冲模式下，当产生更新事件时CEN 被自动清除。

5.12.2 TIM6 控制寄存器 2 (TIMx_CR2)

偏移地址: 0x04 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	MMS[2:0]			Res.	Res.	Res.	Res.
									rw	rw	rw				

位15:7 保留，始终保留为复位值

位6:4 MMS: 主模式选择 (Master mode selection)，这些位用于选择在主模式下向从定时器发送的同步信息(TRGO)，有以下几种组合：

000: 复位 - 使用TIMx_EGR 寄存器的UG 位作为触发输出(TRGO)。如果触发输入产生了复位(从模式控制器配置为复位模式)，则相对于实际的复位信号，TRGO 上的信号有一定的延迟。

001: 使能 - 计数器使能信号CNT_EN 被用作为触发输出(TRGO)。它可用于在同一时刻启动多个定时器，或控制使能从定时器的时机。计数器使能信号是通过CEN 控制位和配置为门控模式时的触发输入的'逻辑或'产生。当计数器使能信号是通过触发输入控制时，在TRGO 输出上会有一些延迟，除非选择了主/从模式。

010: 更新 - 更新事件被用作为触发输出(TRGO)。例如一个主定时器可以作为从定时器的预分频器使用。

位3:0 保留，读始终为'0'

5.12.3 TIM6 中断使能寄存器 (TIMx_DIER)

偏移地址: 0x0C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	UIE
															rw

位 15:1 保留，始终保持为复位值

位0 UIE: 更新中断使能

0: 更新中断禁止

1: 更新中断允许

5.12.4 TIM6 状态寄存器(TIMx_SR)

偏移地址: 0x10 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	UIF
															rc_w0

位15:1 保留，始终保持为复位值

位0 UIF: 更新中断标志(Update interrupt flag) 硬件在更新中断时设置该位，它由软件清除。

0: 没有产生更新。

1: 产生了更新中断。下述情况下由硬件设置该位:

— 计数器产生上溢或下溢并且TIMx_CR1 中的UDIS=0

— 如果TIMx_CR1 中的URS=0 并且UDIS=0, 当使用TIMx_EGR 寄存器的UG 位重新初始化计数器CNT 时。

5.12.5 TIM6 事件产生寄存器 (TIMx_EGR)

偏移地址: 0x14 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	UG
															w

位15:1 保留, 始终保持为复位值

位0 UG: 产生更新事件(Update generation) 该位由软件设置, 由硬件自动清除。

0: 无作用

1: 重新初始化定时器的计数器并产生对寄存器的更新。

5.12.6 TIM6 定时器(TIMx_CNT)

偏移地址: 0x24 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:0 CNT[15:0]: 计数器值

5.12.7 TIM6 预分频器(TIMx_PSC)

偏移地址: 0x28 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSC[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:0 PSC[15:0]: 预分频器值

计数器的时钟频率CK_CNT 等于fCK_PSC/(PSC[15:0]+1)。在每一次更新事件时, PSC 的数值被传送到实际的预分频寄存器中。

5.12.8 TIM6 自动重装寄存器(TIMx_ARR)

偏移地址: 0x2C 复位值: 0xFFFF

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARR[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:0 ARR[15:0]: 自动重载数值(Prescaler value)。

ARR 的数值将传送到实际的自动重载寄存器中。如果自动重载数值为空, 则计数器停止。

5.13 IWDG

5.13.1 关键字寄存器 (IWDG_KR)

地址偏移 : 0x00 复位值 : 0x0000 0000

31	30	29	28	27	26	5	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
KEY[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

位 31:16 保留，必须保持复位时的值。

位 15:0 KEY[15:0]: 关键值（只写，读的话会是 0x0000）

这些位必须周期性的由软件写入 0xAAAA，否则当计数器向下计数到 0 的时候会产生硬件复位请求。写入 0x5555 会使能对 IWWDG_PR, IWWDG_RLR 和 IWWDG_WINR 三个寄存器的访问许可。写入 0xCCCC 启动看门狗（除非已经由选项字节在上电的时候就启动了它）

5.13.2 预分频寄存器（IWDG_PR）

地址偏移: 0x04 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PR[2:0]		
													rw	rw	rw

位 31:3 保留，必须保持复位时的值。

位 2:0 PR[2:0]: 预分频器

这些位平时处于写保护状态，用来选择对输入时钟的预分频系数。为了能够改变预分频器的分频系数，IWWDG_SR 寄存器中的 PVU 位必须先清零。

- 000: 4 分频
- 001: 8 分频
- 010: 16 分频
- 011: 32 分频
- 100: 64 分频
- 101: 128 分频
- 110: 256 分频
- 111: 256 分频

5.13.3 重加载寄存器（IWDG_RLR）

地址偏移 : 0x08 复位值 : 0x0000 0FFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	RL[11:0]											
				rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:12 保留，必须保持复位时的值。

位 11:0 RL[11:0]: 看门狗计数器重置值

这些位平时处于写保护状态，这个值是由软件来设置的，并且每次向 IWWDG_KR 寄存器写入 0xAAAA 的时候，这个值会被更新到看门狗计数器中，如果想延时长一点，这个值就该大一些。因为看门狗计数器正是从这个值开始向下计数。定时的长度是由这个值和预分频器的设置值来共同决定的。

5.13.4 状态寄存器（IWDG_SR）

地址偏移: 0x0C 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	WVU	RVU	PVU
													r	r	r

位 31:3 保留，必须保持复位时的值。

位 2 WVU: 看门狗计数器窗口值更新

该位由硬件置位，用来表明正在更新窗口值。当 VDD 供电区域中完成了看门狗定时器的重加载时，该位会被硬件清零。（这需要 5 个 114KHz 的 RC 振荡周期）只有当 WVU 的值为零时才能再次改写窗口值设置。该位只在窗口功能打开的时候有效。

位 1 RVU: 看门狗计数器重置值更新

该位由硬件置位，用来表明正在更新定时器重置值。当 VDD 供电区域中完成了看门狗定时器的重加载时，该位会被硬件清零。（这需要 5 个 114KHz 的 RC 振荡周期）只有当 RVU 的值为零时才能再次改写重置值设置。

位 0 PVU: 看门狗预分频器设置更新该为由硬件置位，用来表明正在更新预分频器设置。当 VDD 供电区域中完成了看门狗定时器的重加载时，该位会被硬件清零。（这需要 5 个 114KHz 的 RC 振荡周期）只有当 WVU 的值为零时才能再次改写预分频器设置值。

5.13.5 窗口寄存器 (IWDG_WINR)

地址偏移 : 0x10 复位值 : 0x0000 0FFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	WIN[11:0]											
				rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:12 保留，必须保持复位时的值。

位 11:0 WIN[11:0]: 看门狗计数器窗口值

5.14 WWDG

5.14.1 控制寄存器(WWDG_CR)

地址偏移: 0x00 复位值: 0x0000 007F

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	WDGA	T[6:0]						
								rs	rw						

位31:8 保留。

位7 WDGA: 激活位

此位由软件置'1'，但仅能由硬件在复位后清'0'。当WDGA=1时，看门狗可以产生复位。

0: 禁止看门狗

1: 启用看门狗

位6:0 T[6:0]: 7-bit 计数器(MSB 到 LSB)

这些位用来存储看门狗的计数器值。每 (4096×2^{WDGTB}) 个 PCLK1 周期减1。当计数器值从 0x40 变

为0x3F 时(T6 变成0)，产生看门狗复位。

5.14.2 配置寄存器 (WWDG_CFR)

地址偏移: 0x04 复位值: 0x0000 007F

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	EWI	WDGTB[1:0]		W[6:0]						
						rs	rw		rw						

位31:10 保留。

位9 EWI: 提前唤醒中断

此位若置'1'，则当计数器值达到0x40，即产生中断。此中断只能由硬件在复位后清除。

位8:7 WDTB[1:0]: 时基预分频器的时基可以设置如下:

00: CK 计时器时钟(PCLK1 除以4096) 除以1

01: CK 计时器时钟(PCLK1 除以4096) 除以2

10: CK 计时器时钟(PCLK1 除以4096) 除以4

11: CK 计时器时钟(PCLK1 除以4096) 除以8

位6:0 W[6:0]: 7-bit 窗口值

这些位包含了用来与递减计数器进行比较用的窗口值。

5.14.3 状态寄存器(WWDG_SR)

地址偏移: 0x08 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	EWIF
															rc_w0

位31:1 保留。

位0 EWIF: 提前唤醒中断标志

当计数器的值达到0x40 时，此位由硬件置'1'。它必须通过软件写'0' 来清除。对此位写'1' 无效。若中断未被启用，此位也会被置'1'。

5.15 I2C

5.15.1 控制寄存器 1 (I2Cx_CR1)

地址偏移 : 0x00 复位值 : 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PECEN	ALERTEN	SMBDEN	SMBHEN	GCEN	WUPEN	NOSTRETCH	SBC	
								rw	rw	rw	rw	rw	rw	rw	rw	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Res.	Res.	Res.	ANFOFF	DNF				ERRIE	TCIE	STOPIE	NACKIE	ADDRIE	RXIE	TXIE	PE	
			rw	rw				rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:24 保留，必须保持复位时的值。

位 23 PECEN: 启用 PEC
0: PEC 计算禁用
1: 启用 PEC 计算

位 22 ALERTEN: SMBus 通知使能
设备模式 (SMBHEN = 0) :
0: 释放 SMBA 引脚为高，并禁用 NACK 之后的通知响应地址头: 0001100x。
1: 拉低 SMBA 引脚并启用 ACK 之后的通知响应地址头: 0001100x。
HOST 模式 (SMBHEN = 1) :
0: SMBus 通知引脚 (SMBA) 不支持。
1: 支持 SMBus 通知引脚 (SMBA)。

位 21 SMBDEN: SMBus 器件的默认地址启用
0: 禁用设备的默认地址。地址 0b1100001x 会被 NACK。
1: 启用设备的默认地址。地址 0b1100001x 会被 ACK。

位 20 SMBHEN: SMBus HOST 地址启用
0: 禁用 HOST 地址。地址 0b0001000x 会被 NACK。
1: 启用 HOST 地址。地址 0b0001000x 会被 ACK。

位 19 GCEN: 广播呼叫地址使能
0: 禁止广播呼叫。地址 0b00000000 会被 NACK。
1: 启用广播呼叫。地址 0b00000000 会被 ACK。

位 18 WUPEN: 从 STOP 模式唤醒
0: 禁止从 STOP 唤醒
1: 允许从 STOP 模式唤醒

- 位 17 NOSTRETCH: 禁止时钟延长 该位用于在从机模式中禁止时钟延长。
0: 允许时钟延长
1: 禁止时钟延长
该位用于在从机模式使能硬件字节控制。
0: 从机字节控制模式关闭
1: 从机字节控制模式使能
- 位 16 SBC: 从机字节控制置 1 时, I2C 的 SCL 和 SDA 线都被释放。
内部状态机和所有的状态为回到其复位值。控制位的内容被保留。
- 位 15:14 保留
- 位 13 保留
- 位 12 ANFOFF: 模拟噪声滤波器关闭
0: 模拟噪声滤波器开启
1: 模拟噪声滤波器关闭
- 位 11:8 DNF[3:0]: 数字噪声滤波器
这些位用来配置 SDA 和 SCL 输入上的数字噪声滤波器。数字滤波器会用 $DNF[3:0] * tI2C_CLK$ 的长度来工作。
0000: 数字滤波器禁用
0001: 数字滤波器启用, 并且滤波能力达到 1 个 $tI2C_CLK$
.....
1111: 数字滤波器启用, 其滤波能力达到 15 个 $tI2C_CLK$
- 位 7 ERRIE: 错误中断使能
0: 错误检测中断禁止
1: 错误检测中断使能
- 位 6 TCIE: 传输完成中断使能
0: 传输完成中断禁用
1: 传输完成中断使能
- 位 5 STOPIE: STOP 检测中断使能
0: 停止检测 (STOPF) 中断禁止
1: 停止检测 (STOPF) 中断使能
- 位 4 NACKIE: 收到 NACK 中断使能
0: (NACKF) 收到中断禁用
1: (NACKF) 收到中断允许
- 位 3 ADDRIE: 地址匹配中断使能 (仅从机)
0: 地址匹配 (ADDR) 中断禁用
1: 启用地址匹配 (ADDR) 中断
- 位 2 RXIE: 接收中断使能
0: 接收 (RXNE) 中断禁止
1: 启用接收 (RXNE) 中断
- 位 1 TXIE: Tx 中断使能
0: 发送 (TXIS) 中断禁止
1: 发送 (TXIS) 中断使能
- 位 0 PE: 外设使能
0: 外设禁用
1: 外设使能

5.15.2 控制寄存器 2 (I2C_CR2)

地址偏移: 0x04 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	PEC BYTE	AUTO END	RE LOAD	NBYTES[7:0]							
					rs	rw	rw	rw							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NACK	STOP	START	HEAD 10R	ADD10	RD_W RN	SADD[9:0]									
rs	rs	rs	rw	rw	rw	rw									

位 31:27 保留, 必须保持复位时的值。

位 26 PECBYTE: 包错误检查字节

这个位由软件置位, 在 PEC 传输完后由硬件清零, 或者在收到 STOP 条件后, 在收到地址匹配事件后以及在 PE=0 或者 SWRST 被写为 1 的时候都会被硬件清零。

0: 没有 PEC 传送。

1: 要求发送/接收 PEC

位 25 AUTOEND: 自动结束模式 (主机模式) 此位由软件置 1 和清零。

0: 软件结束模式: 当 NBYTES 个数据传输完毕后, TC 标志被置 1, SCL 被拉低。

1: 自动结束模式: NBYTES 个数据传输完后, 会自动发送一个停止条件。

位 24 RELOAD: NBYTES 重载模式 由软件设置和清除。

0: 在传输完 NBYTES 个字节后, 传输结束。

1: 传输 NBYTES 个字节后, 传输并不结束 (NBYTES 将被重载)。当 NBYTES 个数据传输完毕后, TC 标志被置 1, SCL 被拉低。

位 23:16 NBYTES[7:0]: 字节数

这里写入要发送 / 接收的字节数。从机模式并且 SBC=0 的时候, 这个地方的值无所谓。

位 15 NACK: 产生 NACK (从机模式)

这个位由软件置位, 在 NACK 发送后由硬件清零, 或者在收到 STOP 条件后, 在收到地址匹配事件后以及在 PE=0 或者 SWRST 被写为 1 的时候都会被硬件清零。

0: 在当前字节收到后发送 ACK。

1: 当前字节接收到后发送一个 NACK。

位 14 STOP: 产生停止条件 (主机模式)

该位由软件置 1, 在检测到 STOP 条件或者 PE=0 或者 SWRST 被置 1 时由硬件清零。在主机模式下:

0: 不产生 STOP 条件。

1: 当前字节传输完后产生停止条件。

位 13 START: 产生起始条件

该位通过软件设置, 在发送完一个起始条件和地址序列之后由硬件清零, 或者由于仲裁丢失、超时错误、PE=0 以及 SWRST 被置 1 等事件由硬件清零。这个位也可以由软件向 I2Cx_ICR 寄存器的 ADDRCF 位写 1 来清零。

0: 没有起始条件产生

1: 产生 START/RESTART 条件:

—如果 I2C 已经是在主机模式下并且 AUTOEND = 0, RELOAD=0, 并且 NBYTES 个字节发送完毕后设置此位会产生重复起始条件。

—否则只要总线空闲, 设置此位将会立即产生一个起始条件。

位 12 HEAD10R: 10 位地址头只读方向 (主接收器模式)

0: 主机发送完整的 10 位从机地址读序列: 起始 +2 字节 10 位地址 (写方向)+ 重新起始 +10 位地址中的前 7 位 (读方向)。

- 1: 主机只发送 10 位地址的前 7 位，跟着是读方向。
- 位 11 ADD10: 10 位地址模式（主机模式）
 - 0: 主机按 7 位地址模式操作，
 - 1: 主机按 10 位地址模式操作
- 位 10 RD_WRN: 传输方向（主机模式）
 - 0: 主机请求一个写传输。
 - 1: 主机请求一个读传输。
- 位 9:8 SADD [9:8]: 从机地址位 9:8（主机模式）
 - 在 7 位地址模式下（ADD10 = 0）：不用管这些个位
 - 在 10 位地址模式下（ADD10 = 1）：这些位应写入要发送的从机地址位的 9:8
- 位 7:1 SADD [7:1]: 从机地址位 7:1（主机模式）
 - 在 7 位地址模式下（ADD10 = 0）：这些位应写入要发送的 7 位从机地址位；
 - 在 10 位地址模式下（ADD10 = 1）：这些位应写入要发送的从机地址位的 7:1
- 位 0 SADD0: 从机地址的 0 位（主模式）
 - 在 7 位地址模式下（ADD10 = 0）：不用管这个位；
 - 在 10 位地址模式下（ADD10=1）：这些位应写入要发送的从机地址位的位 0

5.15.3 本机地址 1 寄存器 (I2Cx_OAR1)

地址偏移: 0x08 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OA1EN	Res.	Res.	Res.	Res.	OA1 MODE	OA1[9:8]	OA1[7:1]							OA1[0]	
rw					rw	rw	rw							rw	

- 位 31:16 保留，必须保持复位时的值。
- 位 15 OA1EN: 本机地址 1 启用
 - 0: 禁用本机地址 1。接收到从机地址 OA1 后会用 NACK 回应。
 - 1: 本机地址 1 启用 接收到从机地址 OA1 后会用 ACK 回应。
- 位 14:11 保留，必须保持复位时的值。
- 位 10 OA1MODE 本机地址 1 的 10 位模式
 - 0: 本机地址 1 是 7 位地址。
 - 1: 本机地址 1 是一个 10 位的地址。
- 位 9:8 OA1[9:8]: 接口地址的 9:8 位
 - 7 位地址模式: 无所谓
 - 10 位地址模式: 地址的位 9:8
- 位 7:1 OA1[7:1]: 接口地址的 7:1
- 位 0 OA1 的[0]: 接口地址的 0 位
 - 7 位地址模式: 无所谓
 - 10 位地址模式: 地址的 0 位

5.15.4 本机地址 2 寄存器 (I2Cx_OAR2)

地址偏移: 0x0C 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OA2EN	Res.	Res.	Res.	Res.	OA2MSK[2:0]			OA2[7:1]							Res.
rw					rw			rw							

位 31:16 保留, 必须保持复位时的值。

位 15 OA2EN: 本机地址 2 启用

0: 禁用本机地址 2。 接收到从机地址 OA2 后会用 NACK 回应。

1: 本机地址 2 启用 接收到从机地址 OA2 后会用 ACK 回应。

位 14:11 保留, 必须保持复位时的值。

位 10:8 OA2MSK [2:0]: 本机地址 2 屏蔽

000: 没有屏蔽

001: OA2 [1] 被屏蔽掉, 可忽略。 只有 OA2 [7:2] 参与比较。

010: OA2 [2:1] 被屏蔽掉, 可忽略。 只有 OA2 [7:3] 参与比较。

011: OA2 [3:1] 被屏蔽掉, 可忽略。 只有 OA2 [7:4] 参与比较。

100: OA2 [4:1] 被屏蔽掉, 可忽略。 只有 OA2 [7:5] 参与比较。

101: OA2 [5:1] 被屏蔽掉, 可忽略。 只有 OA2 [7:6] 参与比较。

110: OA2 [6:1] 被屏蔽掉, 可忽略。 只有 OA2 [7] 参与比较。

111: OA2 [7:1] 被屏蔽掉, 可忽略。 没有比较, 所有的 (除保留地址) 收到的 7 位地址都会用 ACK 回应。

位 7:1 OA2 [7:1]: 接口地址位 7:1

位 0 保留, 必须保持复位时的值。

5.15.5 时序寄存器 (I2Cx_TIMINGR)

地址偏移: 0x10 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRESC[3:0]				Res.	Res.	Res.	Res.	SCLDEL[3:0]				SDADEL[3:0]			
rw								rw				rw			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCLH[7:0]								SCLL[7:0]							
rw								rw							

位 31:28 PRESC [3:0]: 时序预分频器

位 27:24 保留, 必须保持复位时的值。

位 23:20 SCLDEL [3:0]: 数据建立时间

此字段用于生成发送模式中 SDA 的沿和 SCL 上升沿之间的延迟 tSCLDEL。tSCLDEL = (SCLDEL+1) x tPRESC

位 19:16 SDADEL [3:0]: 数据保持时间, 此字段用于生成发送模式中 SCL 的下降沿和 SDA 的沿之间的延迟 tSDADEL。tSDADEL = SDADEL x tPRESC

位 15:8 SCLH[7:0]: SCL 高电平时间 (主机模式)

此字段用于在主机模式下产生 SCL 的高电平时间。tSCLH = (SCLH+1) x tPRESC

位 7:0 SCLL [7:0]: SCL 低电平时间 (主机模式)

此字段用于在主机模式下产生 SCL 的低电平时间。tSCLL = (SCLL+1) x tPRESC

5.15.6 超时寄存器 (I2Cx_TIMEOUTR)

地址偏移: 0x14 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TEXTEN	Res.	Res.	Res.	TIMEOUTB											
r/w				r/w											
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TIMOUTEN	Res.	Res.	TIDLE	TIMEOUTA											
r/w			r/w	r/w											

- 位 31 TEXTEN: 外部时钟超时启用
0: 外部时钟超时检测被禁用
1: 外部时钟超时检测启用。
- 位 30:29 保留, 必须保持复位时的值。
- 位 27:16 TIMEOUTB [11:0]: 总线超时 B
此字段用于配置累计时钟延长超时: 在主机模式下, 要检测的累计主机时钟低延长时间 (tLOW:MEXT)。在从机模式下, 要检测的累积从机时钟低延长时间 (tLOW:SEXT)。
 $tTLOW:EXT = (TIMEOUTB+1) \times 2048 \times tI2C_CLK$
- 位 15 TIMOUTEN: 时钟超时检测启用
0: SCL 超时检测被禁用
1: 启用 SCL 超时检测: 当 SCL 保持低的时间超过 tTIMEOUT (TIDLE=0) 或保持高的时间超过 tIDLE (TIDLE=1), 会检测到一个超时错误 (TIMEOUT=1)。
- 位 14:13 保留, 必须保持复位时的值。
- 位 12 TIDLE: 空闲时钟超时检测
0: TIMEOUTA 用于检测 SCL 低电平超时
1: TIMEOUTA 用于同时检测 SCL 和 SDA 高电平超时 (总线空闲条件)
- 位 11:0 TIMEOUTA [11:0]: 总线超时 A
此字段用于配置:
— 在 TIDLE=0 的时候, SCL 低超时条件 tTIMEOUT tTIMEOUT= (TIMEOUTA+1) x 2048 x tI2C_CLK
— TIDLE=1 的时候, 总线空闲条件 (SCL 和 SDA 同时为高)
 $tIDLE = (TIMEOUTA+1) \times 4 \times tI2C_CLK$

5.15.7 中断和状态寄存器 (I2Cx_ISR)

地址偏移: 0x18 复位值: 0x0000 0001

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	ADDCODE[6:0]						DIR	
								r						r	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BUSY	Res.	ALERT	TIMEOUT	PECERR	OVR	ARLO	BERR	TCR	TC	STOPF	NACKF	ADDR	RXNE	TXIS	TXE
r		r	r	r	r	r	r	r	r	r	r	r	r	r_w1	r_w1

- 位 31:24 保留, 必须保持复位时的值。
- 位 23:17 ADDCODE[6:0]: 匹配的地址码 (从机模式)
这些位由地址匹配事件发生时所接收到的地址 (ADDR= 1) 来更新。在 10 位地址的情况下, ADDCODE 提供 10 位地址的头 2 位以后的地址。
- 位 16 DIR: 传输方向 (从机模式) 此标志在地址匹配事件发生时 (ADDR= 1) 更新。
0: 写传输, 从机进入接收模式。
1: 读传输, 从机进入发送模式。

- 位 15 BUSY: 总线忙
- 位 14 保留, 必须保持复位时的值。
- 位 13 ALERT: SMBus 通知
该标志在 SMBHEN=1 (SMBus HOST 配置) 及 ALERTEN=1 的条件下, 在 SMBA 脚上检测到 SMBALERT 事件 (下降沿) 时, 由硬件置 1。通过设置 ALERTCF 位, 由软件清零。
- 位 12 TIMEOUT: 超时或 tLOW 检测标志
在超时或外部时钟超时发生时, 该标志被硬件置 1。通过设置 TIMEOUTCF 位, 由软件清零。
- 位 11 PECERR: 接收中的 PEC 错误
该标志在收到的 PEC 值和 PEC 寄存器的内容不匹配时, 由硬件置 1。收到错误的 PEC 后, 会自动发送一个 NACK。这个位可以通过将 PECCF 位置 1, 由软件清零。
- 位 10 OVR: 溢出 / 欠载 (从机模式)
此标志在从机模式下 NOSTRETCH = 1 时, 发生溢出 / 欠载错误的时候, 由硬件置 1。通过设置 OVRCF 位, 由软件清零。
- 位 9 ARLO: 仲裁丢失
该标志在总线仲裁丢失的情况下由硬件置 1。通过设置 ARLOCF 位, 由软件清零。
- 位 8 BERR: 总线错误
此标志在检测到错位的起始或者停止条件的时候由硬件置 1。通过设置 BERRCF 位, 由软件清零。
- 位 7 TCR: 传输完成重加载
该标志在 RELOAD=1, 并且 NBYTES 个数据发送完毕后, 由硬件置 1。向 NBYTES 写入是一个非零的值时, TCR 标志由软件清除。
- 位 6 TC: 发送完毕 (主机模式)
该标志在 RELOAD=0, AUTOEND=0, 并且 NBYTES 个数据发送完毕后, 由硬件置 1。它在软件将 START 或 STOP 位置 1 的时候清零。
- 位 5 STOPF: 停止检测标志
该标志在外设参与传输的下列情况下, 在总线上检测到一个停止条件时, 由硬件置 1:
— 作为主机, 如果由外设生成一个停止条件的时候。
— 或作为从机, 如果外设在这次传输之前被正确的寻址到了。这个位可以通过将 STOPCF 位置 1, 由软件清零。
- 位 4 NACKF: 收到 NACK 标志
该标志在一个字节传输后收到一个 NACK 的时候由硬件设置。这个位可以通过将 NACKCF 位置 1, 由软件清零。
- 位 3 ADDR: 地址匹配 (从机模式)
这个位在收到的从机地址与其中一个有效的从机地址匹配的时候, 由硬件置 1。通过设置 ADDRCF 位, 由软件清零。
- 位 2 RXNE: 接收数据寄存器非空 (接收)
此位在当接收到的数据被复制到 I2Cx_RXDR 寄存器, 准备好被软件读取的时候由硬件置位。在读取 I2Cx_RXDR 时 RXNE 会被清除。
- 位 1 TXIS: 发送中断状态 (发送)
在 I2Cx_TXDR 寄存器为空的时候由硬件置 1, 这时必须把要发的数据写到 I2Cx_TXDR 寄存器。下一个要发送的数据被写到 I2Cx_TXDR 寄存器的时候它会被清除。该位只在 NOSTRETCH = 1 的时候可以由软件写成 1, 以生成一个 TXIS 事件 (如果 TXIE =1 就有中断)。
- 位 0 TXE: 发送数据寄存器空 (发送)
在 I2Cx_TXDR 寄存器为空的时候由硬件置 1。下一个要发送的数据被写到 I2Cx_TXDR 寄存器的时候它会被清除。
该位可通过软件写 1, 以清空发送数据寄存器 I2Cx_TXDR。

5.15.8 中断清除寄存器 (I2Cx_ICR)

地址偏移：0x1C 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	ALERT CF	TIM OUTCF	PECCF	OVRCF	ARLO CF	BERR CF	Res.	Res.	STOP CF	NACK CF	ADDR CF	Res.	Res.	Res.
		w	w	w	w	w	w			w	w	w			

- 位 31:14 保留，必须保持复位时的值。
- 位 13 ALERTCF：通知标志清零
对这个位写 1，会清除 I2Cx_ISR 寄存器中的 ALERT 标志位。
- 位 12 TIMOUTCF：超时检测标志清除
对这个位写 1，会清除 I2Cx_ISR 寄存器中的 TIMEOUT 标志位。
- 位 11 PECCF：PEC 错误标志清除
对这个位写 1，会清除 I2Cx_ISR 寄存器中的 PECERR 标志位。
- 位 10 OVRCF：溢出 / 欠载标志清除
对这个位写 1，会清除 I2Cx_ISR 寄存器中的 OVR 标志位。
- 位 9 ARLOCF：仲裁丢失标志清除
对这个位写 1，会清除 I2Cx_ISR 寄存器中的 ARLO 标志位。
- 位 8 BERRCF：总线错误标志清除
对这个位写 1，会清除 I2Cx_ISR 寄存器中的 BERRF 标志位。
- 位 7:6 保留，必须保持复位时的值。
- 位 5 STOPCF：停止检测标志清除
对这个位写 1，会清除 I2Cx_ISR 寄存器中的 STOPF 标志位。
- 位 4 NACKCF：收到 NACK 标志清除
对这个位写 1，会清除 I2Cx_ISR 寄存器中的 NACKF 标志位。
- 位 3 ADDR CF：地址匹配标志清除
对这个位写 1，会清除 I2Cx_ISR 寄存器中的 ADDR 标志位。对这个位写 1，还会清除 I2C_CR2 寄存器中的 START 位。
- 位 2:0 保留，必须保持复位时的值。

5.15.9 PEC 寄存器 (I2Cx_PECR)

地址偏移：0x20 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PEC[7:0]							
								r							

- 位31:8 保留，必须保持复位时的值。
- 位7:0 PEC [7:0] 包错误检查寄存器
当PECEN = 1 时，此字段包含内部PEC 结果。PEC 在PE = 0 或SWRST 被置1 时，由硬件清零。

5.15.10 接收数据寄存器 (I2Cx_RXDR)

地址偏移 : 0x24 复位值 : 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
								RXDATA[7:0]							
								r							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.								
								r							

位31:8 保留, 必须保持复位时的值。

位7:0 RXDATA [7:0] 8 位接收数据, 从I²C 总线接收的数据字节。

5.15.11 发送数据寄存器 (I2Cx_TXDR)

地址偏移: 0x28 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
								TXDATA[7:0]							
								rw							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.								
								rw							

位31:8 保留, 必须保持复位时的值。

位7:0 TXDATA[7:0] 8 位发送数据要发送到I2C 总线上的数据字节。

5.16 USART

5.16.1 控制寄存器 1 (USARTx_CR1)

地址偏移: 0x00 复位值:
0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	M1	EOBIE	RTOIE	DEAT[4:0]				DEDT[4:0]					
			rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OVER8	CMIE	MME	M0	WAKE	PCE	PS	PEIE	TXEIE	TCIE	RXNEIE	IDLEIE	TE	RE	UESM	UE
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:29 保留, 必须保持复位时的值

位 28 M1: word length, 和 bit12 M0 配合使用
M[1:0]=00, 1 个起始位, 8 个数据位, n 个停止位
M[1:0]=01, 1 个起始位, 9 个数据位, n 个停止位
M[1:0]=10, 1 个起始位, 7 个数据位, n 个停止位

位 27 EOBIE: 块尾中断使能
由软件置 1 和清零。
0: 中断禁止
1: 当 USART_ISR 寄存器中的 EOBIF 标志被置 1 时引发 USART 中断

位 26 RTOIE: 接收超时中断接收超时中断使能 由软件置 1 和清零。
0: 中断禁止
1: 当 USART_ISR 寄存器中的 RTOF 标志被置 1 时引发 USART 中断。

位 25:21 DEAT[4:0]: 驱动使能提前时间

- 这个 5 位数字定义 DE (驱动器使能) 信号激活和第一个发送字节的起始位的时间间隔。它以采样时间为单位 (1/8 或者 1/16 位时间, 由过采样率决定) 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 20:16 DEDT[4:0]: 驱动使能滞后时间
这个 5 位数字是一个发送消息的最后一个字节的停止位和释放 DE 信号之间的时间间隔。它以采样时间为单位 (1/8 或者 1/16 位时间, 由过采样率决定) 如果 USART_TDR 寄存器在 DEDT 时间内被改写, 新的数据只会在 DEDT 和 DEAT 时间都过去之后才会被发送。
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 15 OVER8: 过采样模式
0: 16 倍过采样
1: 8 倍过采样
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 14 CMIE: 字符匹配中断使能
由软件置 1 和清零。
0: 中断禁止
1: 当 USART_ISR 寄存器中的 CMF 标志被置 1 时引发 USART 中断。
- 位 13 MME: 静默模式使能
这个位开启 USART 的静默模式功能。当置为 1 时, USART 可以在活动模式和静默模式之间切换, 和 WAKE 位的定义一样, 由软件置 1 和清零。
0: 接收器长期处于活动模式
1: 接收器可以在活动模式和静默模式间切换。
- 位 12 M: 字长
这个位决定串口字长。由软件置 1 和清零。
0: 1 个起始位, 8 位数据位, n 个停止位
1: 1 个起始位, 9 个数据位, n 个停止位
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 11 WAKE: 接收器唤醒方式
这个位决定 USART 从静默模式唤醒的方式。由软件置 1 和清零。
0: 空闲线
1: 地址标记
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 10 PCE: 校验控制使能
这个位选择硬件校验控制 (产生和检测) 功能。当校验控制被打开, 计算好的校验位被插入到最高位 (M=1 时是第九位, M=0 时是第八位), 并检测接收数据的校验位。由软件置 1 和清零。一旦这个位被置 1, 在当前字节之后就激活了校验控制 (在收发的时候都有)。
0: 校验控制禁止
1: 校验控制使能
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 9 PS: 校验选择
这个位选择在校验生成和检测功能被打开的时候 (PCE=1) 使用奇校验还是使用偶校验。由软件置 1 和清零。校验方式会在当前字节结束后生效。
0: 偶校验
1: 奇校验
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 8 PEIE: 校验错误中断使能
由软件置 1 和清零。

- 0: 中断禁止
1: 在 USART_ISR 寄存器中的 PE 被置 1 的时候会产生 USART 中断。
- 位 7 TXEIE: 发送寄存器空中断使能
由软件置 1 和清零。
0: 中断禁止
1: 在 USART_ISR 寄存器中的 TXE 被置 1 的时候会产生 USART 中断
- 位 6 TCIE: 发送完毕中断使能
由软件置 1 和清零。
0: 中断禁止
1: 在 USART_ISR 寄存器中的 TC 位被置 1 的时候会产生 USART 中断
- 位 5 RXNEIE: 接收寄存器非空中断使能
由软件置 1 和清零。
0: 中断禁止
1: 在 USART_ISR 寄存器中的 ORE 或者 RXNE 被置 1 的时候会产生 USART 中断。
- 位 4 IDLEIE: 空闲中断使能
由软件置 1 和清零。
0: 中断禁止
1: 在 USART_ISR 寄存器中的 IDLE 位被置 1 的时候会产生 USART 中断
- 位 3 TE: 发送器使能
这个位打开发送器。 由软件置 1 和清零。
0: 发送器关闭
1: 发送器打开
2: 当 TE 被置为 1 后, 和发送开始之间有 1 个位的延迟时间。
- 位 2 RE: 接收器使能
这个位打开接收器。 由软件置 1 和清零。
0: 接收器被关闭
1: 接收器被打开并开始等待起始位
- 位 1 UESM: USART 在 Stop 模式下使能
当这个位为零, USART 不能够将 MCU 从 Stop 模式下唤醒。当这个位为 1 时, USART 可以将 MCU 从 Stop 模式唤醒, 条件是 USART 的时钟选择位 HSI。由软件置 1 和清零。
0: USART 不能从 Stop 模式中唤醒 MCU。
1: USART 可以从 Stop 模式中唤醒 MCU。 当这个功能被打开, USART 的时钟源必须为 HSI。
- 位 0 UE: USART 使能
当这个位被清零, USART 的预分频器和输出都立即停止, 并且当前的操作也被取消。对 USART 的设置都不会丢, 但 USART_ISR 中所有的状态标志都会被复位。 由软件置 1 和清零。
0: USART 预分频器和输出关闭, 低功耗模式
1: USART 开启

5.16.2 控制寄存器 2 (USARTx_CR2)

地址偏移: 0x04 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
ADD[7:4]				ADD[3:0]				RTOEN	ABRMOD[1:0]			ABREN	MSBFIRST	DATAINV	TXINV	RXINV
rw				rw				rw	rw			rw	rw	rw	rw	rw
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SWAP	LINEN	STOP[1:0]		CLKEN	CPOL	CPHA	LBCL	Res.	LBDIE	LBDL	ADDM7	Res.	Res.	Res.	Res.	
rw	rw	rw	rw	rw	rw	rw	rw		rw	rw	rw					
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

位 31:28 ADD[7:4]: USART 的节点地址

这个位域给出 USART 节点的地址或等待确认的字符码。这用在多机通讯并且进入静默状态或者 Stop 模式的时候,用于 7 位地址标记的检测。发送器发出的字符的最高位应该为 1。也用在正常接收过程中的字符检测中,这时不打开静默状态(例如,在 ModBus 协议下对块尾的检测)。这个时候,整个收到的 8 位字节与 ADD[7:0] 进行全面比较,如果匹配,将会引起 CMF 标志被硬件置起。这个位域只能在接收器被关闭 (RE=0) 或者在 USART 被关闭的时候 (UE=0) 才能改写。

位 27:24 ADD[3:0]: USART 的节点地址

这个位域给出 USART 节点的地址或等待确认的字符码。这用在多机通讯并且进入静默状态或者 Stop 模式的时候,用于 7 位地址标记的检测。这个位域只能在接收器被关闭 (RE=0) 或者在 USART 被关闭的时候 (UE=0) 才能改写。

位 23 RTOEN: 接收器超时检测功能使能 由软件置 1 和清零。

0: 接收器超时检测功能关闭

1: 接收器超时检测功能开启

当这个功能开启,只要 RX 线发现空闲(不是接收)达到 RTOR 寄存器(接收超时寄存器)中设置的时间长度后,USART_ISR 寄存器中的 RTOF 标志会被硬件置 1。

位 22:21 ABRMOD[1:0]: 自动波特率检测模式 由软件设置或清零

00: 对起始位的测量被用来检测波特率。

01: 使用下降沿对下降沿的测量。(接收数据必须以单个的 1 作为开头,帧格式为 Start 1 0 xxxxxx)

10: 保留

11: 保留

这个位域只能在 ABREN=0 或者 USART 未被使能的时候 (UE=0) 改写。

位 20 ABREN: 自动波特率检测使能 由软件置 1 和清零。

0: 自动波特率检测被禁止。

1: 自动波特率检测被打开

位 19 MSBFIRST: 高位在前

由软件置 1 和清零。

0: 数据在发送和接收的时候,采用起始位在前,后面跟着第 0 位的顺序。

1: 数据在发送和接收的时候,采用起始位在前,后面跟着最高位(位 7 或者 8)的顺序。这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

位 18 DATAINV: 二进制数反向 由软件置 1 和清零。

0: 数据寄存器中的逻辑数据在发送和接收的时候,采用正 / 直接逻辑。(1=H, 0=L)

1: 数据寄存器中的逻辑数据在发送和接收的时候,采用负 / 反向逻辑。(1=L, 0=H)。

校验位也一样反向。这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

位 17 TXINV: TX 脚有效电平反向

由软件置 1 和清零。

0: TX 脚信号工作于标准逻辑电平 (VDD =1/idle, Gnd=0/mark)

1: TX 脚信号被反向。((VDD =0/mark, Gnd=1/idle)。这可以用于 TX 线上带有外部反相器的时候。

- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 16 RXINV: RX 脚有效电平反向
由软件置 1 和清零。
0: RX 脚信号工作于标准逻辑电平 (VDD =1/idle, Gnd=0/mark)
1: RX 脚信号被反向。 ((VDD =0/mark, Gnd=1/idle). 这可以用于 RX 线上带有外部反相器的时候。
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 15 SWAP: 交换 TX/RX 引脚
由软件置 1 和清零。
0: TX/RX 引脚按照标准引脚分配来使用
1: TX 和 RX 的引脚功能交换使用。这用于和其它 UART 口进行交叉互联的时候。这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 14 LINEN: LIN 模式使能
由软件置 1 和清零。
0: LIN 模式禁止
1: LIN 模式使能
LIN 模式打开后, 可以具备发送 LIN 同步断开 (13 个低位) 的功能, 用 USART_CR1 寄存器的 SBKRQ 位实现, 同时还具备 LIN 同步断开信号的检测功能。这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 13:12 STOP[1:0]: 停止位
这些位用来定制停止位的个数。
00: 1 个停止位;
01: 保留
10: 2 个停止位;
11: 1.5 个停止位
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 11 CLKEN: 时钟使能
这个位用来打开 SCLK 引脚的功能
0: SCLK 引脚被禁止
1: SCLK 引脚被使能
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 10 CPOL: 时钟极性
这个位允许用户选择同步模式下 SCLK 引脚上的时钟输出的极性。它连同 CPHA 位一起决定所需要的时钟 / 数据时序关系。
0: 在没有数据传输的时候保持低电平
1: 在没有数据传输的时候保持高电平
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 9 CPHA: 时钟相位
这个位允许用户选择同步模式下 SCLK 引脚上的时钟输出的相位。它连同 CPOL 位一起决定所需要的时钟 / 数据时序关系。(见图 238 和图 239)
0: 第一个时钟沿对准第一位数据
1: 第二和时钟沿对准第一位数据
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 8 LBCL: 末位时钟脉冲
这个位用来选择在同步模式下, SCLK 脚上传输最后一个位 (MSB) 的时候是否必须输出时钟脉冲。
0: SCLK 脚上在传输末位数据的时候不输出时钟脉冲。
1: SCLK 脚上在传输末位数据的时候输出时钟脉冲。

警告：末位是第 8 位还是第 9 位，取决于 USART_CR1 寄存器中的 M 位的设置。这个位域只能在 USART 未被使能的时候（UE=0）改写。

- 位 7 保留，必须保持复位时的值。
- 位 6 LBDIE: LIN 断开信号检测中断使能 断开中断屏蔽（利用断开分隔符来检测）
 - 0: 中断禁止
 - 1: 在 USART_ISR 寄存器中的 LBDF 被置 1 的时候会产生 USART 中断
- 位 5 LBDL: LIN 断开检测长度
 - 这个位用来选择使用 11 位还是 10 位断开检测。
 - 0: 10 位断开检测
 - 1: 11 位断开检测
 - 这个位域只能在 USART 未被使能的时候（UE=0）改写。
- 位 4 ADDM7:7 位地址检测或 4 位地址检测选择
 - 这个位用来选择使用 4 位地址检测还是 7 位地址检测。
 - 0: 4 位地址检测
 - 1: 7 位地址检测（8 位数据模式下）
 - 这个位域只能在 USART 未被使能的时候（UE=0）改写。
- 位 3:0 保留，必须保持复位时的值。

5.16.3 控制寄存器 3 (USARTx_CR3)

地址偏移: 0x08 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	WUFIE	WUS			SCARCNT2:0]			Res.
									rw	rw	rw	rw	rw	rw		
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DEP	DEM	Res	OVR DIS	ONE BIT	CTSIE	CTSE	RTSE	Res	Res	SCEN	NACK	HDSEL	IRLP	IREN	EIE	
rw	rw		rw	rw	rw	rw	rw			v	v	rw	rw	rw	rw	

- 位 31:23 保留，必须保持复位时的值。
- 位 22 WUFIE: 从 Stop 模式唤醒中断使能 由软件置 1 和清零。
 - 0: 中断禁止
 - 1: 在 USART_ISR 寄存器中的 WUF 被置 1 的时候会产生 USART 中断
- 位 21:20 WUS[1:0]: 从 Stop 模式唤醒中断标志选择 这个位域指定激活 WUF 标志的事件。
 - 00: 在发生地址匹配事件的时候激活 WUF
 - 01: 保留
 - 10: WUF 在检测到起始位的时候激活
 - 11: WUF 在得到接受数据寄存器非空事件时激活 这个位域只能在 USART 未被使能的时候（UE=0）改写。
- 位 19:17 SCARCNT[2:0]: 智能卡模式重试计数器
 - 这个位域指定智能卡模式中接收和发送的重试次数。在发送模式下，它指定的是在产生发送错误（FE=1）之前自动重试发送的次数。在接收模式下，它指定的是在产生接收错误事件前（RXNE 和 PE=1）所作的错误接收的尝试的次数。

- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 当 USART 被使能, 这个位域只允许写成 0x0, 这是为了避免盲目的自动重发数据。
- 0x0: 重发功能关闭 - 在发送模式下不进行自动重发操作。
- 0x1 to 0x7: 自动重传的尝试次数 (在提示错误之前)
- 位 16 保留, 必须保持复位时的值。
- 位 15 DEP: 驱动使能输出脚的极性选择
- 0: DE 信号高有效
- 1: DE 信号低有效
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 14 DEM: 驱动器使能模式
- 它允许用户通过 DE (驱动使能) 信号来激活外部收发器的控制端。
- 0: DE 功能被禁止
- 1: DE 功能被打开。DE 信号在 RTS 脚输出。
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 13 保留
- 位 12 OVRDIS: 溢出检测禁止 这个位用于禁止对接收溢出现象的检测。
- 0: 当之前接收到的数据没有在新接收到数据之前读走时, 会引起溢出错误标志 ORE 被硬件置 1。
- 1: 溢出检测功能关闭。如果在新的接收数据到来时, RXNE 标志仍然是 1, 但 ORE 标志还不是 1 时, 新的数据会将 USART_RDR 中以前的内容覆盖掉。这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 11 ONEBIT: 单次采样方式使能
- 这个位允许用户选择采样方式。当选择单次采样方式的时候, 噪声监测标志 (NF) 就被禁止了。
- 0: 三次采样方式
- 1: 单次采样方式
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 10 CTSIE: CTS 中断使能
- 0: 中断禁止
- 1: 在 USART_ISR 寄存器中的 CTSIF 被置 1 的时候会产生 USART 中断
- 位 9 CTSE: CTS 功能使能
- 0: 关闭 CTS 硬件流控
- 1: 打开 CTS 硬件流控, 只有在 nCTS 输入上收到有效信号 (被拉低) 时才会发送数据。如果在数据传送时 nCTS 输入变为无效, 会在数据发送完成后再停。如果写数据到发送寄存器的时候, nCTS 处于无效状态, 那么这个数据的发送会被推迟直到 nCTS 信号变成有效。
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 8 RTSE: RTS 使能
- 0: 关闭 RTS 硬件流控
- 1: RTS 输出使能, 只有在有接收空间的时候才请求下一个数据。当前数据发送完成后, 发送操作就需要暂停下来。如果可以接收数据了, 将 nRTS 输出置为有效 (拉低)。
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 7:6 保留
- 位 5 SCEN: 智能卡模式使能
- 该位用于打开智能卡模式。
- 0: 关闭智能卡模式
- 1: 打开智能卡模式
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

- 位 4 NACK: 智能卡 NACK 发送使能
0: 出现校验错误的时候不发送 NACK
1: 出现校验错误的时候, 发送 NACK
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 3 HDSEL: 半双工选择
选择单线半双工模式
0: 不选择半双工模式
1: 选择半双工模式
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 2 IRLP: IrDA 低功耗模式选择
用来选择 IrDA 的普通模式还是低功耗模式
0: 正常模式
1: 低功耗模式
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 1 IREN: 红外模式使能
由软件置 1 和清零。
0: 不使能红外模式
1: 使能红外模式
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 0 EIE: 错误中断使能
在允许帧错误, 溢出错误或噪声错误产生中断请求时要打开这个开关。
0: 中断禁止
1: 当 USART_ISR 寄存器中的 FE=1 或 ORE=1 或 NF=1 时, 会产生中断。

5.16.4 波特率寄存器 (USARTx_BRR)

地址偏移: 0x0C 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BRR[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 31:16 保留, 必须保持复位时的值。

位 15:4 BRR[15:4]: USARTDIV 的整数部分
这 12 位定义 USART 分频器除法因子的整数部分 USARTDIV[15:4]

位 3:0 BRR[3:0]: USARTDIV 的小数部分
当 OVER8=1, BRR[3:0]= USARTDIV[3:0]; 当 OVER8=0, BRR[3:0]= USARTDIV[3:0] 右移

1 位

5.16.5 保护时间和预分频器寄存器 (USARTx_GTPR)

地址偏移: 0x10 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GT[7:0]								PSC[7:0]							
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:16 保留，必须保持复位时的值。

位 15:8 GT[7:0]: 保护时间值

这个位域用来设置保护时间长度，以波特时钟为单位。在智能卡模式下要用到。在保护时间过去之后才会设置发送完成标志。这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

位 7:0 PSC[7:0]: 预分频器值

- 在红外低功耗和正常模式下: $PSC[7:0] = IrDA$ 正常和低功耗模式波特率 对 USART

时钟源进行分频以获得低功耗模式下的频率: 时钟源按寄存器给定的值来分频 (8 位有效): 00000000: 保留 - 不要写这种无聊的值

00000001: 1 分频

00000010: 2 分频

...

- 智能卡模式: PSC[4:0]: 预分频器值

用于设定对 USART 时钟源的分频系数, 得到智能卡时钟。按寄存器中的值 (低 5 位有效) 乘以 2 得到的值作为分频系数来分频:

00000: 保留 - 不要写这种无聊的值

00001: 2 分频

00010: 4 分频

00011: 6 分频

...

这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

5.16.6 接收超时寄存器 (USARTx_RTOR)

地址偏移: 0x14 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
BLEN[7:0]								RTO[23:16]							
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RTO[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:24 BLEN[7:0]: 块长度

这个位域给出了智能卡模式 T=1 的接收时的块长度。这个值等于 信息块字符数 + 结束部分 (1-LEC/2-CRC) -1。例如:

$BLEN = 0 \rightarrow 0$ 个信息字符 + LEC $BLEN = 1 \rightarrow 0$ 个信息字符 + CRC

$BLEN = 255 \rightarrow 254$ 个信息字符 +CRC (总共 256 个字符) 智能卡模式中, 当

TXE=0, 会导致块长度计数器清零。

这个位域也可以在其它模式中使用。这时, 块长度计数器在 RE=0 的时候清零 和 / 或在 EOBCF 位被写 1 的时候清零。

位 23:0 RTO[23:0]: 接收超时值 这个位域给出了接收超时的设置, 单位是波特时钟的时长。

标准模式下, 最后一个字节接收后, 在整个 RT0 值规定的时长内, 再也没有检测到新的起始位的时候, RTOF 标志会被硬件置 1。

在智能卡模式中, 这个值被用来实现 CWT 和 BWT。详细信息参见智能卡相关章节。这里, 超时测量时从最后一个字节的起始位开始算的。

5.16.7 请求寄存器 (USARTx_RQR)

地址偏移: 0x18 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	TXFRQ	RXFRQ	MMRQ	SBKRQ	ABRRQ
											w_r0	w_r0	w_r0	w_r0	w_r0

位 31:5 保留, 必须保持复位时的值。

位 4 TXFRQ: 发送数据清空请求

对这个位写 1 会直接令 TX 标志被硬件置 1

这里允许取消数据发送。这个位只能在智能卡模式下使用, 当数据由于所发生的错误导致还没发出去, USART_ISR 寄存器的 FE 标志是 1 的时候用。

如果 USART 不支持智能卡模式, 该位为保留位并由硬件强制为零。

位 3 RXFRQ: 接收数据清空请求

对这个位写 1 会直接令 RXNE 标志被硬件清零 这里允许直接丢弃还没有读的接收数据, 免得被提示溢出错误。

位 2 MMRQ: 静默模式请求

对这个位写 1 将导致 USART 进入静默模式, 同时清除 RWU 标志。

位 1 SBKRQ: 请求发送断开字符

对这个位写 1 会令 SBKF 标志置 1, 并在发送状态机可用的时候向线路发出一个断开字符。

位 0 ABRRQ: 自动波特率检测请求

向这个位写 1 会清除 USART_ISR 中的 ABRF 标志, 并在下一次数据接收的时候开始一次自动波特率测量。

5.16.8 中断和状态寄存器 (USARTx_ISR)

地址偏移: 0x1C 复位值: 0x00C0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	REACK	TEACK	WUF	RWU	SBKF	CMF	BUSY
									r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ABRF	ABRE	Res	EOBF	RTOF	CTS	CTSIF	LBDIF	TXE	TC	RXNE	IDLE	ORE	NF	FE	PE
r	r		r	r	r	r	r	r	r	r	r	r	r	r	r

位 31:23 保留, 必须保持复位时的值。

位 22 REACK: 接收使能通知标志

这个位有硬件控制, 当接收使能信号被 USART 读到的时候, 会给出一个回执。这可以在进入 Stop 模式之前, 用来确认 USART 是不是已经准备好接收了。

位 21 TEACK: 发送使能通知标志

这个位有硬件控制, 当发送使能信号被 USART 读到的时候, 会给出一个回执。这可以在写 USART_CR1 寄存器的 TE=0 以产生一个空闲帧请求, 跟着又将 TE 写成 1 的时候, 用于保证 TE=0 的最小周期的时候用。

位 20 WUF: 从 Stop 模式唤醒标志

当检测到唤醒事件时由硬件置 1。具体时间由 WUS 位域来定

- 义。由软件向 USART_ICR 寄存器的 PECF 位写 1，可以清除这个标志。如果 USART_CR3 寄存器的 WUF=1，会产生中断请求。
- 位 19 RWU: 接收器从静默模式唤醒
这个位表示 USART 处于静默模式时，当唤醒和静默模式切换时，由硬件清零和置 1。静默模式控制顺序（地址还是空闲）用 USART_CR1 寄存器的 WAKE 位来选择。如果选择由空闲信号唤醒，那这个位就只能由软件置 1 了，方法是向 USART_RQR 寄存器置 1
0: 接收器处于活动模式
1: 接收器处于静默模式
- 位 18 SBKF: 断开信号发送标志
这个位表示当要求发送一个断开字符时，由软件置 1，方法是向 USART_CR3 寄存器的 SBKRQ 位写 1。当断开字符的停止位传出后，由硬件自动清零。
0: 没发送断开字符
1: 断开字符将会被发送
- 位 17 CMF: 字符匹配标志
当收到一个字符和 ADD[7:0] 中设置的内容相同时，由硬件置 1。由软件向 USART_ICR 寄存器的 CMCF 位写 1，可以清除这个标志。
如果 USART_CR1 寄存器中的 CMIE 位是 1，就会产生中断请求。
0: 没发现字符匹配
1: 有发现字符匹配
- 位 16 BUSY: 忙标志
由硬件置 1 和清零。当 RX 线在通讯时（成功检测到起始位），这个位被硬件置 1。接收结束后（不管成功与否）会由硬件清零。
0: USART 处于空闲（没接收）
1: 正在接收数据
- 位 15 ABRF: 自动波特率检测标志
当自动波特率功能打开时（RXNE 也被置 1，如果 RXNEIE=1 产生中断）或者当自动波特率操作不成功时（ABRE, RXNE 和 FE 也都被置 1 的时候），这个位被硬件置 1。开始新一轮的波特率检测（向 USART_RQR 寄存器的 ABRQ 写 1）的时候会被清除。
- 位 14 ABRE: 自动波特率检测错误
在波特率测量失败的时候（超量程或者字符比较失败）由硬件置 1。由软件清零，方法是向 USART_CR3 寄存器的 ABRRQ 位写 1。
- 位 13 保留，必须保持复位时的值。
- 位 12 EOBF: 块结束标志
当一个完整的块被接收时由硬件置 1（例如 T=1 智能卡模式中）。当收到的字节数（从块开始，包括序言部分）大于等于 BLEN+4 的时候完成检测。如果 USART_CR2 寄存器的 EOBIE=1，会产生中断请求。由软件向 USART_ICR 寄存器的 EOBCF 位写 1，可以清除这个标志。
0: 还没到块结束
1: 块结束（足够字节数）已经到了
- 位 11 RTOF: 接收超时标志
如果没有通讯的时间长度达到了 RTOR 寄存器中设定的超时时，这个位会被硬件置 1。由软件向 USART_ICR 寄存器的 RTOCF 位写 1，可以清除这个标志。如果 USART_CR2 寄存器的 RTOIE=1，会产生中断请求。在智能卡模式中，这个超时相当于 CWT 或 BWT 计时。
0: 尚未超时
1: 已经达到超时
- 位 10 CTS: CTS 标志

- 该位由硬件置 1 和清零 这是 nCTS 输入脚状态的反向拷贝。
- 0: nCTS 线是高
1: nCTS 线是低
- 位 9 CTSIF: CTS 中断标志
如果 CTSE 位为 1, 那么当 nCTS 输入状态变化的时候, 由硬件置 1。 由软件向 USART_ICR 寄存器的 CTSCF 位写 1, 可以清除这个标志。 如果 USART_CR3 寄存器的 CTSIE=1, 会产生中断请求。
0: nCTS 线的状态无变化
1: nCTS 线的状态有变化
- 位 8 LBDF: LIN 断开检测
当检测到 LIN 断开字符时由硬件置 1。由软件向 USART_ICR 寄存器的 LBDCF 位写 1, 可以清除这个标志。如果 USART_CR2 寄存器的 LBDIE=1, 会产生中断请求。
0: 没检测到 LIN 断开字符
1: 检测到 LIN 断开字符
- 位 7 TXE: 发送数据寄存器空
当 USART_TDR 寄存器中的值被取到移位寄存器的同时, 这个位被硬件置 1。 再向 USART_TDR 寄存器写数据就会同时清掉这个位。TXE 标志还可以用其它方式清除, 例如向 USART_RQR 寄存器的 TXFRQ 位写 1, 为了丢弃数据 (仅于智能卡模式 T=0, 传送失败的情形)。如果 USART_CR1 寄存器中的 TXEIE 位被置起时, 则会产生中断。
0: 没有数据被传到移位寄存器
1: 有数据被传到移位寄存器, 发送数据寄存器为空。
- 位 6 TC: 发送完成
在 TXE 为 1 的条件下, 当数据发送完成的时候, 这个位会被硬件置 1。 如果 USART_CR1 寄存器中的 TCIE 位是 1, 就会产生中断请求。 向 USART_TDR 寄存器再次写入数据, 或者向 USART_ICR 寄存器的 TCCF 位写 1, 都可以清除这个标志。 如果 USART_CR1 寄存器中的 TCIE 位是 1, 就会产生中断请求。
0: 发送未完成
1: 发送完成
- 位 5 RXNE: 接收数据寄存器非空
当接收移位寄存器的内容被传递到 USART_RDR 寄存器中时, 这个位被硬件置 1。 读取 USART_RDR 寄存器的数据就会同时清掉这个位。 RXNE 标志也可以通过向 USART_RQR 寄存器中的 RXFRQ 位写 1 来清除。如果 USART_CR1 寄存器中的 RXNEIE 位是 1, 就会产生中断请求。
0: 没收到数据
1: 收到的数据已经可读
- 位 4 IDLE: 空闲线检测到
当检测到线路空闲时由硬件置 1。 如果 USART_CR1 寄存器中的 IDLEIE 位是 1, 就会产生中断请求。由软件向 USART_ICR 寄存器的 IDLECF 位写 1, 可以清除这个标志。
0: 没有检测到线路空闲
1: 检测到线路空闲
- 位 3 ORE: 溢出错误
在 RXNE=1 的条件下 (也就是上次数据还没有读走), 串口接收寄存器又接收好了一个字节的数据并准备往 RDR 寄存器去转移的时候, 会由硬件将这个位置 1。 由软件向 USART_ICR 寄存器的 ORECF 位写 1, 可以清除这个标志。如果 USART_CR1 寄存器中的 RXNEIE 位或 EIE 位是 1, 就会产生中断请求。
0: 没有溢出错误
1: 检测到溢出错误

- 位 2 NF: 噪声检测标志
当收帧的时候检测到噪声，这一位会由硬件置 1。由软件向 USART_ICR 寄存器的 NCF 位写 1，可以清除这个标志。
0: 没有检测到噪声
1: 检测到噪声
- 位 1 FE: 帧错误
当一个不同步现象、强噪声或一个断开符号被检测到的时候，这个位有硬件置 1。由软件向 USART_ICR 寄存器的 FECF 位写 1，可以清除这个标志。在智能卡模式中发送数据时，当重发尝试的次数达到上限，由没有收到成功的回应(卡一直响应 NACK)的时候，这个位也会被硬件置 1。如果 USART_CR1 寄存器中的 EIE 位是 1，会产生中断请求。
0: 没有检测到帧错误
1: 有检测到帧错误或者有收到断开字符
- 位 0 PE: 校验错误标志
当在接收数据的时候发现校验错误，这个位会由硬件置 1。由软件向 USART_ICR 寄存器的 PECF 位写 1，可以清除这个标志。如果 USART_CR1 寄存器中的 PEIE 位是 1，会产生中断请求。
0: 没有校验错误
1: 有校验错误

5.16.9 中断标志清除寄存器 (USARTx_ICR)

地址偏移: 0x20 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	WUCF	Res	Res	CMCF	Res
											w_r0			w_r0	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	EOBCF	RTOCF	Res	CTSCF	LBDCF	Res	TCCF	Res	IDLECF	ORECF	NCF	FECF	PECF
			w_r0	w_r0		w_r0	w_r0		w_r0		w_r0	w_r0	w_r0	w_r0	w_r0

- 位 31:21 保留，必须保持复位时的值。
- 位 20 WUCF: 从 Stop 模式唤醒标志的清除
对这个位写 1，会清除 USART_ISR 寄存器中的 WUF 标志位。
- 位 19:18 保留，必须保持复位时的值。
- 位 17 CMCF: 字符匹配标志的清除
对这个位写 1，会清除 USART_ISR 寄存器中的 CMF 标志位。
- 位 16:13 保留，必须保持复位时的值。
- 位 12 EOBCF: 块结束标志的清除
对这个位写 1，会清除 USART_ISR 寄存器中的 EOBF 标志位。
- 位 11 RTOCF: 接收超时标志的清除
对这个位写 1，会清除 USART_ISR 寄存器中的 RTOF 标志位。
- 位 10 保留，必须保持复位时的值。

- 位 9 CTSCF: CTS 标志的清除
对这个位写 1, 会清除 USART_ISR 寄存器中的 CTSIF 标志位。
- 位 8 LBDCF: LIN 断开检测标志的清除
对这个位写 1, 会清除 USART_ISR 寄存器中的 LBDF 标志位。
- 位 7 保留, 必须保持复位时的值。
- 位 6 TCCF: 发送完成标志的清除
对这个位写 1, 会清除 USART_ISR 寄存器中的 TC 标志位。
- 位 5 保留, 必须保持复位时的值。
- 位 4 IDLECF: 线路空闲检测标志的清除
对这个位写 1, 会清除 USART_ISR 寄存器中的 IDLE 标志位。
- 位 3 ORECF: 溢出错误标志的清除
对这个位写 1, 会清除 USART_ISR 寄存器中的 ORE 标志位。
- 位 2 NCF: 噪声检测标志的清除
对这个位写 1, 会清除 USART_ISR 寄存器中的 NF 标志位。
- 位 1 FECF: 帧错误标志的清除
对这个位写 1, 会清除 USART_ISR 寄存器中的 FE 标志位。
- 位 0 PECF: 校验错误标志的清除
对这个位写 1, 会清除 USART_ISR 寄存器中的 PE 标志位。

5.16.10 数据接收寄存器 (USARTx_RDR)

地址偏移: 0x24 复位值: undefined

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	RDR[8:0]								
							r	r	r	r	r	r	r	r	r

位 31:9 保留, 必须保持复位时的值。

位 8:0 RDR[8:0]: 接收数据的值包含所收到的字节。

RDR 寄存器提供输入移位寄存器和内部总线间的并行接口。当接收数据时打开了校验位, 读这个寄存器得到的最高位是校验位。

5.16.11 数据发送寄存器 (USARTx_TDR)

地址偏移: 0x28 复位值: undefined

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	TDR[8:0]								
							rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:9 保留，必须保持复位时的值。

位 8:0 TDR[8:0]：发送数据的值用于写入要发送的数据字节。

TDR 寄存器提供发送移位寄存器和内部总线间的并行接口。当发送的时候设置了校验功能 (USART_CR1 中的 PCE=1)，向最高位 (位 7 还是 位 8 取决于设置的字长) 写入的信息是无效的，因为它总是要被校验位代替了之后 再去发送的。

5.17 SPI

5.17.1 SPI 控制寄存器 1 (SPIx_CR1)

地址偏移: 0x00 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BIDI MODE	BIDI OE	CRC EN	CRC NEXT	CRCL	RX ONLY	SSM	SSI	LSB FIRST	SPE	BR [2:0]			MSTR	CPOL	CPHA
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 15 BIDIMODE: 双向数据模式使能
0: 选择 2 线的单向数据模式
1: 选择单线双向数据模式

位 14 BIDIOE: 双向模式输出使能和 BIDIMODE 位一起决定在“单线双向”模式下数据的输出方向
0: 输出禁止 (只收模式);
1: 输出使能 (只发模式)。

位 13 CRCEN: 硬件 CRC 计算使能
0: CRC 计算禁用
1: CRC 计算使能

位 12 CRCNEXT: 下一个发送 CRC
0: 下一个发送的值来自发送缓冲区。
1: 下一个发送的值来自发送 CRC 寄存器。

位 11 CRCL: CRC 长度
由软件设置和清零，用于选择 CRC 长度。
0: 8 位 CRC 长度
1: 16 位 CRC 长度

位 10 RXONLY: 只接收
和 BIDIMODE 位一起决定在“2 线单向”模式下数据的输出方向。在多个从设备的配置中，在未被访问的从设备上该位被置 1，使得只有被访问的从设备有输出，从而不会造成数据线上数据冲突。
0: 全双工 (发送和接收)
1: 输出禁止 (只收模式);

位 9 SSM: 软件从机管理
当 SSM 被置位时，NSS 引脚上的电平由 SSI 位的值决定。

- 0: 禁止软件从设备管理;
- 1: 启用软件从设备管理
- 位 8 SSI: 内部从设备选择
此位只有当 SSM 位为 1 的时候才有效果。它决定了 NSS 上的电平, 在 NSS 引脚上的 I/O 操作无效。
- 位 7 LSBFIRST: 帧格式
0: 先发送 MSB;
1: 先发送 LSB。
- 位 6 SPE: SPI 使能
0: 禁止 SPI 设备;
1: 开启 SPI 设备。
- 位 5:3 BR[2:0]: 波特率控制
000: fPCLK/2
001: fPCLK/4
010: fPCLK/8
011: fPCLK/16
100: fPCLK/32
101: fPCLK/64
110: fPCLK/128
111: fPCLK/256
- 位 2 MSTR: 主设备选择
0: 配置为从设备
1: 配置为主设备
- 位 1 CPOL: 时钟极性
0: 空闲状态时, SCK 保持低电平;
1: 空闲状态时, SCK 保持高电平。
- 位 0 CPHA: 时钟相位
0: 第一个时钟沿对准第一位数据
1: 第二和时钟沿对准第一位数据

5.17.2 SPI 控制寄存器 2 (SPIx_CR2)

地址偏移: 0x04 复位值: 0x0000

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved	Res	Res	FRXTH	DS[3:0]				TXEIE	RXNEIE	ERRIE	FRF	NSSP	SSOE	Res	Res	
			rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw			

- 位 15:13 保留, 必须保持复位时的值。
- 位 12 FRXTH: FIFO 接收门限
此位用来设置触发 RXNE 事件时的 RXFIFO 的阈值。
0: 如果 FIFO 的存储水平大于或等于 1/2 (16 位), 产生 RXNE 事件。
1: 如果 FIFO 的存储水平大于或等于 1/4 (8 位), 产生 RXNE 事件。
- 位 11:8 DS[3:0] 数据位宽
这些位配置 SPI 传输数据的位宽:
0000: 不使用
0001: 不使用
0010: 不使用
0011: 4 位
0100: 5 位

- 0101: 6 位
 - 0110: 7 位
 - 0111: 8 位
 - 1000: 9 位
 - 1001: 10 位
 - 1010: 11 位
 - 1011: 12 位
 - 1100: 13 位
 - 1101: 14 位
 - 1110: 15 位
 - 1111: 16 位
- 如果软件试图写一个“不使用”的值，他们会被迫赋值“0111”（8 位）。
- 位 7 TXEIE: TX 缓冲器空中断使能
 - 0: TXE 中断屏蔽
 - 1: TXE 中断没有被屏蔽。用于在 TXE 标志置 1 的时候产生一个中断请求。
 - 位 6 RXNEIE: RX 缓冲区非空中断使能
 - 0: RXNE 中断屏蔽
 - 1: TXE 中断没有被屏蔽。用于在 RXNE 标志置 1 的时候产生一个中断请求。
 - 位 5 ERRIE: 错误中断使能

这个位控制在出现错误事件（CRCERR, OVR, SPI 模式中的 MODF, TI 模式中的 FRE 和 UDR, I2S 模式中的 OVR）时是否产生中断。

 - 0: 错误中断屏蔽
 - 1: 错误中断使能
 - 位 4 FRF: 帧格式
 - 0: SPI Motorola 模式
 - 1: SPI TI 模式
 - 位 3 NSSP: NSS 脉冲管理

该位仅在主模式下使用。它允许 SPI 在连续传输时，两个数据传输之间产生一个 NSS 脉冲。在单个数据传输的情况下，它会在传输结束后将 NSS 脚强制为高电平。在 CPHA=1 或 FRF=1 的时候，这个位没有什么意义。

 - 0: 没有 NSS 脉冲
 - 1: 产生 NSS 脉冲
 - 位 2 SSOE: SS 输出使能
 - 0: 在主模式下 SS 输出被禁用，SPI 接口可以工作在多主机的配置下。
 - 1: SPI 接口启用的同时主模式下启用 SS 输出。SPI 接口不能在多主环境下工作。
 - 位 1:0 保留

5.17.3 SPI 状态寄存器 (SPIx_SR)

地址偏移: 0x08 复位值: 0x0002

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved	FTLVL[1:0]			FRLVL[2:0]		FRE	BSY	OVR	MODF	CRC ERR	UDR	CHSID E	TXE	RXNE		
	r	r	r	r	r	r	r	r	r	rc_w0	r	r	r	r		

- 位 15:13 保留，必须保持复位时的值。
- 位 12:11 FTLVL [1:0]: FIFO 发送存储水平，由硬件设置或清零
 - 00: FIFO 空
 - 01: 1/4 FIFO
 - 10: 1/2 FIFO
 - 11: FIFO 满（当 FIFO 门限大于 1/2 时认为是满）

- 位 10:9 FRLVL [1:0]: FIFO 接收存储水平 由硬件设置或清零
 - 00: FIFO 空
 - 01: 1/4 FIFO
 - 10: 1/2 FIFO
 - 11: FIFO 满
- 位 8 FRE: TI 帧格式错误
 - 0: 没发生帧格式错误
 - 1: 发生了一个帧格式错误
- 位 7 BSY: 忙标志
 - 0: SPI (或 I2S) 不忙
 - 1: (SPI 或 I2S) 通信忙或发送缓冲区不为空 由硬件设置和清除。
- 位 6 OVR: 溢出标志
 - 0: 没有发生溢出
 - 1: 发生溢出
 此标志由硬件置位, 由软件序列复位。
- 位 5 MODF: 模式故障
 - 0: 无模式故障发生
 - 1: 模式故障发生
 此标志由硬件置位, 由软件序列复位。
- 位 4 CRCERR: CRC 错误标志
 - 0: 收到的 CRC 值和 SPIx_RXCRCR 的值是匹配的
 - 1: 收到的 CRC 值和 SPIx_RXCRCR 值不匹配 此标志由硬件置位, 由软件清零。
- 位 3 UDR: 欠载标志
 - 0: 没有欠载发生
 - 1: 欠载发生
 此标志由硬件置位, 由软件序列复位。
- 位 2 CHSIDE: 通道标志
 - 0: 需要传输或者接收左声道;
 - 1: 需要传输或者接收右声道;
- 位 1 TXE: 发送缓冲区为空标志
 - 0: Tx 缓冲区非空
 - 1: TX 缓冲器空
- 位 0 RXNE: 接收缓冲区非标志
 - 0: RX 缓冲区空
 - 1: Rx 缓冲非空

5.17.4 SPI 数据寄存器 (SPIx_DR)

地址偏移: 0x0C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DR[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

- 位 15:0 DR[15:0]: 数据寄存器
待发送或者已经收到的数据, 数据寄存器作为 Rx 和 Tx FIFOs 的接口。当读取数据寄存器时, RXFIFO 会被访问, 而写入数据寄存器则会访问 TXFIFO。

5.17.5 SPI 的 CRC 多项式寄存器 (SPIx_CRCPR)

地址偏移: 0x10 复位值: 0x0007

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CRCPOLY[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 15:0 CRCPOLY [15:0]: CRC 多项式寄存器
 该寄存器包含 CRC 计算多项式。根据需要, 可以配置成另一个多项式。

5.17.6 SPI 接收 CRC 寄存器 (SPIx_RXCRCR)

地址偏移: 0x14 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RxCRC[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 15:0 RxCRC [15:0]: RX CRC 寄存器
 当启用 CRC 计算功能, RxCRC [15:0]位包含根据收到的字节计算出来的 CRC 值。当 SPIx_CR1 寄存器的 CRCEN 位被写为 1 的时候, 这个寄存器被复位。CRC 计算使用 SPI_CRCPR 中的多项式。
 当数据帧格式被设置为 8 位 (SPIx_CR1 的 CRCL 位为 0) 时, 仅低 8 位参与计算, 并且按照 CRC8 的方法进行;
 当数据帧格式为 16 位 (SPIx_CR1 的 CRCL 位为 1) 时, 寄存器中的所有 16 位都参与计算, 并且按照 CRC16 的方法进行;

5.17.7 SPI 发送 CRC 寄存器 (SPIx_TXCRCR)

地址偏移: 0x18 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TxCRC[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 15:0 TxCRC[15:0]: Tx CRC 寄存器
 当启用 CRC 计算功能, TxCRC [7:0]位包含根据发送的字节计算出来的 CRC 值。当 SPIx_CR1 寄存器的 CRCEN 位被写为 1 的时候, 这个寄存器被复位。CRC 计算使用 SPI_CRCPR 中的多项式。
 当数据帧格式被设置为 8 位 (SPIx_CR1 中的 CRCL 位为 0) 时, 仅低 8 位参与计算, 并且按照 CRC8 的方法进行;
 当数据帧格式为 16 位 (SPIx_CR1 的 CRCL 位为 1) 时, 寄存器中的所有 16 位都参与计算, 并且按照 CRC16 的方法进行;

5.17.8 SPIx_I2S 配置寄存器 (SPIx_I2SCFGR)

地址偏移: 0x1C 复位值: 0x0000

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved	I2SMOD		I2SE	I2SCFG		PCMSY NC	Reserved		I2SSTD		CKPOL	DATLEN		CHLEN		
	rw		rw	rw	rw	rw			rw	rw	rw	rw	rw	rw		

- 位 15:12 保留： 由硬件强制为 0
 - 位 11 I2SMOD: I2S 模式选择
0: 选中 SPI 模式
1: 选中 I2S 模式
 - 位 10 I2SE: I2S 使能
0: I2S 的外设被禁用
1: I2S 外设被使能
 - 位 9:8 I2SCFG: I2S 配置模式
00: 从机 - 发送
01: 从机 - 接收
10: 主机 - 发送
11: 主机 - 接收
 - 位 7 PCMSYNC: PCM 帧同步
0: 短帧同步
1: 长帧同步
 - 位 6 保留： 由硬件强制为 0
 - 位 5:4 I2SSTD: I2S 标准选择
00: I2S 飞利浦标准
01: 高字节对齐标准 (左对齐)
10: 低字节对齐标准 (右对齐)
11: PCM 标准
 - 位 3 CKPOL: 静止态时钟极性
0: I2S 时钟静止态为低电平;
1: I2S 时钟静止态为高电平;
 - 位 2:1 DATLEN: 待传输数据长度
00: 16 位数据长度
01: 24 位数据长度
10: 32 位数据长度
11: 不允许
 - 位 0 CHLEN: 声道长度 (每个音频通道的数据位数)
0: 16 位宽
1: 32 位宽
- 只有在 DATLEN= 00 时该位的写操作才有意义，否则声道长度都由硬件固定为 32 位。

5.17.9 SPIx_I2S 预分频寄存器 (SPIx_I2SPR)

地址偏移: 0x20 复位值: 0x0002

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved	MCKOE		ODD	I2SDIV												
	rw		rw	rw												

- 位 15:10 保留： 由硬件强制为 0
- 位 9 MCKOE: 主时钟输出使能
0: 主时钟输出被禁用
1: 主时钟输出启用
- 位 8 ODD: 奇系数预分频

0: 实际分频系数 = I2SDIV *2;
 1: 实际分频系数 = (I2SDIV *2) +1
 位 7:0 I2SDIV: I2S 线性预分频器
 不允许设置 I2SDIV [7:0] =0 或者 I2SDIV [7:0] =1 的值。

5.18 AWU 停机模式自动唤醒定时器

AWU 用于在 MCU 停机模式 (Stop) 下计时并产生中断唤醒 MCU; AWU 内置超低功耗 22-bit 定时器, 工作时钟可配置为 1~32MHz 外部高速时钟或 114KHz 片内 LSI 慢速时钟; 定时器使用 down-count 的方式计数。

5.18.1 控制寄存器 AWU_CR

偏移地址: 0x000 复位值: 0x0000

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
RLR_WBUSY	保留										AWU_RLR[21:15]						
r											rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
AWU_RLR[14:0]															AWU_CKSEL		
rw															rw		
位 31	RLR_WBUSY: 0: AWU_RLR 寄存器未被 APB 总线写操作 1: AWU_RLR 寄存器正在被 APB 总线写操作 (当 RLR_WBUSY=1 时, 软件禁止再次对 AWU_RLR[21:0] 寄存器进行写操作)																
位 30:23	保留																
位 22:1	AWU_RLR[21:0]: AWU 计数器转载值; 此转载值将在 MCU 进入 ATOP 模式时刻被自动加载到 AWU 内部的 22-bit 计时器中, 并开始计时。 注意: 1. 当 AWU_RLR[21:0]=22`d0 或者 22`d1 时, 转载行为将不会发生且 AWU 将不会启动工作 2. 当 AWU_WBUSY=1 时, 对 AWU_RLR 寄存器的写操作将无效																
位 0	AWU_CKSEL: 0: 选择 114KHz LSI 作为 AWU timer 的计时时钟 1: 选择 HSE 作为 AWU timer 的计时时钟																

5.18.2 控制寄存器 AWU_SR

偏移地址: 0x004

复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
r															
rw rw rw rw rw rw rw rw															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															AWU_
rw rw rw rw rw rw rw rw rw rw rw rw rw rw rw															BUSY
位 31:1	保留														
位 0	<p>AWU_BUSY:(只读寄存器)</p> <p>0: AWU 计时器未工作</p> <p>1: AWU 计时器正在工作</p> <p>除了 AWU, MCU STOP 模式还可以被其它事件唤醒; 当第一个 STOP 模式被其它事件唤醒时, 在一段延迟时间内 AWU 仍然在继续计时; 在这段延迟时间内如果 MCU 再次进入第二个 STOP 模式后, 有可能被这段延迟时间内产生的 AWUCNT_INT 事件意外的唤醒。</p> <p>为了解决第二个 STOP 模式被意外唤醒的问题, 需要软件在执行第二个 WFI/WFE 指令前通过读取 AWU_BUSY 状态标志位判断 AWU 是否还在工作。</p> <p>如果软件发现 AWU 还在工作, 需要等待 AWU_BSY 状态标志位变为 0 后探测并清除 AWU_INT 中断后, 再执行第二个 WFI/WFE 指令。</p> <p>AWU_INT 中断标志的探测和清除通过软件访问 EXTI 模块相应寄存器完成。</p>														

5.19 Beeper 蜂鸣器

Beeper 蜂鸣器内置超低功耗 7-bit 定时器，工作时钟可配置为 1~32MHz 外部高速时钟或 114KHz 片内 LSI 慢速时钟；定时器使用 down-count 的方式计数，可输出 1、2、4、8kHz 频率脉冲。

在 MCU 停机 (Stop) 模式下，Beeper 可继续工作并可定时触发 ADC 采样；定时触发 ADC 采样的频率为 Beeper 蜂鸣输出脉冲频率的 1024 分之 1。例如 Beeper 当前输出的蜂鸣脉冲为 1kHz，那么定时触发 ADC 采样的频率为 1kHz/1024 \approx 0.98Hz (周期约为 1.02 秒)。

5.19.1 配置寄存器 BEEP_CFGR

偏移地址: 0x000

复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	TRGO_PRE[1:0]	BEEP_FREQ [1:0]		BEEP_CKSEL	
											rw	rw	rw	rw	rw

位 31:5	保留
位 4:3	TRGO_PRE[1:0]: 选择输出 TRGO 定时信号的预分频时钟，TRGO 定时信号的频率为预分频时钟信号的 1024 分频。 00: 1kHz@LSI 时钟源 (时钟源 128 分频) 01: 2kHz@LSI 时钟源 (时钟源 64 分频) 10: 4kHz@LSI 时钟源 (时钟源 32 分频)
位 2:1	BEEP_FREQ: 00: 1kHz@LSI/HSE 时钟源 (时钟源 128 分频) 01: 2kHz@LSI/HSE 时钟源 (时钟源 64 分频) 10: 4kHz@LSI/HSE 时钟源 (时钟源 32 分频) 11: 8kHz@LSI/HSE 时钟源 (时钟源 16 分频)
位 0	BEEP_CKSEL: 0:选择 114KHz LSI 作为 BEEP 的计时时钟 1:选择 HSE 作为 BEEP 的计时时钟

5.19.2 控制寄存器 BEEP_CR

偏移地址: 0x004

复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CR_WBUSY	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
r															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	TRGO_EN	BEEP_EN
														rw	rw

位 31	<p>CR_WBUSY: (只读寄存器)</p> <p>0: CR 寄存器未被 APB 总线写操作</p> <p>1: CR 寄存器正在被 APB 总线写操作</p> <p>(当 CR_WBUSY=1 时, 软件禁止再次对 CR 寄存器进行写操作)</p>
位 30:2	保留
位 1	<p>TRGO_EN:</p> <p>0: 关闭 TRGO 的输出 (TRGO 信号保持 0 电平输出), 并复位 10-bit 的 TRGO counter 计数器</p> <p>1: 开启 TRGO 的输出</p> <p>(当 CR_WBUSY=1 时, 对 TRGO_EN 寄存器的写操作将无效。)</p>
位 0	<p>BEEP_EN:</p> <p>0:关闭 Beeper,并复位 7-bit 的 Beeper counter 计数器和 10-bit 的 TRGO counter 计数器</p> <p>1:开启 Beeper</p> <p>(当 CR_WBUSY=1 时, 对 BEEP_EN 寄存器的写操作将无效。)</p>

5.20 LCD

LCD 不提供寄存器列表。

5.21 DBGMCU

HK32E032 产品集成了一个 MCU ID Code, 这个 ID 是用来区分 HK MCU 不同的 partnumber 和 die 版本。这个 ID 可以通过 SWD 接口或者用户软件来读取。

5.21.1 DBGMCU_IDCODE

偏移地址: 0x000 复位值: 0x1000 0003

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
REV_ID															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	DEV_ID											
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

Bits 31:16 REV_ID[15:0] Revision identifier
Bits 15:12 Reserved: read 0b0000.
Bits 11:0 DEV_ID[11:0]: Device identifier

Device	REV_ID	DEV_ID
HK32E032x4	0x1000	0x003

5.21.2 DBGMCU_CR

偏移地址: 0x004 POR 复位值: 0x0000 0000 (POR: 上电复位, 不是系统复位)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	DBG_STOP	Res
r	r	r	r	r	r	r	r	r	r	r	r	r	r	rw	rw

Bits 31:3 Res: 必须保持复位值

Bit 1 DBG_STOP: Debug Stop Mode

0: (FCLK = OFF, HCLK = OFF) 在停机模式下, 时钟控制模块会关闭所有的时钟 (包括 HCLK 和 FCLK). 当从停机模式退出时, 时钟配置与 RESET 后的时钟配置相同 (CPU 时钟由内部 8M HSI 提供), 因此, 软件必须重新编程时钟控制器以启用 PLL, Xtal

等。

1: (FCLK = ON , HCLK = ON)在这种情况下, 当进入停机模式时, FCLK 和 HCLK 由内部 RC 振荡器提供, 内部 RC 振荡器在 STOP 模式下保持激活状态, 当从停机模式退出时, 软件必须重新编程时钟控制器以启用 PLL, Xtal 等。例如: 会与 DBG_STOP = 0 的情况处理方式相同。

5.21.3 DBGMCU_APB1_FZ

偏移地址: 0x008

POR 复位值: 0x0000 0000 (POR: 上电复位, 不是系统复位)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	DBG_I2C1_SMBUS_TIMEOUT	Res	Res	Res	Res	Res
r	r	r	r	r	r	r	r	r	r	rw	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	DBG_IWDG_STOP	DBG_WWDG_STOP	Res	Res	Res	Res	Res	Res	DBG_TIM6_STOP	Res	Res	DBG_TIM2_STOP	DBG_TIM1_STOP
r	r	r	r	r	r	r	r	r	r	r	rw	r	r	rw	rw

- Bits 31:22 Res: 必须保持复位值
- Bit 21 DBG_I2C1_SMBUS_TIMEOUT: 当内核停止时, SMBus 超时模式停止。
0: 与正常模式相同的行为
1: SMBus 超时被冻结
- Bits 20:13 Res: 必须保持复位值
- Bit 12 DBG_IWDG_STOP: 当内核停止时, 调试的独立看门狗停止
0: 即使内核停止, IWDG 看门狗计数器时钟任会继续
1: 当内核停止时, IWDG 看门狗计数器时钟会被停止
- Bit 11 DBG_WWDG_STOP: 当内核停止时, 调试的窗口看门狗停止
0: 即使内核停止, WWDG 看门狗计数器时钟任会继续
1: 当内核停止时, WWDG 看门狗计数器时钟会被停止
- Bits 10:5 Res: 必须保持复位值
- Bit 4 DBG_TIM6_STOP: 当内核停止时, 调试的 TIM6 停止
0: 即使内核停止, TIM6 计数器时钟任会被馈送
1: 当内核停止时, TIM6 看门狗计数器时钟会被停止
- Bits 3:2 Res: 必须保持复位值
- Bit 1 DBG_TIM2_STOP: 当内核停止时, 调试的 TIM2 停止
0: 即使内核停止, TIM2 计数器时钟任会被馈送
1: 当内核停止时, TIM2 看门狗计数器时钟会被停止
- Bit 0 DBG_TIM1_STOP: 当内核停止时, 调试的 TIM1 停止
0: 即使内核停止, TIM1 计数器时钟任会被馈送
1: 当内核停止时, TIM1 看门狗计数器时钟会被停止

5.22 器件电子签名

设备的电子签名存储在 FLASH 区域, 可以使用调试接口或由 CPU 读取。它包含经过工厂编程的识别和校

准数据。

5.22.1 Unique device ID register (64bit)

产品唯一的身份标识非常适合：

- 用来作为序列号(例如 USB 字符序列号或者其他的终端应用)
- 用来作为密码，在编写闪存时，将此唯一标识与软件加解密算法结合使用，提高代码在闪存存储器内的安全性。
- 用来激活带安全机制的自举过程

64 位的产品唯一身份标识所提供的参考号码对任意一个 HK32E032 微控制器，在任何情况下都是唯一的。用户在何种情况下，都不能修改这个身份标识。

这个 64 位的产品唯一身份标识，按照用户不同的用法，可以以字节(8 位)为单位读取，也可以以半字(16 位)或者全字(32 位)读取。

基地址： 0x1FFF F838

地址偏移： 0x00

只读，其值在出厂时编写

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
U_ID[31:16]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
U_ID[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

U_ID[31:0]: 唯一身份标志 31:0 位

地址偏移： 0x04

只读，其值在出厂时编写

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
U_ID[63:48]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
U_ID[47:32]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

U_ID[63:32]: 唯一身份标志 63:32 位

6 重要提示

在未经深圳市航顺芯片技术研发有限公司同意下不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部份。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

深圳市航顺芯片技术研发有限公司保证在销售期间，产品的性能按照本公司的标准保修。公司认为有必要维持此项保修，会使用测试和其他质量控制技术。除了政府强制规定外，其他仪器的测量表没有必要进行特殊测试。

顾客认可本公司的产品的设计、生产的目的是不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信
息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和
其他应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

所有版权归深圳市航顺芯片技术研发有限公司 2015 - 2020