

# HK32F030x4/HK32F030x6/HK32F030x8

## 用户手册

**Rev1.3**

# Contents

History .....	9
1 说明 .....	10
2 缩写与术语 .....	11
2.1 寄存器描述中的缩写 .....	11
2.2 术语 .....	11
3 功能介绍 .....	12
3.1 系统架构 .....	12
3.2 存储器映射 .....	13
3.3 SRAM .....	13
3.4 Flash .....	14
3.5 启动配置 .....	14
4 嵌入式闪存 .....	15
4.1 闪存主要特性 .....	15
4.2 闪存功能描述 .....	15
4.2.1 闪存结构 .....	15
4.2.2 读操作 .....	16
4.2.3 Flash 写和擦除操作 .....	16
4.2.4 读保护 .....	19
4.2.5 写保护 .....	20
4.2.6 选项字节的写保护 .....	20
4.2.7 Flash 数据加密 .....	20
4.3 Flash 中断 .....	22
4.4 Flash 寄存器描述 .....	22
4.4.1 Flash 访问控制寄存器 (FLASH_ACR) .....	22
4.4.2 Flash 关键字寄存器 .....	24
4.4.3 Flash 选项关键字寄存器 (FLASH_OPTKEYR) .....	24
4.4.4 Flash 状态寄存器 (FLASH_SR) .....	24
4.4.5 Flash 控制寄存器 (FLASH_CR) .....	26
4.4.6 Flash 地址寄存器 (FLASH_AR) .....	27
4.4.7 Flash 选项字节寄存器 (FLASH_OBR) .....	27
4.4.8 Flash 写保护寄存器 (FLASH_WRPR) .....	29
4.4.9 Flash 控制寄存器 2 (FLASH_ECR) .....	29
4.4.10 Flash 数据加密控制寄存器 (ENCRY_CTL) .....	29
4.4.11 Flash 数据解密控制寄存器 (DECYR_CTL) .....	30
4.4.12 Flash 密钥寄存器 1 (UKEY1) .....	30
4.4.13 Flash 密钥寄存器 2 (UKEY2) .....	32
4.5 Flash 选项字节描述 .....	32

5	寄存器 .....	35
5.1	CRC 寄存器.....	35
5.1.1	数据寄存器(CRC_DR).....	35
5.1.2	独立数据寄存器 (CRC_IDR) .....	35
5.1.3	控制寄存器 (CRC_CR).....	35
5.1.4	CRC 初值寄存器 (CRC_INIT) .....	36
5.2	PWR 寄存器.....	36
5.2.1	电源控制寄存器 (PWR_CR) .....	36
5.2.2	电源控制/状态寄存器 (PWR_CSR).....	37
5.2.3	WKUP 引脚极性控制寄存器 (PWR_WUP_POL).....	38
5.2.4	Standby 模式下掉电检测 PDR 控制寄存器 (PWR_PORPDR_CFG) 40	
5.2.5	RUN 模式下内部 LDO 控制寄存器 (PWR_LDO).....	40
5.2.6	STOP 模式下内部 LDO 控制寄存器 (PWR_LDO_LOW).....	41
5.2.7	Standby 模式下 I2C 唤醒地址寄存器 (PWR_I2CWUP_OA_CFG) ..	42
5.2.8	Standby 模式下 I2C 地址匹配寄存器 (PWR_I2CWUP_ADDCODE)43	
5.3	RCC 寄存器.....	43
5.3.1	时钟控制寄存器 (RCC_CR).....	43
5.3.2	时钟配置寄存器 (RCC_CFGR).....	45
5.3.3	时钟中断寄存器(RCC_CIR).....	47
5.3.4	APB2 外设复位寄存器 (RCC_APB2RSTR).....	49
5.3.5	APB1 外设复位寄存器 (RCC_APB1RSTR).....	50
5.3.6	AHB 外部时钟使能寄存器 (RCC_AHBENR).....	51
5.3.7	APB2 外设时钟使能寄存器 (RCC_APB2ENR).....	52
5.3.8	APB1 外设时钟使能寄存器 (RCC_APB1ENR).....	54
5.3.9	备份域控制寄存器 (RCC_BDCR).....	55
5.3.10	控制/状态寄存器 (RCC_CSR).....	56
5.3.11	AHB 外设复位寄存器(RCC_AHBRSTR).....	57
5.3.12	时钟配置寄存器 2(RCC_CFGR2).....	58
5.3.13	时钟配置寄存器 3(RCC_CFGR3).....	59
5.3.14	时钟控制寄存器 2(RCC_CR2).....	60
5.3.15	HSE 控制寄存器(RCC_HSECTL).....	60
5.3.16	时钟配置寄存器 4(RCC_CFGR4).....	61
5.3.17	AHB 外设时钟使能寄存器 2(RCC_AHBENR2).....	62
5.4	GPIO 寄存器 .....	63
5.4.1	GPIO 端口模式寄存器(GPIOx_MODER) (x = A..D,F).....	63
5.4.2	GPIO 端口输出类型寄存器(GPIOx_OTYPER) (x = A..D,F).....	63
5.4.3	GPIO 口输出速度寄存器(GPIOx_OSPEEDR) (x = A..D,F) .....	64
5.4.4	GPIO 口上拉/下拉寄存器(GPIOx_PUPDR) (x = A..D,F).....	64
5.4.5	GPIO 端口输入数据寄存器(GPIOx_IDR) (x = A..D,F).....	64
5.4.6	GPIO 端口输出数据寄存器(GPIOx_ODR) (x = A..D,F).....	64
5.4.7	GPIO 端口置位/复位寄存器(GPIOx_BSRR) (x = A..D,F).....	65
5.4.8	GPIO 端口配置锁定寄存器(GPIOx_LCKR) (x = A..B).....	65
5.4.9	GPIO 复用功能低位寄存器(GPIOx_AFRL) (x = A..B).....	67

5.4.10	GPIO 复用功能高位寄存器(GPIOx_AFRH) (x = A..B).....	67
5.4.11	端口位复位寄存器(GPIOx_BRR) (x=A..D,F).....	68
5.5	SYSCFG 寄存器.....	69
5.5.1	SYSCFG 配置寄存器 1(SYSCFG_CFGR1).....	69
5.5.2	SYSCFG 外部中断配置寄存器 1(SYSCFG_EXTICR1).....	70
5.5.3	SYSCFG 外部中断配置寄存器 2(SYSCFG_EXTICR2).....	70
5.5.4	SYSCFG 外部中断配置寄存器 3(SYSCFG_EXTICR3).....	71
5.5.5	SYSCFG 外部中断配置寄存器 4(SYSCFG_EXTICR4).....	71
5.5.6	SYSCFG 配置寄存器 2(SYSCFG_CFGR2).....	71
5.6	DMA 寄存器.....	72
5.6.1	DMA 中断状态寄存器(DMA_ISR).....	72
5.6.2	DMA 中断标志清除寄存器(DMA_IFCR).....	73
5.6.3	DMA 通道 x 配置寄存器(DMA_CCRx) (x = 1..5).....	73
5.6.4	DMA 通道 x 传输数量寄存器(DMA_CNDTRx) (x = 1..5).....	74
5.6.5	DMA 通道 x 外设地址寄存器(DMA_CPARx) (x = 1..5).....	75
5.6.6	DMA 通道 x 存储器地址寄存器(DMA_CMARx) (x = 1..5).....	75
5.7	中断和事件.....	75
5.7.1	NVIC 主要特性.....	75
5.7.2	SysTick 校准值寄存器.....	76
5.7.3	中断和异常向量.....	76
5.8	EXTI 寄存器.....	78
5.8.1	中断屏蔽寄存器(EXTI_IMR).....	78
5.8.2	事件屏蔽寄存器(EXTI_EMR).....	78
5.8.3	上升沿触发选择寄存器(EXTI_RTSTR).....	79
5.8.4	下降沿触发选择寄存器(EXTI_FTSR).....	79
5.8.5	软件中断事件寄存器(EXTI_SWIER).....	79
5.8.6	挂起寄存器(EXTI_PR).....	80
5.9	ADC 寄存器.....	80
5.9.1	ADC 中断和状态寄存器(ADC_ISR).....	80
5.9.2	ADC 中断使能寄存器(ADC_IER).....	81
5.9.3	ADC 控制寄存器(ADC_CR).....	82
5.9.4	ADC 配置寄存器 1(ADC_CFGR1).....	82
5.9.5	ADC 配置寄存器 2(ADC_CFGR2).....	84
5.9.6	ADC 采样时间寄存器(ADC_SMPR).....	85
5.9.7	ADC 看门狗阈值寄存器(ADC_TR).....	85
5.9.8	ADC 通道选择寄存器(ADC_CHSELR).....	86
5.9.9	ADC 数据寄存器(ADC_DR).....	86
5.9.10	ADC 通用配置寄存器(ADC_CCR).....	86
5.10	TIM1.....	88
5.10.1	TIM1 控制寄存器 1 (TIM1_CR1).....	88
5.10.2	TIM1 控制寄存器 2 (TIM1_CR2).....	89
5.10.3	TIM1 从模式控制寄存器 (TIM1_SMCR).....	90
5.10.4	TIM1 DMA/中断使能寄存器 (TIM1_DIER).....	91
5.10.5	TIM1 状态寄存器 (TIM1_SR).....	92

5.10.6	TIM1 事件产生寄存器 (TIM1_EGR).....	94
5.10.7	TIM1 捕捉/比较模式寄存器 1 (TIM1_CCMR1).....	94
5.10.8	TIM1 捕捉/比较模式寄存器 2 (TIM1_CCMR2).....	97
5.10.9	TIM1 捕捉/比较使能寄存器 (TIM1_CCER).....	98
5.10.10	TIM1 计数器 (TIM1_CNT).....	99
5.10.11	TIM1 预分频器 (TIM1_PSC).....	99
5.10.12	TIM1 自动重载寄存器 (TIM1_ARR).....	99
5.10.13	TIM1 重复计数寄存器 (TIM1_RCR).....	99
5.10.14	TIM1 捕捉/比较寄存器 1 (TIM1_CCR1).....	99
5.10.15	TIM1 捕捉/比较寄存器 2 (TIM1_CCR2).....	101
5.10.16	TIM1 捕捉/比较寄存器 3 (TIM1_CCR3).....	101
5.10.17	TIM1 捕捉/比较寄存器 4 (TIM1_CCR4).....	101
5.10.18	TIM1 刹车和死区寄存器 (TIM1_BDTR).....	101
5.10.19	TIM1 DMA 控制寄存器 (TIM1_DCR).....	102
5.10.20	TIM1 全部传输时 DMA 地址 (TIM1_DMAR).....	103
5.11	TIM3 .....	103
5.11.1	TIM3 控制寄存器 1 (TIMx_CR1) .....	103
5.11.2	TIM3 控制寄存器 2 (TIMx_CR2) .....	104
5.11.3	TIM3 从模式控制寄存器 (TIMx_SMCR).....	105
5.11.4	TIM3 DMA/中断允许寄存器 (TIMx_DIER).....	106
5.11.5	TIM3 状态寄存器(TIMx_SR).....	107
5.11.6	TIM3 事件产生寄存器 (TIMx_EGR).....	108
5.11.7	TIM3 捕捉/比较模式寄存器 1(TIMx_CCMR1).....	109
5.11.8	TIM3 捕捉/比较模式寄存器 2(TIMx_CCMR2).....	111
5.11.9	TIM3 捕捉/比较使能寄存器(TIMx_CCER) .....	112
5.11.10	TIM3 计数器 (TIMx_CNT).....	113
5.11.11	TIM3 预分频 (TIMx_PSC).....	113
5.11.12	TIM3 自动重载寄存器 (TIMx_ARR).....	113
5.11.13	TIM3 捕捉/比较寄存器 1 (TIMx_CCR1).....	113
5.11.14	TIM3 捕捉/比较寄存器 2 (TIMx_CCR2).....	114
5.11.15	TIM3 捕捉/比较寄存器 3 (TIMx_CCR3).....	115
5.11.16	TIM3 捕捉/比较寄存器 4 (TIMx_CCR4).....	115
5.11.17	TIM3 DMA 控制寄存器(TIMx_DCR).....	115
5.11.18	TIM3 DMA 完全传送地址寄存器(TIMx_DMAR).....	116
5.12	TIM6 .....	117
5.12.1	TIM6 控制寄存器 1 (TIMx_CR1) .....	117
5.12.2	TIM6 控制寄存器 2 (TIMx_CR2) .....	117
5.12.3	TIM6 DMA/中断使能寄存器 (TIMx_DIER).....	118
5.12.4	TIM6 状态寄存器(TIMx_SR).....	118
5.12.5	TIM6 事件产生寄存器 (TIMx_EGR).....	118
5.12.6	TIM6 定时器(TIMx_CNT).....	119
5.12.7	TIM6 预分频器(TIMx_PSC).....	119
5.12.8	TIM6 自动重载寄存器(TIMx_ARR).....	119
5.13	TIM14 .....	119

5.13.1	TIM14 控制寄存器 1 (TIM14_CR1) .....	119
5.13.2	TIM14 中断使能寄存器 (TIM14_DIER) .....	121
5.13.3	TIM14 状态寄存器(TIM14_SR).....	121
5.13.4	TIM14 事件产生寄存器(TIM14_EGR).....	122
5.13.5	TIM14 捕捉/比较模式寄存器 1 (TIM14_CCMR1) .....	122
5.13.6	TIM14 捕捉/比较使能寄存器(TIM14_CCER) .....	124
5.13.7	TIM14 计数器 (TIM14_CNT).....	124
5.13.8	TIM14 预分频器 (TIM14_PSC).....	125
5.13.9	TIM14 自动重装寄存器 (TIM14_ARR).....	125
5.13.10	TIM14 捕捉/比较寄存器 1 (TIM14_CCR1).....	125
5.13.11	TIM14 选项寄存器(TIM14_OR).....	126
5.14	TIM15 .....	126
5.14.1	TIM15 控制寄存器 1 (TIM15_CR1) .....	126
5.14.2	TIM15 控制寄存器 2 (TIM15_CR2) .....	127
5.14.3	TIM15 从模式控制寄存器(TIM15_SMCR).....	128
5.14.4	TIM15 DMA/中断使能寄存器 (TIM15_DIER).....	129
5.14.5	TIM15 状态寄存器 (TIM15_SR).....	130
5.14.6	TIM15 事件产生寄存器 (TIM15_EGR).....	131
5.14.7	TIM15 捕捉/比较模式寄存器 1 (TIM15_CCMR1).....	132
5.14.8	TIM15 捕捉/比较使能(TIM15_CCER) .....	134
5.14.9	TIM15 计数器 (TIM15_CNT).....	135
5.14.10	TIM15 预分频寄存器 (TIM15_PSC).....	135
5.14.11	TIM15 自动重装寄存器 (TIM15_ARR).....	135
5.14.12	TIM15 重复计数寄存器 (TIM15_RCR).....	135
5.14.13	TIM15 捕捉/比较寄存器 1 (TIM15_CCR1).....	136
5.14.14	TIM15 捕捉/比较寄存器 2 (TIM15_CCR2).....	136
5.14.15	TIM15 刹车与死区时间寄存器(TIM15_BDTR) .....	136
5.14.16	TIM15 DMA 控制寄存器(TIM15_DCR) .....	137
5.14.17	TIM15 DMA 全传输地址寄存器 (TIM15_DMAR).....	138
5.15	TIM16 和 TIM17 .....	138
5.15.1	TIM16 和 TIM17 控制寄存器 1 (TIM16_CR1 and TIM17_CR1).....	138
5.15.2	TIM16 和 TIM17 控制寄存器 2 (TIM16_CR2 和 TIM17_CR2).....	139
5.15.3	TIM16 和 TIM17 DMA/ 中断允许寄存器 (TIM16_DIER 和 TIM17_DIER).....	140
5.15.4	TIM16 和 TIM17 状态寄存器 (TIM16_SR 和 TIM17_SR) .....	141
5.15.5	TIM16 和 TIM17 事件产生寄存器 (TIM16_EGR 和 TIM17_EGR) .....	142
5.15.6	TIM16 和 TIM17 捕捉/比较模式寄存器 1(TIM16_CCMR1 和 TIM17_CCMR1).....	142
5.15.7	TIM16 和 TIM17 捕捉/比较使能寄存器(TIM16_CCER 和 TIM17_CCER) .....	144
5.15.8	TIM16 和 TIM17 计数器(TIM16_CNT 和 TIM17_CNT) .....	145
5.15.9	TIM16 和 TIM17 预分频寄存器(TIM16_PSC 和 TIM17_PSC).....	145
5.15.10	TIM16 和 TIM17 自动重装寄存器 (TIM16_ARR 和 TIM17_ARR) .....	146
5.15.11	TIM16 和 TIM17 重复计数寄存器 (TIM16_RCR 和 TIM17_RCR) .....	146

5.15.12	TIM16 和 TIM17 捕捉/比较寄存器 1 (TIM16_CCR1 和 TIM17_CCR1) 146	
5.15.13	TIM16 和 TIM17 刹车与死区时间寄存器 (TIM16_BDTR 和 TIM17_BDTR).....	147
5.15.14	TIM16 和 TIM17 DMA 控制寄存器(TIM16_DCR 和 TIM17_DCR) 147	
5.15.15	TIM16 和 TIM17 DMA 全传输地址寄存器(TIM16_DMAR 和 TIM17_DMAR).....	148
5.16	IWDG.....	149
5.16.1	关键字寄存器 (IWDG_KR).....	149
5.16.2	预分频寄存器 (IWDG_PR) .....	149
5.16.3	重加载寄存器 (IWDG_RLR) .....	149
5.16.4	状态寄存器 (IWDG_SR) .....	150
5.16.5	窗口寄存器 (IWDG_WINR) .....	150
5.17	WWDG .....	151
5.17.1	控制寄存器(WWDG_CR).....	151
5.17.2	配置寄存器 (WWDG_CFR).....	151
5.17.3	状态寄存器(WWDG_SR).....	151
5.18	RTC.....	152
5.18.1	RTC 时间寄存器 (RTC_TR).....	152
5.18.2	RTC 日期寄存器 (RTC_DR).....	152
5.18.3	RTC 控制寄存器 (RTC_CR) .....	153
5.18.4	RTC 初始化和状态寄存器 (RTC_ISR).....	155
5.18.5	RTC 预分频器寄存器(RTC_PRER).....	156
5.18.6	RTC WUTR 寄存器 (RTC_WUTR).....	156
5.18.7	RTC alarm A 寄存器(RTC_ALRMAR).....	156
5.18.8	RTC 写保护寄存器 (RTC_WPR).....	157
5.18.9	RTC 亚秒寄存器 (RTC_SSR).....	157
5.18.10	RTC 移位控制寄存器 (RTC_SHIFTR).....	158
5.18.11	RTC 时间戳事件寄存器 (RTC_TSTR).....	158
5.18.12	RTC 时间戳日期寄存器 (RTC_TSDR).....	159
5.18.13	RTC 时间戳亚秒寄存器 (RTC_TSSSR).....	159
5.18.14	RTC 校准寄存器 (RTC_CALR).....	159
5.18.15	RTC 侵入和复用功能配置寄存器 (RTC_TAFCR).....	160
5.18.16	RTC alarm A 亚秒寄存器 (RTC_ALRMASR) .....	161
5.18.17	RTC Backup registers (RTC_BKPxR).....	162
5.19	I2C.....	162
5.19.1	控制寄存器 1 (I2Cx_CR1) .....	162
5.19.2	控制寄存器 2 (I2Cx_CR2) .....	164
5.19.3	本机地址 1 寄存器 (I2Cx_OAR1) .....	165
5.19.4	本机地址 2 寄存器 (I2Cx_OAR2) .....	166
5.19.5	时序寄存器 (I2Cx_TIMINGR) .....	166
5.19.6	超时寄存器 (I2Cx_TIMEOUTR) .....	167
5.19.7	中断和状态寄存器 (I2Cx_ISR) .....	168

5.19.8	中断清除寄存器 (I2Cx_ICR) .....	169
5.19.9	PEC 寄存器 (I2Cx_PECR) .....	170
5.19.10	接收数据寄存器 (I2Cx_RXDR) .....	170
5.19.11	发送数据寄存器 (I2Cx_TXDR) .....	170
5.20	USART.....	171
5.20.1	控制寄存器 1 (USARTx_CR1) .....	171
5.20.2	控制寄存器 2 (USARTx_CR2) .....	173
5.20.3	控制寄存器 3 (USARTx_CR3) .....	175
5.20.4	波特率寄存器 (USARTx_BRR) .....	178
5.20.5	保护时间和预分频器寄存器 (USARTx_GTPR) .....	178
5.20.6	接收超时寄存器 (USARTx_RTOR) .....	179
5.20.7	请求寄存器 (USARTx_RQR) .....	179
5.20.8	中断和状态寄存器 (USARTx_ISR) .....	180
5.20.9	中断标志清除寄存器 (USARTx_ICR) .....	182
5.20.10	数据接收寄存器 (USARTx_RDR) .....	183
5.20.11	数据发送寄存器 (USARTx_TDR) .....	184
5.21	SPI.....	184
5.21.1	SPI 控制寄存器 1 (SPIx_CR1) .....	184
5.21.2	SPI 控制寄存器 2 (SPIx_CR2) .....	185
5.21.3	SPI 状态寄存器 (SPIx_SR) .....	187
5.21.4	SPI 数据寄存器 (SPIx_DR) .....	188
5.21.5	SPI 的 CRC 多项式寄存器 (SPIx_CRCPR) .....	188
5.21.6	SPI 接收 CRC 寄存器 (SPIx_RXCRCR) .....	188
5.21.7	SPI 发送 CRC 寄存器 (SPIx_TXCRCR) .....	188
5.21.8	SPIx_I2S 配置寄存器 (SPIx_I2SCFGR) .....	189
5.21.9	SPIx_I2S 预分频寄存器 (SPIx_I2SPR) .....	190
5.22	DIVSQRT .....	190
5.22.1	被除数寄存器 (DIVIDEND).....	190
5.22.2	除数寄存器 (DIVISOR).....	190
5.22.3	控制和状态寄存器(CSR).....	191
5.22.4	被开方数寄存器(RADICAND).....	194
5.22.5	结果寄存器 (RES).....	194
5.22.6	余数寄存器(REMAINDER).....	194
5.22.7	DIVSQRT 寄存器镜像.....	195
5.23	DBGMCU .....	195
5.23.1	DBGMCU_IDCODE .....	195
5.24	器件电子签名.....	196
5.24.1	UID(96Bits).....	196
5.24.2	Flash Size 寄存器 .....	197
6	重要提示 .....	198



# History

Version	Date	Description
0.1	2018/06/08	初始版本
0.2	2019/07/29	添加页脚 增加 ADC 通道选择寄存器(ADC_CHSELR) Bit18 增加 RTC Backup registers (RTC_BKPxR)
0.3	2019/08/05	增加 DBGMCU_IDCODE 一节 修改 中断和异常向量表 修改 EXTI 寄存器 一节 中的概况描述 修改 ADC 通用配置寄存器(ADC_CCR) 一节 修改 PWR 寄存器 一节 中的概括描述 修改 TIM1 控制寄存器 1 (TIM1_CR1) Bit31 修改 TIM14 控制寄存器 1 (TIM14_CR1) 寄存器表 修改 TIM15 控制寄存器 1 (TIM15_CR1) 寄存器表 修改 TIM15 DMA/中断使能寄存器 (TIM15_DIER) 寄存器表 修改 TIM16 和 TIM17 控制寄存器 1 (TIM16_CR1 and TIM17_CR1) 寄存器表 修改 说明一节中 关于公司名称的描述 文档页眉 增加深圳航顺公司 logo 文档页脚 增加页码和公司官网链接 目录更新 包含页码
0.4	2019/08/13	修改 4.2.7 Flash 数据加密 一节
0.5	2019/08/16	增加 5 寄存器标题
0.6	2019/09/12	修改 Flash 数据加密描述, 补充 DECRY_CTL 寄存器
0.7	2019/11/20	位2 SCANDIR: 扫描序列方向, 该位由软件设置和清除来选择通道序列中的通道扫描方向。 0: 向前扫描 ( 从 CHSEL0 到 CHSEL17)
0.8	2020/03/02	去掉 PWR_CSR2 寄存器 去掉 PWR_WUP_POL 寄存器中的 WKUP10/11/12/13 bit 去掉 PWR_WUP_MODE 寄存器
0.9	2020/7/13	修改 ADC_CFR1 的 bit14
1.0	2020/7/29	更新 GPIOx_BRR 寄存器命名描述 更新格式
1.1	2020/8/18	增加 5.24 器件电子签名章节
1.2	2020/8/21	更新公司 Logo 图标
1.3	2020/9/2	更新 SYSCFG_CFR1 寄存器 更新 RCC_CFR3 寄存器 更新 FLASH 选项字节描述

# 1 说明

本文档为 HK32F030x4/HK32F030x6/HK32F030x8 芯片用户手册。本参考手册为应用程序开发人员提供关于如何使用 HK32F030 系列微控制器的内存和外设所涉及的全部信息。HK32F030 系列芯片是深圳市航顺芯片技术研发有限公司开发的低功耗 MCU 芯片，请联系深圳市航顺芯片技术研发有限公司提供更多相关文档。

## 2 缩写与术语

### 2.1 寄存器描述中的缩写

缩写	对应的英文	缩写含义
rw	read/write	软件能读写这些位(或指定位)
r	read-only	软件只读这些位(或指定位)
w	write-only	软件只写这些位(或指定位)
rc_w1	read/clear	软件可读该位, 可通过对该位写1 时清除该位。 对该位写0 时, 该位值无变化。
rc_w0	read/clear	软件可读该位, 可通过对该位写0 时清除该位。 对该位写1 时, 该位值无变化。
rc_r	read/clear by read	软件可读该位, 读后该位自动清为0。 对该位写0 时, 该位值无变化。
rs	read/set	软件可读写该位。但其与rw 有区别, 一般设置该位为1 时启动某种硬件动作, 当完成硬件动作后该位会被硬件自动清0。
rt_w	read-only write trigger	软件可以读此位; 对该位写0 或1 触发一个事件但对此位数值没有影响。
t	Toggle	软件只能对该位写1 来翻转此该位, 写0 对该位无影响。
Res	Reserved	保留位, 必须保持默认值不变

### 2.2 术语

- SWD:为Serial Wire Debug 的首字母缩写。其是Cortex-M0 内核集成的一个调试口, 是基于SWD 协议的2 线调试接口。
- Word:字, 32 位长的数据或指令长度。
- Half word:半字, 16 位长的数据或指令长度。
- Byte:字节, 8 位数据长度。
- IAP:in-application programming 的首字母缩写。
- ICP:in-circuit programming 的首字母缩写。直译为在电路编程, 即用户可通过应用板上 的JTAG 口或SWD 口对MCU 的FLASH 进行编程。
- Option bytes:选项字节, 保存在Flash 中的MCU 配置字节。
- OBL: option byte loader 的首字母缩写, 选项字节装载器。
- AHB: advanced high-performance bus 的首字母缩写, 直译为先进高性能总线。

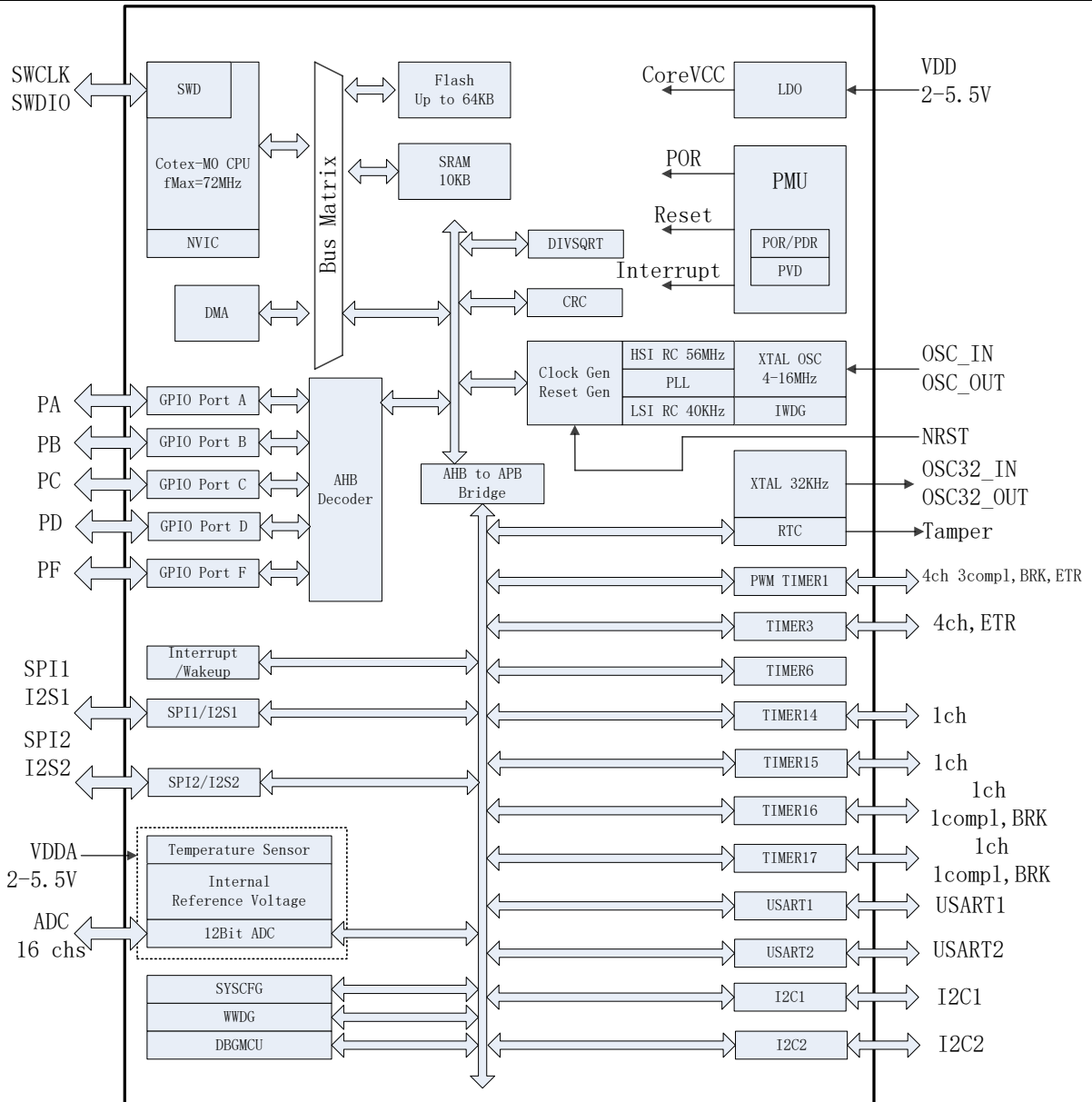
## 3 功能介绍

### 3.1 系统架构

系统主要由以下几个模块组成：

- 二个主模块：
  - Cortex-M0 内核及先进高性能总线
  - 通用 DMA
- 四个从模块：
  - 内部 SRAM
  - 内部闪存存储器
  - AHB 到 APB 的桥, 所有的外设都挂在 APB 总线上
  - 专门用于连接 GPIO 口的 AHB Bus

功能框图如下图：



### 3.2 存储器映射

程序存储器，数据存储器，寄存器及I/O口统一编址，其线性地址空间达到4G。数据字节以小端格式存放在存储器中，一个字里的最低地址字节被认为是该字的最低有效字节，而最高地址字节是最高有效字节。

寻址空间分成8块，每块512MB。其他所有没有分配给片上存储器和外设的存储器空间都是保留的地址空间。

### 3.3 SRAM

内置10K字节的静态SRAM。它可以以字节(8位)、半字(16位)或字(32位)进行访问。该类存储器，CPU及DMA都可用最快的系统时钟且不插入任何等待进行访问。

版权所有©深圳市航顺芯片技术研发有限公司

SRAM 不支持 HW Parity check。

## 3.4 Flash

闪存存储器有两个不同的存储区域：

- 主闪存存储块，它包括应用程序和用户数据区
- 信息块，其包含两个部分：
  - 选项字节(Option bytes)：内含硬件及存储保护用户配置选项。
  - 系统存储器内存(System memory)：其包含 bootloader 代码。

闪存接口基于 AHB 协议执行指令和数据存取。其预取缓冲的功能可加速 CPU 执行代码的速度。

## 3.5 启动配置

可通过 BOOT0 脚及用户选项字节中的 boot 配置位 nBOOT1 配置选择三种不同的启动模式，如下表所示。

启动模式选择		启动模式	说明
nBOOT1	BOOT0		
x	0	主闪存存储器	主闪存存储器选为启动区域
1	1	系统存储器	系统存储器选为启动区域
0	1	内置SRAM	内置SRAM 选为启动区域

从复位或待机模式唤醒时，CPU 会采样 boot 模式配置值，因此在有待机应用的场合需要保持启动模式的设置。在启动延迟之后，CPU 从地址 0x00000000 获取堆栈顶的地址，并从启动存储器的 0x00000004 指示的地址开始执行代码。

根据选定的启动模式，主闪存存储器，系统存储器或 SRAM 按照以下的说明访问：

- 从主闪存存储器启动:主闪存存储器被映射到启动存储空间(0x00000000),但仍然能从原有的地址空间(0x800 0000)访问。即闪存存储器的内容可从两个地址开始访问, 0x0000 0000 或 0x800 0000。
- 从系统存储器启动:系统存储器被映射到启动空间(0x0000 0000),但仍然能够在它原有的地址空间(0x1FFF EC00)访问。
- 从内置的 SRAM 启动:SRAM 映射到启动空间(0x0000 0000),但其仍然能够在它原有的地址空间(0x2000 0000)访问。

物理重映射

无论何种 boot 模式启动后，应用程序可以通过修改 SYSCFG\_CFGR1 寄存器中的 MEM\_MODE 位来重新映射存储器地址。Cortex-M0 CPU 与 Cortex-M3 和 Cortex-M4 不一样，M0 CPU 不支持中断向量表重映射，如果应用程序没有放在 0x0800 0000 地址，就必须添加额外的代码用来作为中断服务程序。一种可行的方式就是把中断向量表重映射到 SRAM：

- 把中断向量表从 Flash 拷贝到 SRAM 的 0x2000 0000 地址。
- 配置 SYSCFG\_CFGR1 寄存器的 MEM\_MODE[1:0]把 SRAM 映射到 0x0000 0000 地址。
- 配置完成后，一旦有中断发生，CPU 从重映射到 SRAM 中的中断向量表取中断服务程序地址，然后跳转到 Flash 中执行中断服务程序。

内嵌的自举程序

内嵌的自举程序存放在系统存储器，在生产时写入。该程序可以通过 USART1 的 PA14/PA15 或 PA9/PA10 组合对闪存进行重新编程。

## 4 嵌入式闪存

### 4.1 闪存主要特性

- 高达 64K 字节闪存存储器
- 存储器结构
  - 主闪存模块：16K 字（16K×32 位）
  - 信息模块：1K 字（1K×32 位）
- 带预取缓冲器的读接口（3×32 位）
- 选择字节加载器
- 闪存编程/擦除操作
- 访问/写保护
- 低功耗模式

### 4.2 闪存功能描述

#### 4.2.1 闪存结构

闪存空间由 32 位宽的存储单元组成，既可以存代码又可以存数据。主闪存块按 64 页（每页 1K 字节）或 16 扇区（每扇区 4K 字节）分块，以扇区为单位设置写保护。

Flash area	Flash memory addresses	Size (Byte)	Name	Description
	0x0800 0000-0x0800 03FF	1KB	Page0	Sector 0
	0x0800 0400-0x0800 07FF	1KB	Page1	
	0x0800 0800-0x0800 0BFF	1KB	Page2	
	0x0800 0C00-0x0800 0FFF	1KB	Page3	
	.....	.....	.....	.....
	0x0800 7000-0x0800 73FF	1KB	Page28	Sector 7
	0x0800 7400-0x0800 77FF	1KB	Page29	
	0x0800 7800-0x0800 7BFF	1KB	Page30	
	0x0800 7C00-0x0800 7FFF	1KB	Page31	
	.....	.....	.....	.....
	0x0800 F000-0x0800 F3FF	1KB	Page60	Sector 15
	0x0800 F400-0x0800 F7FF	1KB	Page61	
	0x0800 F800-0x0800 FBFF	1KB	Page62	
	0x0800 FC00-0x0800 FFFF	1KB	Page63	
	0x1FFF EC00-0x1FFF F7FF	3KB	-	System memory
	0x1FFF F800-0x1FFF F840	17 word	-	Option byte

版权所有©深圳市航顺芯片技术研发有限公司

## 4.2.2 读操作

嵌入式 Flash 模块可以像普通存储空间一样直接寻址访问。任何对 Flash 模块内容的读操作都须经过专门的判断过程。

取指令和取数据都是通过 AHB 总线读取访问，能够按照 Flash 访问控制寄存器（Flash\_ACR）中得选项所指定的方式执行：

- 取指：预取值缓冲区使能后可提高 CPU 运行速度
- 等待周期：等待位的个数，保证正确的读取

### 取指

Cortex-M0 通过 AHB 总线取指。预取指模块的功效在于提高取指效率。

### 预取缓冲区

预取缓冲区区分 3 块，每块 4 个字节，其中的内容与 Flash 相同，能够完全替代一次同样大小的读取访问。预取缓冲区的工作使得更快速的 CPU 执行成为可能，因为 CPU 取一个字指令的同时下一个字的指令内容页已经在预取缓冲区中，这意味着如果代码是按照 32 位对齐的前提下，可以达到 2 倍的取指加速。

预取缓冲区只有在等待周期大于 0 的时候采有效，在没有等待周期的时候，是否预取指令对性能没影响。并且预取的效率依赖与应用程序。

### 预取控制器

预取控制器会根据预取缓冲区的可用空间来把握访问 Flash 的时机。当预取缓冲区中存在至少一块可用空间时，预取控制器会发起一次读取请求。复位后，预取指缓冲区的默认状态是关闭的。**访问等待周期**

为了保护对 Flash 的正确读取，必须在 Flash 访问控制寄存器中的 LATENCY[2:0] 中指定预取指控制器的速度比，这个数值等于每次访问 Flash 后到下次访问之间所需插入的等待周期的个数。复位后，这个值默认为零，也就是没有插入等待周期的状态。

## 4.2.3 Flash 写和擦除操作

ICP 是指使用 SWD 或 Bootloader 的方法在线改变 Flash 的内容，将用户代码烧录到单片机中。ICP 提供了一种简单高效的方法，免除了烧写芯片时的芯片装夹等问题。

与 ICP 方法不同的是，IAP 能够使用 MCU 支持的任何通信接口下载程序或者数据。IAP 允许用户在运行程序的过程中重写应用程序，前提是一部分应用程序必须预先用 ICP 的方法烧写进去。

烧写和擦除操作在整个产品工作电压范围内都可以完成。该操作由下列 8 个寄存器完成：

- 关键字寄存器（FLASH\_KEYR）
- 选项字节关键字寄存器（FLASH\_OPRKEYR）
- Flash 控制寄存器（FLASH\_CR）
- Flash 状态寄存器（FLASH\_SR）
- Flash 地址寄存器（FLASH\_AR）
- 选项字节寄存器（FLASH\_OBR）
- 写保护寄存器（FLASH\_WRPFR）
- Flash 控制寄存器 2（FLASH\_ECR）

只要 CPU 不去访问 Flash 空间，进行中的 Flash 写操作不会妨碍 CPU 的运行。也就是说，在对 Flash 进行写/擦除操作的同时，任何对 Flash 的访问都会令总线停顿，直到写/擦除操作完成后才会继续执行，这意味着在写/擦除 Flash 的同时不可以对它取指和访问数据。

在对 Flash 空间做写/擦除操作时，内部 RC 振荡器（HSI）必须处于开启状态。

### 对 Flash 空间的解锁

复位后，Flash 存储器默认是受保护状态的，这样可以防范意外的擦除动作。FLASH\_CR 寄存器不允许被改写，除非执行一串针对 FLASH\_KEYR 寄存器的解锁操作才能开启对 FLASH\_CR 的访问权限。这串操作由下面 2 个写操作构成：

- 写关键字 KEY1=0x45670123
- 写关键字 KEY2=0xCDEF89AB

任何错误的顺序将会锁死 FLASH\_CR 直至下次复位。当发生关键字错误时，会由总线错误引发一次硬件错误中断。如果 KEY1 出错就会立即中断，或如果 KEY1 正确但 KEY2 错误时就会在 KEY2 错的那个时候引发中断。

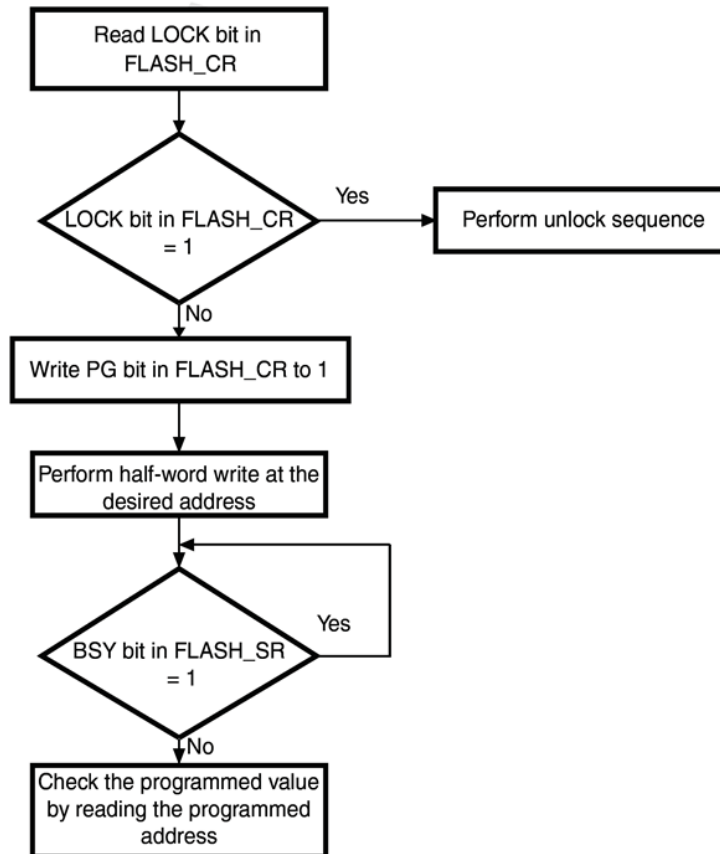
### 主闪存编程

版权所有©深圳市航顺芯片技术研发有限公司



主闪存一次可以编程 16 位或者 32 位，由 FLASH\_CR 和 FLASH\_ECR 决定。当 FLASH\_CR 中的 PG 位为 1 时，直接对相应的地址写一个半字（16 位），就是一次编程操作；当 FLASH\_ECR 的 WPG 位为 1 时，直接对相应的地址写一个字（32 位），就是一次编程操作。如果 FLASH\_CR 中的 PG 为 1 并试图写别的长度而不是半字，将引起硬件错误中断。

半字编写流程如下图：



字编程的流程相似，区别在于是把 FLASH\_ECR 中的 WPG 位置 1，而不是吧 FLASH\_CR 中的 PG 位置 1。

Flash 存储器接口会预读一下待编程字节后是否为全 1，如果不是，那么编程操作会自动取消，并且在 FLASH\_SR 寄存器的 PGERR 位上提示编程错误告警。如果被编程的内容为全零，则会例外，这时会正确编程并且不告警。

如果待编程地址所对应的 FLASH\_WRPR 中的写保护位有效，同样也不会有编程动作，同样也会产生编程错误告警。编程动作结束后，FLASH\_SR 寄存器中得 EOP 位会给出提示。

主 Flash 存储器标准模式下的编程过程如下：

- 检查 FLASH\_SR 中的 BSY 位，以确认上次操作已经结束
- 置位 FLASH\_CR 寄存器中的 PG 位或 FLASH\_ECR 中的 WPG 位
- 根据配置，以半字或字为单位向目标地址写入数据
- 等待 FLASH\_SR 寄存器中的 BSY 归零
- 检查 EOP 标志位（如果 Flash 编程成功会置位 EOP），然后软件清除该标志位

### Flash 存储器擦除

Flash 存储器可以按页为单位擦除、半页为单位擦除，也可以整片擦除。

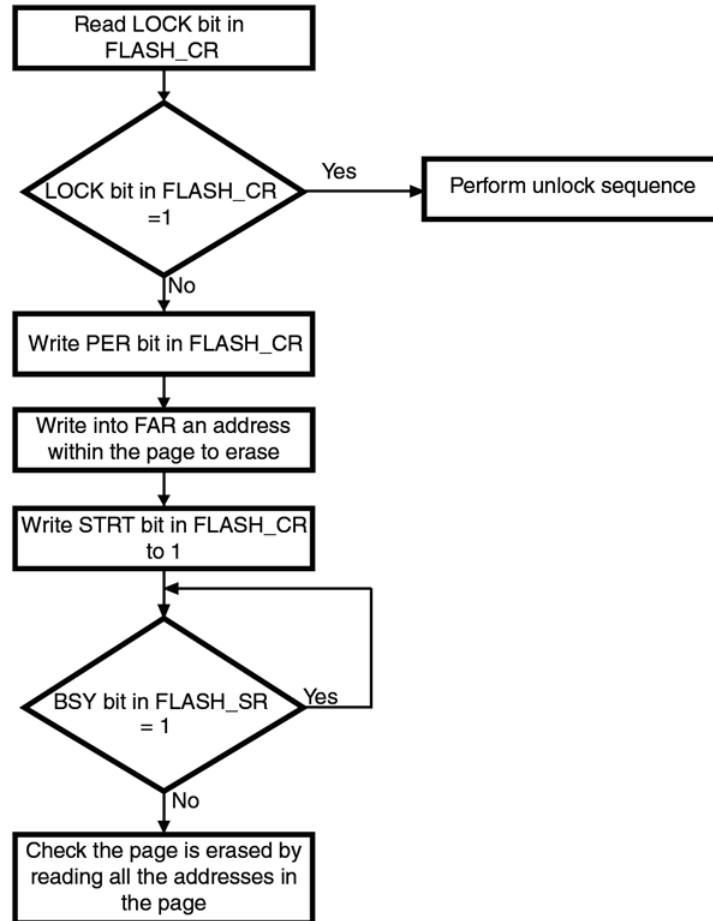
#### 页擦除

擦除页的步骤如下：

- 检查 FLASH\_SR 中的 BSY 位，以确认上次操作已经结束
- 置位 FLASH\_CR 寄存器中得 PER 位为 1
- 写 FLASH\_AR 寄存器以选择待擦除的页

版权所有©深圳市航顺芯片技术研发有限公司

- 置位 FLASH\_CR 寄存器中的 STRT 位为 1
  - 等待 FLASH\_SR 中的 BSY 归零
  - 检查 EOP 标志位（如果 Flash 擦除成功会置位 EOP），然后软件清除该标志位
- 擦除页流程如下图：



### 半页擦除

Flash 半页为 512 字节，半页擦除流程和页擦除类似，区别在于把 FLASH\_ECR 中的 HPER 位置 1，而不是把 FLASH\_CR 中的 PER 置 1。

### 整片擦除

可以用整片擦除命令一次擦除整个 Flash 户区，但信息块不会受这个命令影响，具体步骤如下：

- 检查 FLASH\_SR 中的 BSY 位，以确认上次操作已经结束
- 置 FLASH\_CR 寄存器中的 MER 位为 1
- 置 FLASH\_CR 寄存器中的 STRT 位为 1
- 等待 BSY 位归零
- 检查 EOP 标志位（如果 Flash 擦除成功会置位 EOP），然后软件清除该标志位

### 选项字节编程

选项字节的编程与常规用户地址不同，总共就是 36 个字（2 个写保护，1 个读保护，1 个硬件配置，8 个 Flash 数据加解密控制，8 个加解密 KEY，4 个调试时钟控制和 4 个用户数据）。解除 Flash 访问限制后，还需要针对 FLASH\_OPTKEYR 寄存器完成关键字写入操作。完成该操作后，FLASH\_CR 寄存器中的 OPTWRE 位会被置 1，然后就可以先置位 FLASH\_CR 中

的 OPTPG 位，再按半字单位写目标地址。同样会自动检查选项字节是否为 1，否则相关操作会被取消并且在 FLASH\_SR 中的 WRPRERR 位提示错误。编程操作结束后，会由 FLASH\_SR 寄存器的 EOP 位给出提示。

在编程操作开始前，LSB 值会自动补到 MSB，这会保证选项字节的值总是对的。步骤如下：

- 检查 FLASH\_SR 寄存器中的 BSY 位，以确保上次操作结束
- 解锁 FLASH\_CR 寄存器中的 OPTWRE 位
- 置 FLASH\_CR 寄存器中的 OPTPG 位为 1
- 写数据（半字）到目标地址
- 等待 BSY 位归零

读取并校验当读保护选项字节由保护状态被改成非保护状态时，会自动引发一次整片擦除，然后才改写读保护位数据。如果用户只想改写其他的字节，则不会引发整片擦除，这个机制用于保护 Flash 的内容。

### 擦除过程

选项字节的擦除过程如下：

- 检查 FLASH\_SR 寄存器中的 BSY 位，以确保上次操作结束
- 解锁 FLASH\_CR 寄存器中的 OPTWRE 位
- 置 FLASH\_CR 寄存器中的 OPTER 位为 1
- 置 FLASH\_CR 寄存器中的 STRT 位为 1
- 等待 BSY 位归零
- 读取并校验

## 4.2.4 读保护

将选项字节中的 RDP 字节置位，然后重新复位，读保护就被激活了。存在 Level0（无保护）到 Level2（最大限度）保护三个保护级别。系统存储区不受读保护字节的影响，但该区域不允许编程和擦除操作。Flash 存储器的保护级别和 RDP 选项字节及其补数内容的对应关系，如下表：

RDP 字节值	RDP 补码值	读保护级别
0xAA	0x55	Level 0
任意值，除 0xAA 和 0xCC 外	任意值（不要求互补）除 0x55 和 0x33 外	Level 1（默认）
0xCC	0x33	Level 2

### Level 0: 无保护

针对主 Flash 区域的读写和擦除操作都被允许，选项字节也全都可以操作。

### Level 1: 读保护

这是 RDP 选项字节被擦除之后的默认保护级别。对应的 RDP 值为除 0xAA 和 0xCC 以外的任意值或者其补数不正确。

- 用户模式：在用户模式下执行的代码允许对主 Flash 和选项字节做全部操作。
- Debug 模式：包括 boot RAM 和 boot loader 模式。在调试模式下或运行在 boot RAM 和 boot loader 状态下，主 Flash 区和备份寄存器均不允许访问。在该状态下，任何简单的读访问都会引起总线错误并引发硬件错误中断。主 Flash 区同时也禁止写和擦除操作，以防范恶意程序修改代码，任何尝试改写的操作都会引起 FLASH\_SR 中的 PGERR 标志置位。当 RDP 字节的内容有 0xAA 改为 Level 0 的级别会先执行整片擦除操作，并且备份寄存器的值也会被复位。

### Level 2: 无 debug

在这个级别上，Level1 的保护功能肯定都是有的，除此之外，CortexM0 的调试接口也被禁止了，以及从 RAM 启动、系统区启动等功能也都没有了。

在用户执行模式下，允许对主 Flash 区做全部操作，相反对于选项字节却只能读取和写入而不能做擦除。

此外，RDP 字节不能再改写，因此 Level2 这个保护级别永远不能清除掉，是一个不可恢复性的操作。当试图改写 RDP 字节时，FLASH\_SR 寄存器中的保护错误标志 WRPRERR 会被置位并引发一个中断。

保护状态和保护级别及运行模式对照表如下表：

区域	保护	用户代码执行	调试/从 RAM 启动/从系统区域启动
版权所有©深圳市航顺芯片技术研发有限公司			

	级别	读	写	擦除	读	写	擦除
主 Flash 区域	1	Yes	Yes	Yes	No	No	No(3)
	2	Yes	Yes	Yes	N/A(1)	N/A(1)	N/A(1)
系统区域 (2)	1	Yes	No	No	Yes	No	No
	2	Yes	No	No	NA(1)	N/A(1)	N/A(1)
选项字节	1	Yes	Yes(3)	Yes	Yes	Yes(3)	Yes
	2	Yes	Yes(4)	No	N/A(1)	N/A(1)	N/A(1)
备份寄存器	1	Yes	Yes	N/A	No	No	Yes
	2	Yes	Yes	N/A	N/A(1)	N/A(1)	N/A(1)

(1) 当 Level1/2 保护级别使能，调试口从 RAM 启动和从系统启动都被禁止

(2) 系统区是唯一在任何情况下可读的区域

(3) 当 RDP 被改成不保护时，主 Flash 会被擦除

(4) 所有的选项字节中，除 RDP 字节外都能被再次编程

#### 改变读保护级别

改变 RDP 的值到其他值（除 0xCC 以外）就可以轻松的从 Level 0 级迁移到 Level 1 级别。将 RDP 写成 0xCC，就可以直接进入 Level 2 级别。相反的，绕开整片擦除动作而进入 Level 0 级别是不可能的。在把 RDP 成功改写成 0xAA 之前，整片擦除动作已经启动了。

## 4.2.5 写保护

写保护以一个扇区为单位（4 页）来控制，配置选项字节中的 WRP 位，然后通过 FLASH\_CR 寄存器中的 OBL\_LAUNCH 位强制重新加载选项字节就可以使能这个保护。如果试图写入或擦除一个受保护的扇区，会引起 FLASH\_SR 中的 WRPRERR 标志位被置位。

#### 写保护的解除

解除写保护有 2 个应用例子可以提供：

- 例 1：在解除写保护后禁止读保护
  - 使用 FLASH\_CR 中的 OPTER 位擦除整个选项字节区域
  - 向 RDP 写入 0xAA 从而解除所有保护，这自然会引起整片擦除
  - 设置 FLASH\_CR 中的 OBL\_LAUNCH 位，引起选项字节(和新 WRP[1:0]位)重新加载写保护解除
- 例 2：在解除写保护后，读保护仍然有效，这种办法对使用用户 boot loader 进行在应用编程时很有用
  - 使用 FLASH\_CR 中的 OPTER 位擦除整个选项字节区域
  - 设置 FLASH\_CR 中的 OBL\_LAUNCH 位，引起选项字节(和新 WRP[1:0]位)重新加载写保护解除

## 4.2.6 选项字节的写保护

选项字节默认是写保护的并且任何时候都可读。为了对选项字节进行写/擦除操作，必须对 POTKEYR 顺序写入关键字。正确的关键字会引起 FLASH\_CR 中的 OPTWRE 置位，表明解锁成功。同样，通过对该位清零，能够再度禁止对选项字节的写操作。

## 4.2.7 Flash 数据加密

Flash 控制器内部有一个加解密模块用于加密用户存储在 Flash 中的程序和数据，用户可以选择以密文的方式存储或者以明文的方式存储。当用户使能数据加解密后，Flash 控制器会自动进行加解密运算，加解密过程对应用软件透明。如果用户使能 Flash 数据加密后，同样的程序在两颗不同芯片上实际存储的内容也不一样。加密使用的用户密钥为 64 位。  
版权所有©深圳市航顺芯片技术研发有限公司

芯片默认不使能 Flash 加解密。

在 Flash 的选项字中存储有加密/解密使能位和用户 KEY，在系统复位的时候 Flash 控制器会自动从 Flash 载入加密/解密使能标志和用户 KEY。另外还可以配置一组影子寄存器来改写加解密标志和用户 KEY，这是为了方便在通过调试口发程序的时候可以直接写入使能加密，写入密文到 Flash。如果已经把 KEY 保存到 Flash 选项字，然后再读选项字地址，则读到的值始终为 0xaaaa aaaa，以保证用户 KEY 不会泄露出去。

当使能加密后，只加密 Flash 主空间，不会加密 Flash 系统存储器和选项字部分。如果主空间的内容被加密后，但是没有使能解密，则 CPU 读到的是密文，会执行出错。如果主空间的内容没有被加密，但是使能解密了，则 CPU 读到的也是乱码，执行会出错。因此在程序执行时加密和解密必须同时使能或者同时不使能。

在使能 Flash 数据加解密后，如果应用程序读 Flash 刚擦除完成还没有写数据的地址，则读到的数据不是 0xffff ffff，而是一个乱码，但是这时应用程序可以成功编写数据到这些地址，并不会触发 PGERR。同理，在使能 Flash 数据加密后，CPU 读到的数据为 0xffff ffff 也不代表改地址没有被编写过数据。

#### 方法一：

- 往寄存器 0x40022078 写入 0x1357\_eca8（配置 ENCRY\_EN）
- 往寄存器 0x40022084 和 0x40022080 写入 UKEY，UKEY 的高 32 位存到 0x40022084
- 往 Flash 烧录程序
- 往 Flash 地址 0x1FFFF820 写入 0x1357\_eca8

例程：

```
FLASH->KEYR = 0x45670123 ;
FLASH->KEYR = 0xCDEF89AB ;
FLASH->OPTKEYR = 0x45670123 ;
FLASH->OPTKEYR = 0xCDEF89AB ;
FLASH->CR |= 0x00000010 ;
*((volatile u16 *) (0x1FFFF820)) = 0xeca8;
while( ( FLASH->SR & 0x00000001 ) == 0x00000001 ) ;
*((volatile u16 *) (0x1FFFF822)) = 0x1357;
while( ( FLASH->SR & 0x00000001 ) == 0x00000001 ) ;
FLASH->SR = 0x20 ;
FLASH->CR &= 0xfffffffefe ;
```

- 往 Flash 地址 0x1FFFF824 写入 0x2468\_db97

例程：

```
FLASH->KEYR = 0x45670123 ;
FLASH->KEYR = 0xCDEF89AB ;
FLASH->OPTKEYR = 0x45670123 ;
FLASH->OPTKEYR = 0xCDEF89AB ;
FLASH->CR |= 0x00000010 ;
*((volatile u16 *) (0x1FFFF824)) = 0xdb97;
while( ( FLASH->SR & 0x00000001 ) == 0x00000001 ) ;
*((volatile u16 *) (0x1FFFF826)) = 0x2468;
while( ( FLASH->SR & 0x00000001 ) == 0x00000001 ) ;
FLASH->SR = 0x20 ;
FLASH->CR &= 0xfffffffefe ;
```

- 往 Flash 地址 0x1FFFF828~0x1FFFF82f 写入 UKEY，UKEY 的高 byte 写到高地址

例程：

```
FLASH->KEYR = 0x45670123 ;
FLASH->KEYR = 0xCDEF89AB ;
FLASH->OPTKEYR = 0x45670123 ;
FLASH->OPTKEYR = 0xCDEF89AB ;
FLASH->CR |= 0x00000010 ;
```

版权所有©深圳市航顺芯片技术研发有限公司

```
while( ( FLASH->SR & 0x00000001 ) == 0x00000001 ) ;
*((volatile u16 *) (0x1FFFF82a)) = UKEY[31:16];
while( ( FLASH->SR & 0x00000001 ) == 0x00000001 ) ;
*((volatile u16 *) (0x1FFFF82c)) = UKEY[47:32];
while( ( FLASH->SR & 0x00000001 ) == 0x00000001 ) ;
*((volatile u16 *) (0x1FFFF82e)) = UKEY[63:48];
while( ( FLASH->SR & 0x00000001 ) == 0x00000001 ) ;
FLASH->SR = 0x20 ;
FLASH->CR &= 0xffffffe ;
```

**方法二:**

- 往 Flash 地址 0x1FFFF820 写入 0x1357\_eca8  
例程如方法一所示
- 往 Flash 地址 0x1FFFF824 写入 0x2468\_db97  
例程如方法一所示
- 往 Flash 地址 0x1FFFF828~0x1FFFF82f 写入 UKEY, UKEY 的高 byte 写到高地址  
例程如方法一所示
- 复位
- 往 Flash 烧录程序

**注意事项:**

- 往 Flash 地址 0x1FFFF828~0x1FFFF82f 写入 UKEY 后, 不能读出来校验, 因为往 Flash 地址 0x1FFFF828~0x1FFFF82f 写入 UKEY 后再读 0x1FFFF828~0x1FFFF82f 得到的值始终为 0xaaaaaaaa
- 往寄存器 0x40022084 和 0x40022080 写入 UKEY 后也不能读出来校验

## 4.3 Flash 中断

中断事件	事件标志	使能控制位
操作结束	EOP	EOPIE
写保护错误	WRPRERR	ERRIE
编程错误	PGERR	ERRIE

## 4.4 Flash 寄存器描述

### 4.4.1 Flash 访问控制寄存器 (FLASH\_ACR)

地址偏移: 0x00 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PRFTBS	PRFTBE	Res.	LATENCY[2:0]		
										r	rw		rw	rw	rw

位 31:6 保留, 必须保留复位值

位 5 PRFTBS: 预取缓冲区状态该位提供预取缓冲区的状态; 0: 预取缓冲区被禁止; 1: 预取缓冲区被使能

位 4 PRFTBE: 预取缓冲区使能; 0: 禁止预取指; 1: 使能预取指

版权所有©深圳市航顺芯片技术研发有限公司



位 3 保留，必须保留复位值

位 2:0 LATENCY[2:0]: 等待周期；本位预设 HCLK 周期和 Flash 访问时间的比率关系；

000: 零等待周期，适用于  $0 < \text{HCLK} \leq 24\text{MHz}$ ；

001: 1 个等待周期，适用于  $24\text{MHz} < \text{HCLK} \leq 48\text{MHz}$

010: 2 个等待周期，适用于  $48\text{MHz} < \text{HCLK} \leq 72\text{MHz}$

011: 3 个等待周期

100: 7 个等待周期

101: 9 个等待周期

110: 19 个等待周期

111: 39 个等待周期

LATENCY 配置为 011~111 适用于 CPU 可以在极低频率运行的应用程序，通过配置大的等待周期可以降低整个芯片的功耗。

## 4.4.2 Flash 关键字寄存器

地址偏移: 0x04    复位值: xxxx xxxx  
 所有寄存器位全部只写, 如果读之会返回 0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FKEYR[31:16]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FKEYR[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w		

位31:0    FKEYR: 关键字  
 该位用于输入关键字以解锁Flash。

## 4.4.3 Flash 选项关键字寄存器 (FLASH\_OPTKEYR)

地址偏移 : 0x08    复位值 : xxxx xxxx  
 所有寄存器位全部只写, 如果读之会返回 0。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
OPTKEYR[31:16]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OPTKEYR[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

Bits 31:0    OPTKEYR: 选项字节关键字, 该位用于输入关键字以解锁 OPTWRE.

## 4.4.4 Flash 状态寄存器 (FLASH\_SR)

地址偏移 : 0x0C    复位值 : 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	EOP	WRPRT ERR	Res.	PG ERR	Res.	BSY
										rw	rw		rw		r

- Bits31:6 保留, 必须保留复位值
- Bit 5    EOP: 操作结束; 当Flash 操作(写/擦除)完成时由硬件置位。软件写 1 后可清零。  
 Note: 只有成功的写或擦除操作才会由硬件置位 EOP。
- Bit 4    WRPRTERR: 写保护错误标志, 当出现对写保护区域的写操作时被硬件置位。软件写 1 后可清零
- Bit 3    保留, 必须保留复位值
- Bit 2    PGERR: 写入错误标志;  
 半字编程时, 如果被编程区域的值不为 '0xFFFF', 或者字编程时, 如果被编程区域的值不为 '0xffff ffff', 则执行写入操作时被硬件置位。软件写 1 后可清零
- Bit 1    保留, 必须保留复位值
- Bit 0    BSY: 忙标志  
 该位标明 Flash 操作处于过程中。当开始 Flash 操作的时候被硬件置位, 当操作结束时或发生错误时被硬件清零。





深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

---

## 4.4.5 Flash 控制寄存器 (FLASH\_CR)

地址偏移: 0x10      复位值: 0x0000 0080

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	FORCE OPTLOAD	EOPIE	Res.	ERRIE	OPTWR E	Res.	LOCK	STRT	OPTER	OPT PG	Res.	MER	PER	PG
		rw	rw		rw	rw		rw	rw	rw	rw		rw	rw	rw

(表中第 13 位名字改为 OBL\_LAUNCH)

Bits 31:14 保留, 必须保留复位值

Bit 13 OBL\_LAUNCH: 选项字节强制更新

当被写为 1 时, 该位强制选项字节的重加载, 该操作会引起系统复位。

0: 无效

1: 有效

Bit 12 EOPIE: 操作结束中断使能

该位使能操作结束中断, 使得 FLASH\_SR 中的 EOP 位变成 1 的时候产生中断请求

0: 中断禁止

1: 中断使能

Bit 11 保留, 必须保留复位值

Bit 10 ERRIE: 错误中断使能

该位使能操作错误中断, 使得 FLASH\_SR 中的 PGERR/WRPRERR 位变成 1 的时候产生中断请求。

0: 中断禁止

1: 中断使能

Bit 9 OPTWRE: 选项字节写使能

该位为 1 时, 选项字节即允许改写。对 FLASH\_OPTKEYR 寄存器写入正确的关键字序列就可以将它置 1。该位可软件清零。

Bit 8 保留, 必须保留复位值

Bit 7 LOCK: 锁定 Flash 标志

只能写 1。当该位为 1 时, 表明 Flash 为锁定状态。该位可以解锁时序来清零, 当发现解锁不成功时, 该位就一直为 1 了, 除非下次复位重新操作。

Bit 6 STRT: 启动

该位会触发一个擦除操作, 仅由软件置 1, 仅会在 BSY 被清零时清零。

Bit 5 OPTER: 选项字节擦除

选项字节擦除时选择

Bit 4 OPTPG: 选项字节写入

选项字节写入时选择

Bit 3 保留, 必须保留复位值

Bit 2 MER: 整片擦除

整片擦除时选择

Bit 1 PER: 页擦除

页擦除时选择

Bit 0 PG: 半字写入

Flash 写入时选择

## 4.4.6 Flash 地址寄存器 (FLASH\_AR)

地址偏移 : 0x14 复位值 : 0x0000 0000

本寄存器由硬件根据当前和上次操作的地址更新。对于页擦除操作，该寄存器该由软件来更新以便瞄准要擦除的页。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FAR[31:16]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	6	5	4	3	2	1	0	
FAR[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

Bits 31:0 FAR: Flash 地址

当 PG 位被选中时，选择待写入的地址，或当 PER 位被选中时，选择待擦除的页。

## 4.4.7 Flash 选项字节寄存器 (FLASH\_OBR)

地址偏移 : 0x1C 复位值 : 0xFFFF XX0X

本寄存器的复位值取决于选项字节的写入值，OPTERR 位的复位值取决于复位时选项字节加载环节中比较选项字节及其补码的结果。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATA1								DATA0							
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.		VDDA_MONITOR	nBOOT1	Res.	nRST_STDBY	nRST_STOP	WDG_SW	Res.	Res.	Res.	Res.	Res.	RDPRT[1:0]		OPTERR
		r	r		r	r	r						r	r	r

Bits 31:24 Data1

Bits 23:16 Data0

Bits 15:8 User option bytes:

- Bit15 :reserved
- Bit14 :reserved
- Bit13 :VDDA\_MONITOR
- Bit12 :nBOOT1
- Bit11 :reserved
- Bit10 :nRST\_STDBY
- Bit9 :nRST\_STOP
- Bit8 :WDG\_SW

Bits 7:3 保留，必须保留复位值

Bit 2:1 RDPRT[1:0]: Read protection level status

00:保护状态,当置位时,表明当前处于 Level0 保护状态

01:保护状态,当置位时,表明当前处于 Level1 保护状态



# 深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

---

11: 保护状态, 当置位时, 表明当前处于 Level2 保护状态

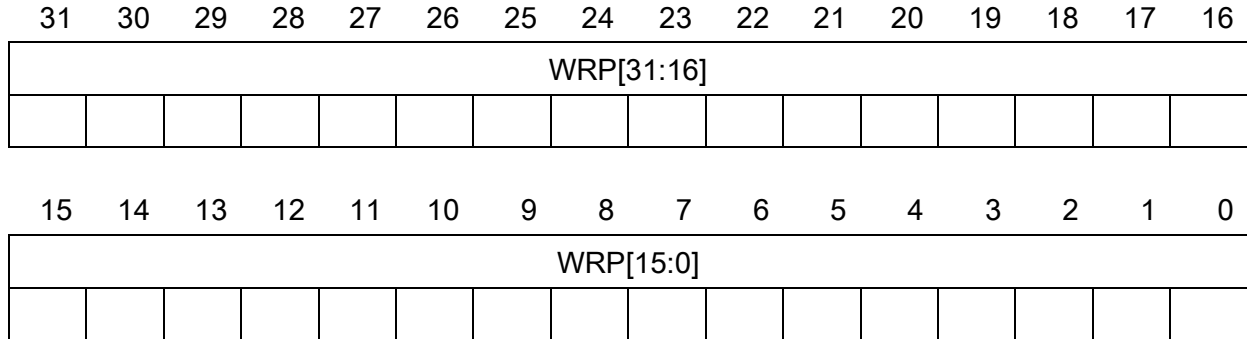
Bit 0

OPTERR: 选项字节错误, 当置位时, 表明加载选项字节发现互补关系不成立。

## 4.4.8 Flash 写保护寄存器 (FLASH\_WRPR)

地址偏移：0x20    复位值：0xXXXX XXXX

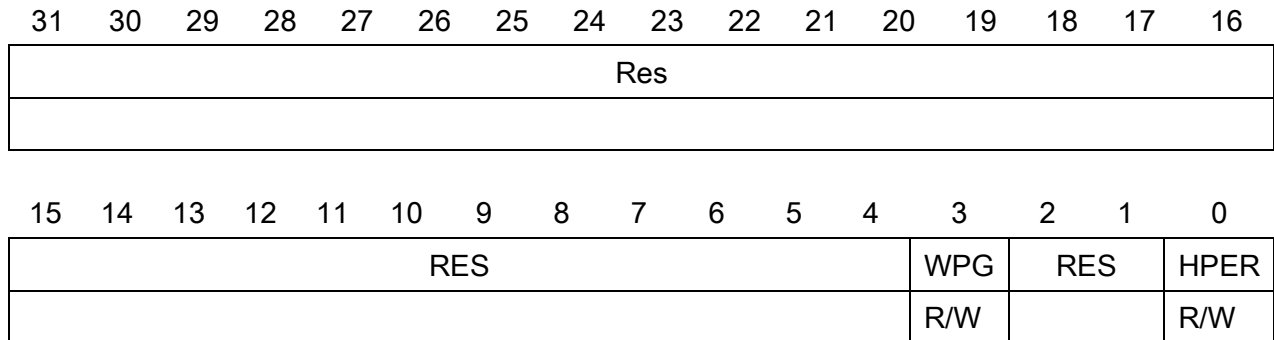
本寄存器的复位值取决于选项字节的写入值



Bits 31:0    WRP: 写保护, 保持由 OBL 载入的写保护选项字。

## 4.4.9 Flash 控制寄存器 2 (FLASH\_ECR)

地址偏移：0x70    复位值：0x0000 0000



Bits 31:14, 2:1 保留, 必须保留复位值

Bit 3    WPG: 字编程

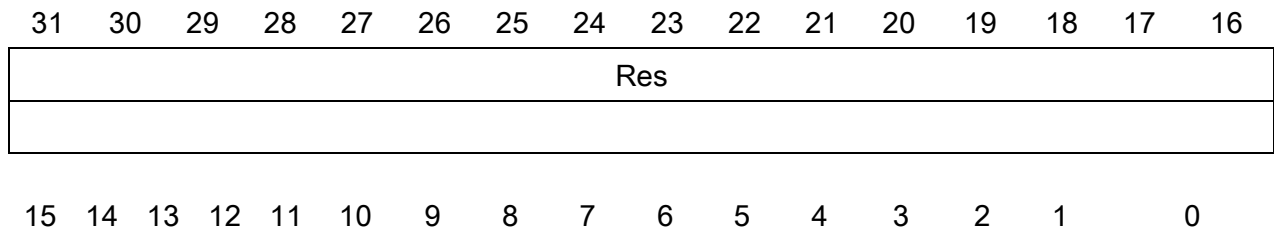
Bit 0    HPER: 半页擦除

Note: WPG, HPER, PG, PER, MER, OPTPG, OPTER 同一个时刻只能有一个位被置一。

## 4.4.10 Flash 数据加密控制寄存器 (ENCRY\_CTL)

地址偏移：0x78    复位值：0x0000 000X

ENCRY\_EN 的复位值有选项字决定。



Res	ENCRY_EN
	R/W

Bits 31:1 保留，必须保留复位值

Bit 0 ENCRY\_EN: 当Flash选项字地址 0x1FFF\_F820 中的值为 0x1357\_eca8 时，ENCRY\_EN 的复位值为 1，否则其复位值为 0。另外，如果软件向 ENCRY\_CTL 寄存器写入值 0x1357\_eca8 也会置位 ENCRY\_EN，如果软件写入的值不是 0x1357\_eca8，则把 ENCRY\_EN 清零。

#### 4.4.11 Flash 数据加密控制寄存器 (DECRY\_CTL)

地址偏移 : 0x7c 复位值 : 0x0000\_000X

ENCRY\_EN 的复位值有选项字决定。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res															DECRY_EN
															R/W

Bits 31:1 保留，必须保留复位值

Bit 0 DECRY\_EN: 当Flash选项字地址 0x1FFF\_F824 中的值为 0x2468\_db97 时，DECRY\_EN 的复位值为 1，否则其复位值为 0。另外，如果软件向 DECRY\_CTL 寄存器写入值 0x2468\_db97 也会置位 DECRY\_EN，如果软件写入的值不是 0x2468\_db97，则把 DECRY\_EN 清零。

#### 4.4.12 Flash 密钥寄存器 1 (UKEY1)

地址偏移 : 0x80 复位值 : 0x0000\_0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
UKEY[31:16]															
W															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UKEY[15:0]															
W															

Bit 31:0 UKEY[31:16]: Flash 数据加密的用户密钥低 32 位。

系统复位时，Flash 控制器会自动把选项字中的密钥低 32 位载入到 UKEY1 寄存器，但是本寄存器软件不可读，软件读时返回值始终为 0。



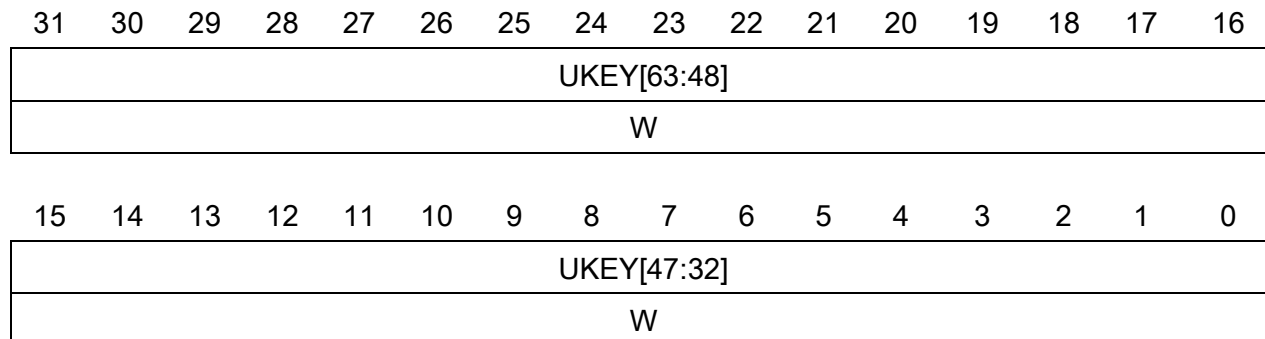
深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

---

## 4.4.13 Flash 密钥寄存器 2 (UKEY2)

地址偏移 : 0x80    复位值 : 0x0000 0000



Bit 31:0 UKEY[63:32]: Flash 数据加密的用户密钥高 32 位。

系统复位时, Flash 控制器会自动把选项字中的密钥高 32 位载入到 UKEY2 寄存器, 但是本寄存器软件不可读, 软件读时返回值始终为 0。

软件可以向 UKEY2 和 UKEY1 寄存器写入不同值来改写密钥。尤其适合在芯片初始化时, 还没有配置 Flash 选项字中的密钥, 但同时想把数据加密后下载到 Flash 的应用场合。这种场景中, 在芯片复位后, 用户在开始下载数据之前, 先向 UKEY2 和 UKEY1 寄存器写入密钥, 然后开始下载 Flash 数据, 最后再把密钥写入到选项字对应地址。这样下一次芯片复位时就能从选项字中载入正确的密钥, 并解密存储在芯片内 Flash 中的内容。

## 4.5 Flash 选项字节描述

共有 9 个选项字节, 这些选项由终端用户的应用需求配置。配置示例: 看门狗是由硬件还是软件启动的模式配置。前面 4 个选项字以补码和选项字节组合的形式存储, 一个 32 位字分离出如下表的选项字节:

31-24	23-16	15 -8	7-0
选项字节 1 补码	选项字节 1	选项字节 0 补码	选项字节 0

在选择字的内容更新后, 需要系统复位后才能生效。可以通过置位 OBL\_LAUNCH 或者除法 NRST PAD 产生系统复位。选项字节结构

Address	[31:24]	[23:16]	[15:8]	[7:0]
0x1FFF F800	nUSER	USER	nRDP	RDP
0x1FFF F804	nData1	Data1	nData0	Data0
0x1FFF F808	nWRP1	WRP1	nWRP0	WRP0
0x1FFF F80C	nWRP3	WRP3	nWRP2	WRP2
0x1FFF F810 ~0x1FFF F81C	保留			
0x1FFF F820	ENCRY_CTL			
0x1FFF F824	DECRY_CTL			
0x1FFF F828	UKEY[31:0]			
0x1FFF F82C	UKEY[63:32]			
0x1FFF F830 ~0x1FFF F83C	保留			
0x1FFF F840	DBGCLK_CTL			



## 选项字节描述

闪存存储器地址	选项字节
0x1FFF F800	位 [31:24]: nUSER 位 [23:16]: USER 用户选项字节 (存于 FLASH_OBR[15:8]) 该字节用于配置如下特性: - 选择看门狗事件: 硬件还是软件。 - 当进入停止模式时复位事件。 - 当进入待机模式时复位事件。 位 23 : 保留 位 22 : 保留。值必须为 1。 位 21 : VDDA_MONITOR 0 : VDDA 电源电压监控失能 1 : VDDA 电源电压监控使能 位 20 : nBOOT1, 连同 BOOT0 引脚, 选择从主闪存存储器, SRAM 或系统内存启动。 位 19 : 保留 位 18 : nRST_STDBY 0: 当进入待机模式产生复位 . 1: 不产生复位 位 17 : nRST_STOP 0: 当进入停机模式产生复位 1: 不产生复位 位 16: WDG_SW 0: 硬件看门狗 1: 软件看门狗 位 [15:8]: nRDP 位 [7:0]: RDP: 读保护选项字节 该字节的值决定闪存存储器保护级别 0xAA : 水平 0 0xFF (除了 0xAA 和 0xCC): 水平 1 0xCC : 水平 2
0x1FFF F804	Datax: 两字节的用户数据。这些地址可由选项字节编程过程进行编程 位 [31:24]: nData1 位 [23:16]: Data1 (存于 FLASH_OBR[31:24]) 位 [15:8]: nData0 位 [7:0]: Data0 (存于 FLASH_OBR[23:16])
0x1FFF F808	WRPx: 闪存存储器写保护选项字节 位 [31:24]: nWRP1 位 [23:16]: WRP1 (存于 FLASH_WRPR[15:8]) 位 [15:8]: nWRP0 位 [7:0]: WRP0 (存于 FLASH_WRPR[7:0]) 0: 写保护使能 1: 写保护失能
0x1FFF F80C	WRPx: 闪存存储器写保护选项字节 位 [31:24]: nWRP3 位 [23:16]: WRP3 (存于 FLASH_WRPR[31:24]) 位 [15:8]: nWRP2 位 [7:0]: WRP2 (存于 FLASH_WRPR[23:16]) 0: 写保护使能 1: 写保护失能
0x1FFF F820	ENCRY_CTL: Flash 数据加密使能控制 0x1357_eca8: 使能 Flash 数据加密 其它值: 关闭 Flash 数据加密
0x1FFF F824	DECRY_CTL: Flash 数据解密使能控制 0x2468_db97: 使能 Flash 数据解密 其它值: 关闭 Flash 数据解密



# 深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

0x1FFF F828	UKEY[31:0]: 用户秘钥低 31 位
0x1FFF F82C	UKEY[63:32]: 用户秘钥高 31 位
0x1FFF F840	DBGCLK_CTL: 0x1234_bcde: 关闭芯片内部调试组件的时钟 其它值: 使能芯片内部调试组件的时钟

每次系统复位后，选项字节装载机 (OBL) 读信息块数据并且存储这些数据到相应的选项字节寄存器 (FLASH\_OBR) 和闪存保护寄存器 (FLASH\_WRP) 中。每个选项字节都有其值的补码数据同样存放在信息块中，其目的用于校验选项字节的正确性。当选项字节装载后，CPU 会检查选项字节的正确性，若选项字节与其补码比较不一致时，会产生选项字节校验错 (OPTERR) 信息。当比较错产生后，CPU 会强制相应的选项字节值变为 0xFF。当选项字节与其补码都为 0xFF (擦除状态) 时，CPU 就不会比较其与补码的差异。

## 5 寄存器

### 5.1 CRC 寄存器

#### 5.1.1 数据寄存器(CRC\_DR)

地址偏移: 0x00      复位值: 0xFFFF FFFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DR[31:16]															
rw															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DR[15:0]															
rw															

Bits 31:0 DR[31:0]: 数据寄存器位

该寄存器用于接收待计算的新数据，直接将其写入即可。读取该寄存器得到的则是上次 CRC 计算的结果。如果数据不足 32 位，则读写到的正确数据只针对有意义的位。

#### 5.1.2 独立数据寄存器 (CRC\_IDR)

地址偏移: 0x04      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	IDR[7:0]							
								rw							

Bits 31:8 保留，必须保持0

Bits 7:0 IDR[7:0]: 通用目的的 8 位数据寄存器位 这些位可以当作一个字节的临时存储。该寄存器不受CRC\_CR 寄存器中的RESET 位所引发的复位动作的影响。

#### 5.1.3 控制寄存器 (CRC\_CR)

地址偏移: 0x8      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	REV_O UT	REV_IN[1:0]		Res.	Res.	Res.	Res.	RESET
								rw	rw	rw					rs

Bits 31:5 保留，必须保持 0

版权所有©深圳市航顺芯片技术研发有限公司

- Bit 7 REV\_OUT: 翻转输出数据 该位控制输出数据的翻转  
0: 不翻转  
1: 翻转
- Bits 6:5 REV\_IN[1:0]: 翻转输入数据 该位控制输入数据的翻转  
00: 不翻转  
01: 按字节为单位翻转  
10: 按半字为单位翻转  
11: 按字为单位翻转,
- Bits 4:3 保留, 必须保持0
- Bits 2:1 保留, 必须保持0
- Bit 0 RESET: 复位控制, 该位用来复位整个 CRC 计算单元, 并将 CRC\_INIT 寄存器中的值更新到当前计算状态中, 由软件置位, 由硬件清零。

## 5.1.4 CRC 初值寄存器 (CRC\_INIT)

地址偏移: 0x10      复位值: 0xFFFF FFFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CRC_INIT[31:16]															
rw															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CRC_INIT[15:0]															
rw															

Bits 31:0 CRC\_INIT: CRC 初值预置, 该寄存器用来设置 CRC 的初值。

## 5.2 PWR 寄存器

丰富的外部唤醒源.

- 一共 6 个外部唤醒 pin 用于 Standby mode 唤醒,且均可以配置极性.
- I2C1/I2C2 均支持 STOP 下收取数据唤醒.
- 有特殊配置以支持 I2C1 在 Standby mode 下也能收数据唤醒 MCU

### 5.2.1 电源控制寄存器 (PWR\_CR)

偏移地址: 0x00      复位值: 0x0000 0000 (从待机模式唤醒时清除)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	DBP	PLS[2:0]			PVDE	CSBF	CWUF	PDDS	LPDS
							rw	rw	rw	rw	rw	rc_w1	rc_w1	rw	rw

位31:9 保留, 必须保持为复位值。

位8 DBP: 取消备份域的写保护

在复位后, RTC 和后备寄存器处于被保护状态以防意外写入。设置这位允许写入这些寄存器。

版权所有©深圳市航顺芯片技术研发有限公司

- 0: 禁止写入RTC 和后备寄存器
- 1: 允许写入RTC 和后备寄存器注:
- 位7:5 PLS[2:0]: PVD 电平选择.  
软件设置这些位用于选择可编程电压检测器的电压阈值。
  - 000: 2.2V
  - 001: 2.3V
  - 010: 2.4V
  - 011: 2.5V
  - 100: 2.6V
  - 101: 2.7V
  - 110: 2.8V
  - 111: 2.9V
- 位4 PVDE: 电源电压检测使能, 该位用软件设置或清除。
  - 0: PVD 失能
  - 1: PVD 使能
- 位3 CSBF: 清除待机标志, 该位始终读数为0。
  - 0: 无效
  - 1: 清除 SBF 待机标志 (写)。
- 位 2 CWUF: 清除唤醒标志, 该位始终读数为0。
  - 0: 无效
  - 1: 清除WUF 唤醒标志, 置1 后2 个系统时钟周期清除WUF( 写)
- 位1 PDDS: 掉电深睡眠, 该位用软件设置或清除, 与LPDS 位协同工作。
  - 0: 当CPU 进入深睡眠时进入停机模式, 调压器的状态由LPDS 位控制。
  - 1: 当CPU 进入深睡眠时进入待机模式。
- 位0 LPDS: 深睡眠下的低功耗, 该位用软件设置或清除, 与PDDS 位协同工作。
  - 0: 在停机模式下电压调节器开启
  - 1: 在停机模式下电压调节器处于低功耗模式

## 5.2.2 电源控制/状态寄存器 (PWR\_CSR)

偏移地址: 0x04 复位值: 0x0000 0000 (从待机模式下唤醒时该值不被清除)

与标准的 APB 读相比, 读此寄存器需要额外的 APB 周期

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	EWUP 2	EWUP 1	Res	Res	Res	Res	Res	PVDO	SBF	WUF
						rw	rw						r	r	r

位 31:10 保留, 必须保持为复位值。

位 9 EWUP2: 使能 WKUP2 引脚, 该位用软件设置或清除

0: WKUP2 引脚作为通用IO 口。WKUP2 引脚上的事件不能将CPU 从待机模式唤醒。

1: WKUP2 引脚用于将CPU 从待机模式唤醒,

- PWR\_WUP\_POL:WUPOL2 = 0 时, WKUP2 引脚被强置为输入下拉的配置(WKUP2 引脚上的上升沿将系统从待机模式唤醒)
- PWR\_WUP\_POL:WUPOL2 = 1 时, WKUP2 引脚被强置为输入上拉的配置(WKUP2 引脚上的下降沿将系统从待机模式唤醒)
- 位8 EWUP1: 使能WKUP1 引脚, 该位用软件设置或清除  
 0: WKUP1 引脚作为通用IO 口.WKUP1 引脚上的事件不能将CPU 从待机模式唤醒。  
 1: WKUP1 引脚用于将CPU 从待机模式唤醒,  
 PWR\_WUP\_POL:WUPOL1 = 0 时, WKUP1 引脚被强置为输入下拉的配置(WKUP1 引脚上的上升沿将系统从待机模式唤醒)  
 PWR\_WUP\_POL:WUPOL1 = 1 时, WKUP1 引脚被强置为输入上拉的配置(WKUP1 引脚上的下降沿将系统从待机模式唤醒)
- 位7:3 保留, 必须保持为复位值。
- 位2 PVDO: PVD 输出  
 该位只能由硬件设置和清除。它仅PVD 使能(PVDE=1) 的情况下有效。  
 0: VDD/VDDA 高于由PLS[2:0] 选定的PVD 阈值。  
 1: VDD/VDDA 低于由PLS[2:0] 选定的PVD 阈值。
- 位1 SBF: 待机标志  
 该位由硬件设置, 只能由 POR/PDR(上电/掉电复位)或设置电源控制寄存器(PWR\_CR)的 CSBF 位清除。  
 0: 系统不在待机模式  
 1: 系统进入待机模式
- 位 0 WUF: 唤醒标志  
 该位由硬件设置, 并只能由 POR/PDR(上电/掉电复位)或设置电源控制寄存器(PWR\_CR)的 CWUF 位清除。  
 0: 没有唤醒事件发生  
 1: 从WKUP 或RTC 闹钟产生一个唤醒事件。

### 5.2.3 WKUP 引脚极性控制寄存器 (PWR\_WUP\_POL)

偏移地址: 0x34 复位值: 0x0000 0000 (从待机模式下唤醒时该值不被清除)

与标准的 APB 读相比, 读此寄存器需要额外的 APB 周期

**NOTE : 当对应的 EWUP<sub>x</sub>=1 时, 禁止设置对应的寄存器.**

**只有当对应的 EWUP<sub>x</sub> = 0 时, 才能设置相应的寄存器.**

15	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
												WUPOL 2	WUPOL 1			
												RW	RW			

位 31:2 保留, 必须保持为复位值。

WUPOL2: WKUP2 唤醒极性选择, 该位用软件设置或清除。(EWUP2=1 时有效)

0: WKUP2 引脚被强置为输入下拉的配置(WKUP2 引脚上的上升沿将系统从待机模式唤醒)



# 深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

---

1: WKUP2 引脚被强置为输入上拉的配置(WKUP2 引脚上的下降沿将系统从待机模式唤醒)

WUPOL1: WKUP1 唤醒极性选择, 该位用软件设置或清除。(EWUP1=1 时有效)

0: WKUP1 引脚被强置为输入下拉的配置(WKUP1 引脚上的上升沿将系统从待机模式唤醒)

1: WKUP1 引脚被强置为输入上拉的配置(WKUP1 引脚上的下降沿将系统从待机模式唤醒)

## 5.2.4 Standby 模式下掉电检测 PDR 控制寄存器 (PWR\_PORPDR\_CFG)

偏移地址: 0x3C      复位值: 0x0000 0000 (从待机模式下唤醒时该值不被清除)

与此寄存器只允许按照 Halfword/word 方式写入, 尝试读取只会返回 0x00000000

通过设置此寄存器, 将在 Standby 模式下关闭掉电检测 PDR, 以进一步降低待机功耗。

15   14   13   12   11   10   9   8   7   6   5   4   3   2   1   0

KEY																STB2
00																0
R0																R0W

位 31:16 保留, 必须保持为复位值。

KEY: 用于解锁 STB2 设置。

必须以 Halfword/word 方式按照如下顺序设置 PWR\_PORPDR\_CFG。

1. 写入 0x0000 解锁。
2. 设置 STB2 位为 1, KEY 写入 0x00.
3. 写入 0x5500
4. 写入 0xAA00
5. 写入 0x5A00
6. 写入 0xA500
7. 写入 0xC800
8. 写入 0x8C00
9. 写入 0x6900
10. 写入 0x9600
11. 设置生效

**注, 在序列中写入其它值将直接锁定序列且 PDR 不会关闭。写入 0x0000 解锁。**

STB2: 设置该位将在 Standby 模式下使 PDR ON/OFF

0: PDR ON。

1: PDR OFF。

## 5.2.5 RUN 模式下内部 LDO 控制寄存器 (PWR\_LDO)

偏移地址: 0x40      复位值: 0x00002538

通过设置此寄存器, 将在 RUN 模式下控制内核电压。

15   14   13   12   11   10   9   8   7   6   5   4   3   2   1   0

res	res	res	res	res	res	res	res	res	res	res	res	res	res	res	res	sw_v15
-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	--------





0	0	1	0	0	1	0	1	0	0	1	1	1	0	0	0
RW															

位 31:16 保留，必须保持为复位值。

位 15:4 保留，必须是 0x253。

sw\_v15: LDO 电压设置:

4b0000 : 1.212v (不推荐设置)

4b0001 : 1.251v

4b0010 : 1.291v

4b0011 : 1.330v

4b0100 : 1.369v

4b0101 : 1.409v

4b0110 : 1.449v

4b0111 : 1.488v (默认)

4b1000 : 1.530v

4b1001 : 1.568v

4b1010 : 1.606v

4b1011 : 1.643v

4b1100 : 1.682v

4b1101 : 1.718v

4b1110 : 1.754v

4b1111 : 1.787v (不推荐设置)

**注意:** 适当降低电压可以降低动态功耗。但可能导致程序跑飞。

适当升高电压可以提高最高速度(超频)但会导致发热和寿命减少。

## 5.2.6 STOP 模式下内部 LDO 控制寄存器 (PWR\_LDO\_LOW)

偏移地址: 0x44      复位值: 0x000020B8

通过设置此寄存器，将在 STOP 模式下控制内核电压。

15   14   13   12   11   10   9   8   7   6   5   4   3   2   1   0

res		res		res			res	res	res			sw_v15_low			
0	0	1	0	0	0	0	0	1	0	1	1	1	0	0	0
RW															

位 31:16 保留，必须保持为复位值。

位 15:4 保留，必须是 0x20B。

sw\_v15\_low: 进入 STOP 模式后 LDO 电压设置:

4b0000 : 1.212v (不推荐设置)

4b0001 : 1.251v

4b0010 : 1.291v

- 4b0011 : 1.330v
- 4b0100 : 1.369v
- 4b0101 : 1.409v
- 4b0110 : 1.449v
- 4b0111 : 1.488v (默认)
- 4b1000 : 1.530v
- 4b1001 : 1.568v
- 4b1010 : 1.606v
- 4b1011 : 1.643v
- 4b1100 : 1.682v
- 4b1101 : 1.718v
- 4b1110 : 1.754v
- 4b1111 : 1.787v (不推荐设置)

**注意：**适当降低电压可以降低 STOP 模式下的待机功耗，但电压过低可能无法唤醒。

## 5.2.7 Standby 模式下 I2C 唤醒地址寄存器 (PWR\_I2CWUP\_OA\_CFG)

偏移地址: 0x60      复位值: 0x00000000

此寄存器用于设置 I2C 作为从机时的地址，在 Standby 模式下可以通过响应总线地址实现唤醒。

STOP 模式下请勿使能此功能。

具体使用方法，请参考相关应用手册。

15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

OAEN	-				MSK			OA[7:1]							-
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
W	-				W			W							-

位 31:16 保留，必须保持为复位值。

**OAEN**：启用 I2C 帧头检测，当处于 STANDBY 模式下时，将检测 I2C START condition，匹配地址是否和 OA[7:1] 一致。

**MSK**：屏蔽 OA7~1

000：不屏蔽。收到地址与 OA[7:1] 匹配时即唤醒。

001：屏蔽 OA[1] 收到地址与 OA[7:2] 匹配时即唤醒。

010：屏蔽 OA[2:1] 收到地址与 OA[7:3] 匹配时即唤醒。

011：屏蔽 OA[3:1] 收到地址与 OA[7:4] 匹配时即唤醒。

100：屏蔽 OA[4:1] 收到地址与 OA[7:5] 匹配时即唤醒。

101：屏蔽 OA[5:1] 收到地址与 OA[7:6] 匹配时即唤醒。

110：屏蔽 OA[6:1] 收到地址与 OA[7] 匹配时即唤醒。

111：屏蔽 OA[7:1] 收到任何地址都会唤醒，除非 I2C 协议规定的一些保留地址。

**OA[7:1]**：响应地址设置。

## 5.2.8 Standby 模式下 I2C 地址匹配寄存器 (PWR\_I2CWUP\_ADDCODE)

偏移地址: 0x64      复位值: 0x00000000

通过此寄存器, 可以在唤醒后, 查看是否在 Standby 模式下有 I2C 地址匹配事件。以及具体匹配的地址。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OAEN_R	ADDRF	-						ADDCODE[7:1]							DIR	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
R	R	-						R								

位 31:16 保留, 必须保持为复位值。

**OAEN\_R:**检查 PWR\_I2CWUP\_OA\_CFG:OAEN 的值。

**ADDRF:** 若地址匹配, 则此位置 1. 清除 PWR\_I2CWUP\_OA\_CFG:OAEN 可清除 ADDRDF

**ADDCODE[7:1]:** 记录地址匹配事件时, 匹配到的地址。

**DIR:** 地址匹配时的方向:

DIR = 0, 接收数据, SLAVE 接收模式.

DIR = 1, 发送数据, SLAVE 发送模式.

## 5.3 RCC 寄存器

HSI 和 HSI14 来自同一个输出频率为 56MHz 的内部振荡器, 因此在使用 HSI 或 HSI14 其中一个时钟时, 不能通过把另一个时钟源关闭来降低功耗。

HSI 可以作为 PLL 前置分频的输入, 因此在使用 HSI-PLL 时, 能配置出更丰富的时钟频率。

内部振荡器输出的 56MHz 时钟, 和分频后的 HSI、HSI14 都可以被选择作为 SYSCLK。

LSI、LSE 可以被选择作为 SYSCLK。

增加时钟源: GPIO 输入时钟。

增加可选 GPIO 输入时钟、SYSCLK 作为 FLITFCLK 的时钟源。

增加可选 PCLK 作为 I2C 的时钟源。

### 5.3.1 时钟控制寄存器 (RCC\_CR)

偏移地址: 0x00      复位值: 0x0000 XX83

X 表示未定义访问: 无等待状态, 字、半字和字节访问

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
	Res	Res	Res	Res	Res	Res	PLL RDY	PLLON	Res	Res	Res	Res	CSS ON	HSE BYP	HSE RDY	HSE ON
							r	rw					rw	rw	r	rw
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	HSICAL[7:0]							HSITRIM[4:0]					Res	HSI RDY	HSION	
	r	r	r	r	r	r	r	r	rw	rw	rw	rw	rw		r	rw

版权所有©深圳市航顺芯片技术研发有限公司

- 位31:26 保留, 必须保持为复位值。
- 位25 PLLRDY: PLL 时钟就绪标志硬件置, 1 表明 PLL 被锁定。  
0: PLL 未锁定  
1: PLL 锁定
- 位24 PLLON: PLL 使能, 由软件设置或清零。  
当进入停止或待机模式时由硬件清零。当 PLL 时钟正做为系统时钟或被选用将做为系统时钟时, 该位不能被清零。  
0: PLL 关闭  
1: PLL 使能
- 位23:20 保留, 必须保持为复位值
- 位 19 CSSON: 时钟安全系统使能  
软件设置或清零。当 CSSON=1, HSE 振荡器就绪时, 时钟检测器由硬件打开, 当检测到 HSE 时钟错误时清零。  
0: 时钟检测器关闭  
1: 时钟检测器打开(假如 HSE 就绪, 时钟检测器打开。若未就绪则关闭)。
- 位18 HSEBYP: 外部高速时钟旁路  
由软件设置和清零。外部时钟必须用 HSEON=1 打开, HSEBYP 位只能在 HSE 振荡器关闭的情况下使用。  
0: HSE 晶体振荡器无旁路  
1: HSE 晶体振荡器旁路
- 位 17 HSERDY: HSE 时钟就绪标志  
由硬件设置, 表明 HSE 振荡器是否稳定。当 HSEON 清零后, 该位需要 6 个 HSE 振荡器周期才清零。  
0: HSE 振荡器未就绪  
1: HSE 振荡器就绪
- 位 16 HSEON: HSE 时钟使能  
由软件设置和清零。当进入停止或待机模式后由硬件清除并停止 HSE 振荡器。当直接或简接使用 HSE 时钟时, 该位不能被清零。  
0: HSE 振荡器关闭  
1: HSE 振荡器开启
- 位15:8 HSICAL[7:0]: HSI 时钟校准, 在启动时这些位被自动初始化为出厂值校准值。
- 位 7:3 HSITRIM[4:0]: HSI 时钟调整  
这些位在 HSICAL[7:0]的基础上, 让用户可以输入一个调整数值, 根据电压和温度的变化调整内部 HSI RC 振荡器的频率。默认数值为 16。  
芯片内部有一默认输出频率为 56MHz 的 RC 振荡器, 通过 7 分频产生一个 8MHz 的时钟和 4 分频产生一个 14MHz 的时钟。其中 14MHz 时钟除了可以作为 SYSCLK, 还输出给 ADC 使用。HSICAL 调整的是 RC 振荡器的输出频率, 因此调整 HSICAL 的置会同时影响 56M 时钟, 14M 时钟和 HSI 8M 时钟频率。每步 HSICAL 的变化调整约 40kHz。
- 位2 保留, 必须保持为复位值。
- 位 1 HSIRDY: HSI 时钟就绪标志, 这里 HSI 时钟特指 HSI 8MHz 时钟。  
由硬件置 1 来指示内部 HSI 振荡器已经稳定。在 HSION 位清零后, HSIRDY 位需要 6 个 HSI 振荡器周期清零。

- 0: HSI 振荡器未就绪
- 1: HSI 振荡器就绪
- 位0 HSION: HSI 时钟使能  
由软件设置和清零。当从待机和停止模式返回或用作系统时钟的 HSE 振荡器发生故障时, 该位由硬件置 1 来启动 HSI 振荡器。当 HSI 振荡器被直接或间接地用作或被选择将要作为系统时钟时, 该位不能被清零。
- 0: HSI 振荡器关闭
- 1: HSI 振荡器开启

## 5.3.2 时钟配置寄存器 (RCC\_CFGR)

偏移地址: 0x04      复位值: 0x0000 0000

访问: 无等待周期, 字, 半字和字节访问。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
PLL NODIV	MCOPE[2:0]				MCO[3:0]				Res.	Res.	PLLMUL[3:0]				PLL XTPRE	PLL SRC
rw	rw	rw	rw	rw	rw	rw	rw			rw	rw	rw	rw	rw	rw	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Res.		Res.	Res.	Res.	PPRE[2:0]			HPRE[3:0]			SWS[1:0]		SW[1:0]			
					rw	rw	rw	rw	rw	rw	rw	r	r	rw	rw	

- 位31 PLLNODIV:控制 PLL 分频输出到 MCO (HK32F030x8 不提供该功能)  
该 Bit 被软件置位或者清零。  
0: PLL2 分频后由 MCO 输出  
1: PLL 不分频有 MCO 输出
- 位30:28 MCOPE[2:0]:MCO 输出分频控制 (HK32F030x8 不提供该功能)  
该 Bit 被软件设置选择 MCO 分频因子。推荐在 MCO 输出关闭时进行设置。  
000: MCO is dived by 1  
001: MCO is dived by 2  
010: MCO is dived by 4  
.....  
111: MCO is dived by 128
- 位 26:24 MCO: 微控制器时钟输出 (Microcontroller clock output), 由软件置 1 或清零。  
0000: 时钟输出禁止, MCO 引脚上没有时钟输出  
0001: 选择内部 RC 14MHz 时钟输出  
0010: 选择内部 LSI 时钟输出  
0011: 选择外部 LSE 时钟输出  
0100: 系统时钟 (SYSCLK)  
0101: 选择内部 RC 8MHz 时钟输出  
0110: 选择外部 HSE 8MHz 时钟输出  
0111: 选择 PLL 时钟输出 (Dived by 1 or 2, depending on PLLNODIV)  
1xxx:保留

- 位 23:22 保留，必须保持为复位值。
- 位 21:18 PLLMUL: PLL 倍频系数 (PLL multiplication factor)  
由软件设置来确定PLL 倍频系数。只有在PLL 关闭的情况下才可被写入。  
0000: PLL 输入时钟的2 倍频  
0001: PLL 输入时钟的3 倍频  
0010: PLL 输入时钟的4 倍频  
0011: PLL 输入时钟的5 倍频  
0100: PLL 输入时钟的6 倍频  
0101: PLL 输入时钟的7 倍频  
0110: PLL 输入时钟的8 倍频  
0111: PLL 输入时钟的9 倍频  
1000: PLL 输入时钟的10 倍频  
1001: PLL 输入时钟的11 倍频  
1010: PLL 输入时钟的12 倍频  
1011: PLL 输入时钟的13 倍频  
1100: PLL 输入时钟的14 倍频  
1101: PLL 输入时钟的15 倍频  
1110: PLL 输入时钟的16 倍频  
1111: PLL 输入时钟的16 倍频
- 位17 PLLXTPRE: HSE 分频器作为PLL 输入(HSE divider for PLL input clock)  
PLLXTPRE 与 RCC\_CFGR2.PREDIV[0]意义相同。
- 位16 PLLSRC: PLL 输入时钟源(PLL entry clock source)  
由软件置' 1' 或清' 0' 来选择PLL 输入时钟源。只能在关闭PLL 时才能写入此位。  
0: HSI/2 作为PLL 输入时钟  
1: RCC\_CFGR4.PPSS 选择的时钟作为PLL 输入时钟
- 位15: 11 保留，必须保持为复位值。
- 位10:8 PPRE: PCLK 预分频(PCLK prescaler) 由软件设置和清零来控制APB 时钟(PCLK) 的除数因子。  
0xx: HCLK 不分频  
100: HCLK / 2  
101: HCLK / 4  
110: HCLK / 8  
111: HCLK / 16
- 位 7:4 HPRE: HCLK 预分频 (HCLK prescaler) 由软件设置和清零来控制AHB 时钟的除数因子。  
0xxx: SYSCLK 不分频  
1000: SYSCLK / 2  
1001: SYSCLK / 4  
1010: SYSCLK / 8  
1011: SYSCLK / 16  
1100: SYSCLK / 64  
1101: SYSCLK / 128  
1110: SYSCLK / 256

1111: SYSCLK / 512

位3:2 SWS: 系统时钟切换状态(System clock switch status) 由硬件置1 或清0, 与 RCC\_CFGR4.ESWS 一起来指示哪一个时钟源被作为系统时钟。当 RCC\_CFGR4.ESSS 为 0 时, 系统时钟状态如下:

- 00: HSI 作为系统时钟
- 01: HSE 作为系统时钟
- 10: PLL 输出作为系统时钟
- 11: 不可用。

位1:0 SW: 系统时钟切换(System clock switch)

由软件置1 或清0, 与 RCC\_CFGR4.ESW 一起来选择系统时钟源。在从停止或待机模式中返回时或直接或间接作为系统时钟的HSE 出现故障时, 由硬件强制选择HSI 作为系统时钟( 如果时钟安全系统已经启动)。当 RCC\_CFGR4.ESSS 为 0 时, 系统时钟源如下:

- 00: HSI 作为系统时钟
- 01: HSE 作为系统时钟
- 10: PLL 输出作为系统时钟
- 11: 不可用

### 5.3.3 时钟中断寄存器(RCC\_CIR)

偏移地址: 0x08 复位值: 0x0000 0000

访问: 无等待周期, 字, 半字和字节访问

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	CSSC	Res	HSI14 RDYC	PLL RDYC	HSE RDYC	HSI RDYC	LSE RDYC	LSI RDYC
								w		w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	HSI14 RDYIE	PLL RDYIE	HSE RDYIE	HSI RDYIE	LSE RDYIE	LSI RDYIE	CSSF	Res	HSI14 RDYF	PLL RDYF	HSE RDYF	HSI RDYF	LSE RDYF	LSI RDYF
		rw	rw	rw	rw	rw	rw	r		r	r	r	r	r	r

位31:24 保留, 必须保持为复位值。

位23 CSSC: 清除时钟安全系统中断(Clock security system interrupt clear)

由软件置1 来清除安全系统中断标志位CSSF。

- 0: 无作用
- 1: 清CSSF 标志

位22 保留, 必须保持为复位值。

位21 HSI14RDYC: HSI 14 MHz 就绪中断清除, 由软件置1 来清除HSI14RDYF 标志

- 0: 无作用
- 1: 清HSI14RDYF 标志

位 20 PLLRDYC: PLL 就绪中断清除, 由软件置 1 来清除 PLLRDYF 标志

- 0: 无作用
- 1: 清 PLLRDYF 标志

位 19 HSERDYC: HSE 就绪中断清除, 由软件置 1 来清除 HSERDYF 标志

- 0: 无作用
- 1: 清HSERDYF 标志

- 位 18 HSI14RDYF: HSI 就绪中断清除, 由软件置 1 来清除 HSI14RDYF 标志  
0: 无作用  
1: 清除 HSI14RDYF 标志
- 位 17 LSE14RDYF: LSE 就绪中断清除, 由软件置 1 来清除 LSE14RDYF 标志  
0: 无作用  
1: 清除 LSE14RDYF 标志
- 位 16 LSIRDYF: LSI ready interrupt clear, 由软件置 1 来清除 LSIRDYF 标志  
0: 无作用  
1: 清除 LSIRDYF 标志
- 位 15:14 保留, 必须保持为复位值。
- 位 13 HSI14RDYIE: HSI14 就绪中断使能, 由软件设置和清除来使能/关闭由 HSI14 振荡器引发的就绪中断  
0: HSI14 就绪中断关闭  
1: HSI14 就绪中断使能
- 位 12 PLLRDYIE: PLL 就绪中断使能, 由软件设置和清除来使能 / 关闭由 PLL 锁定引发的中断  
0: PLL 锁定中断关闭  
1: PLL 锁定中断使能
- 位 11 HSERDYIE: HSE 就绪中断使能, 由软件设置和清除来使能 / 关闭由 HSE 振荡器引发的就绪中断  
0: HSE 就绪中断关闭  
1: HSE 就绪中断使能
- 位 10 HSI14RDYIE: HSI 就绪中断使能, 由软件设置和清除来使能/关闭由 HSI 振荡器引发的就绪中断  
0: HSI 就绪中断关闭  
1: HSI 就绪中断使能
- 位 9 LSE14RDYIE: LSE 就绪中断使能, 由软件设置和清除来使能/关闭由 LSE 振荡器引发的就绪中断  
0: LSE 就绪中断关闭  
1: LSE 就绪中断使能
- 位 8 LSIRDYIE: LSI 就绪中断使能, 由软件设置和清除来使能/关闭由 LSI 振荡器引发的就绪中断  
0: LSI 就绪中断关闭  
1: LSI 就绪中断使能
- 位 7 CSSF: 时钟安全系统中断标志  
当系统检测到 HSE 振荡器错误时由硬件置位该位。由软件对 CSSC 置 1 时清除该位。  
0: 无由 HSE 错误引发的时钟安全系统中断  
1: 有由 HSE 错误引发的时钟安全系统中断
- 位 6 保留, 必须保持为复位值
- 位 5 HSI14RDYF: HSI14 就绪中断标志  
当 HSI14 时钟趋稳定、HSI14RDYIE=1 且 HSI14ON =1 ((RCC\_CFGR2) 时由硬件对该位置 1。  
当 HSI14ON =0, 无论 HSI14 是否已稳定都不会置位 HSI14RDYF。软件置 HSI14RDYF=1 时该位清除。  
0: 无由 HSI14 振荡器引发的时钟就绪中断  
1: 有由 HSI14 振荡器引发的时钟就绪中断
- 位 4 PLLRDYF: PLL ready interrupt flag  
当 PLL 时钟就绪且 PLLRDYIE=1 时由硬件对该位置 1。软件置 PLLRDYF=1 时该位清除。  
0: 无由 PLL 时钟引发的时钟就绪中断  
1: 有由 PLL 时钟引发的时钟就绪中断



- 位3 HSERDYF: HSE 就绪中断标志  
当HSE 时钟就绪且HSERDYDIE=1 时由硬件对该位置1。软件置HSERDYC=1 时该位清除。  
0: 无由HSE 振荡器引发的时钟就绪中断  
1: 有由HSE 振荡器引发的时钟就绪中断
- 位2 HSIRDYF: HSI 就绪中断标志  
当HSI 时钟趋稳定、HSIRDYDIE=1 且HSION=1(RCC\_CR)时由硬件对该位置1。当HSION=0,无论HSI 是否已稳定都不会置位 HSIRDYF。软件置HSIRDYC=1 时该位清除。  
0: 无由HSI 振荡器引发的时钟就绪中断  
1: 有由HSI 振荡器引发的时钟就绪中断
- 位 1 LSERDYF: LSE 就绪中断标志  
当 LSE 时钟就绪且 LSERDYDIE=1 时由硬件对该位置 1。软件置 LSERDYC=1 时该位清除。  
0: 无由 LSE 振荡器引发的时钟就绪中断  
1: 有由 LSE 振荡器引发的时钟就绪中断
- 位 0 LSIRDYF: LSI 就绪中断标志  
当 LSI 时钟就绪且 LSIRDYDIE=1 时由硬件对该位置 1。软件置 LSIRDYC=1 时该位清除。  
0: 无由 LSI 振荡器引发的时钟就绪中断  
1: 有由 LSI 振荡器引发的时钟就绪中断

### 5.3.4 APB2 外设复位寄存器 (RCC\_APB2RSTR)

偏移地址: 0x0C 复位值: 0x00000 0000

访问: 无等待周期, 字, 半字和字节访问

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	DBG MCU RST	Res	Res	Res	TIM17 RST	TIM16 RST	TIM15 RST
									rw				rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	USART1 RST	Res	SPI1 RST	TIM1 RST	Res	ADC RST	Res	Res	Res	Res	Res	Res	Res	Res	SYS CFG RST
	rw		rw	rw		rw									rw

- 位 31:23 保留, 必须保持为复位值。
- 位 22 DBGMCURST: 调试 MCU 复位, 由软件置 1 或清 0  
0: 无作用  
1: 复位调试 MCU
- 位 21:19 保留, 必须保持为复位值。
- 位 18 TIM17RST: TIM17 定时器复位, 由软件置 1 或清 0  
0: 无作用  
1: 复位 TIM17 定时器
- 位 17 TIM16RST: TIM16 定时器复位, 由软件置 1 或清 0  
0: 无作用  
1: 复位 TIM16 定时器
- 位 16 TIM15RST: TIM15 定时器复位, 由软件置 1 或清 0

版权所有©深圳市航顺芯片技术研发有限公司

- 0: 无作用
- 1: 复位 TIM15 定时器 timer
- 位 15 保留, 必须保持为复位值。
- 位 14 USART1RST: USART1 复位, 由软件置 1 或清 0
  - 0: 无作用
  - 1: 复位USART1
- 位 13 保留, 必须保持为复位值。
- 位 12 SPI1RST: SPI1 复位, 由软件置1 或清0
  - 0: 无作用
  - 1: 复位SPI1
- 位 11 TIM1RST: TIM1 定时器复位, 由软件置 1 或清 0
  - 0: 无作用
  - 1: 复位 TIM1 定时器
- 位 10 保留, 必须保持为复位值
- 位 9 ADCRST: ADC 接口复位, 由软件置 1 或清 0
  - 0: 无作用
  - 1: 复位 ADC 接口
- 位 8:1 保留, 必须保持为复位值。
- 位 0 SYSCFGRST: SYSCFG and COMP 复位, 由软件置 1 或清 0
  - 0: 无作用
  - 1: 复位 SYSCFG 和 COMP

### 5.3.5 APB1 外设复位寄存器 (RCC\_APB1RSTR)

偏移地址: 0x10 复位值: 0x0000 0000

访问: 无等待周期, 字, 半字和字节访问

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	PWR RST	Res.	Res.	Res.	Res.		I2C2 RST	I2C1 RST				USART2 RST	Res.
			rw						rw	rw				rw	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	SPI2 RST	Res.	Res.	WWDG RST	Res.	Res.	TIM14 RST	Res.	Res.	TIM7 RST	TIM6 RST	Res.	Res.	TIM3 RST	Res.
	rw			rw			rw			rw	rw			rw	

位 31:29 保留, 必须保持为复位值。

位28 PWRRST: 电源接口复位, 由软件置1 或清0

0: 无作用

1: 复位电源接口

位27:23 保留, 必须保持为复位值。

位22 I2C2RST: I2C2 复位, 由软件置1 或清0

0: 无作用

1: 复位I2C2

位21 I2C1RST: I2C1 复位, 由软件置1 或清0

- 0: 无作用
- 1: 复位I2C1
- 位20:18 保留。
- 位17 USART2RST: USART2 复位, 由软件置1 或清0
  - 0: 无作用
  - 1: 复位USART2
- 位 16:15 保留, 必须保持为复位值。
- 位 14 SPI2RST: SPI2 复位, 由软件置1 或清0
  - 0: 无作用
  - 1: 复位SPI2
- 位13:12 保留, 必须保持为复位值。
- 位11 WWDGRST: 窗口看门狗复位, 由软件置1 或清0
  - 0: 无作用
  - 1: 复位窗口看门狗
- 位10:9 保留, 必须保持为复位值。
- 位8 TIM14RST: TIM14 定时器复位, 由软件置1 或清0
  - 0: 无作用
  - 1: 复位TIM14
- 位7:5 保留, 必须保持为复位值。
- 位4 TIM6RST: TIM6 定时器复位, 由软件置1 或清0
  - 0: 无作用
  - 1: 复位TIM6
- 位3:2 保留, 必须保持为复位值。
- 位1 TIM3RST: TIM3 定时器复位, 由软件置1 或清0
  - 0: 无作用
  - 1: 复位 TIM3
- 位0 TIM2RST: TIM2 定时器复位, 由软件置1 或清0
  - 0: 无作用
  - 1: 复位TIM2

### 5.3.6 AHB 外部时钟使能寄存器 (RCC\_AHBENR)

偏移地址: 0x14 复位值: 0x0000 0014

访问: 无等待周期, 字, 半字和字节访问

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	IOPF EN	Res.	IOPD EN	IOPC EN	IOPB EN	IOPA EN	Res.
									rw		rw	rw	rw	rw	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	CRC EN	Res.	FLITF EN	Res.	SRAM EN	Res.	DMA EN
									rw		rw		rw		rw

位31:23 保留, 必须保持为复位值。

位22 IOPDEN: GPIOF 时钟使能, 由软件置1 或清0

	0: GPIOF 时钟关闭
	1: GPIOF 时钟开启
位21	保留, 必须保持为复位值。
位20	IOPDEN: GPIOD 时钟使能, 由软件置1 或清0
	0: GPIOD 时钟关闭
	1: GPIOD 时钟开启
位19	IOPCEN: GPIOC 时钟使能, 由软件置1 或清0
	0: GPIOC 时钟关闭
	1: GPIOC 时钟开启
位18	IOPBEN: GPIOB 时钟使能, 由软件置1 或清0
	0: GPIOB 时钟关闭
	1: GPIOB 时钟开启
位17	IOPAEN: GPIOA 时钟使能, 由软件置1 或清0
	0: GPIOA 时钟关闭
	1: GPIOA 时钟开启
位16:7	保留, 必须保持为复位值。
位6	CRCEN: CRC 时钟使能, 由软件置1 或清0
	0: CRC 时钟关闭
	1: CRC 时钟开启
位5	保留, 必须保持为复位值。
位4	FLITFEN: FLITF 时钟使能, 由软件置1 或清0 来关闭/开启在睡眠模式下的FLITF 时钟
	0: 在睡眠模式下FLITF 时钟关闭
	1: 在睡眠模式下FLITF 时钟开启
位 3	保留, 必须保持为复位值。
位2	SRAMEN: SRAM 接口时钟使能, 由软件置1 或清0 来关闭/开启在睡眠模式下的SRAM 时钟
	0: 在睡眠模式下SRAM 接口时钟关闭
	1: 在睡眠模式下SRAM 接口时钟开启
位 1	保留, 必须保持为复位值。
位 0	DMAEN: DMA 时钟使能, 由软件置 1 或清 0
	0: DMA 时钟关闭
	1: DMA 时钟开启

### 5.3.7 APB2 外设时钟使能寄存器 (RCC\_APB2ENR)

偏移地址: 0x18 复位值: 0x0000 0000

访问: 字, 半字和字节访问

无等待周期, 除了出现先前的 APB 访问未完成的情况下必须插入等待直至先前的 APB 外设访问完成。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	DBGMCUEN	Res	Res	Res	TIM17 EN	TIM16 EN	TIM15 EN
									rw				rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	USART1EN	Res	SPI1 EN	TIM1 EN	Res	ADC EN	Res	Res	Res	Res	Res	Res	Res	Res	SYS CFG EN
	rw		rw	rw		rw									rw

- 位31:23 保留, 必须保持为复位值。
- 位22 DBGMCUEN MCU 调试模块时钟使能, 由软件置1 或清0  
0: MCU 调试模块时钟关闭  
1: MCU 调试模块时钟开启
- 位21:19 保留, 必须保持为复位值。
- 位18 TIM17EN: TIM17 定时器时钟使能, 由软件置1 或清0  
0: TIM17 定时器时钟关闭  
1: TIM17 定时器时钟开启
- 位17 TIM16EN: TIM16 定时器时钟使能, 由软件置1 或清0  
0: TIM16 定时器时钟关闭  
1: TIM16 定时器时钟开启
- 位16 TIM15EN: TIM15 定时器时钟使能, 由软件置1 或清0  
0: TIM15 定时器时钟关闭  
1: TIM15 定时器时钟开启
- 位 15 保留, 必须保持为复位值。
- 位 14 USART1EN: USART1 时钟使能, 由软件置 1 或清 0  
0: USART1 时钟关闭  
1: USART1 时钟开启
- 位13 保留, 必须保持为复位值。
- 位 12 SPI1EN: SPI1 时钟使能, 由软件置 1 或清 0  
0: SPI1 时钟关闭  
1: SPI1 时钟开启
- 位11 TIM1EN: TIM1 定时器时钟使能, 由软件置1 或清0  
0: TIM1 定时器时钟关闭  
1: TIM1 定时器时钟开启
- 位10 保留, 必须保持为复位值。
- 位9 ADCEN: ADC 接口时钟使能, 由软件置1 或清0  
0: ADC 接口时钟关闭  
1: ADC 接口时钟开启
- 位8:1 保留, 必须保持为复位值。
- 位0 SYSCFGEN: SYSCFG 时钟使能, 由软件置1 或清0  
0: SYSCFG 时钟关闭  
1: SYSCFG 时钟开启

## 5.3.8 APB1 外设时钟使能寄存器 (RCC\_APB1ENR)

偏移地址: 0x1C 复位值: 0x0000 0000

访问: 字, 半字和字节访问

无等待周期, 除了出现先前的 APB1 访问未完成的情况下必须插入等待直至先前的 APB1 外设访问完成。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	CEC EN	DAC EN	PWR EN	Res	Res	Res	Res	Res	I2C2 EN	I2C1 EN	Res	Res	Res	USART2 EN	Res
	rw	rw	rw						rw	rw				rw	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	SPI2 EN	Res	Res	WWD GEN	Res	Res	TIM14 EN	Res	Res	Res	TIM6 EN	Res	Res	TIM3 EN	TIM2 EN
	rw			rw			rw				rw			rw	rw

- 位 31 保留, 必须保持为复位值。
- 位30 CECEN: HDMI CEC 接口时钟使能, 由软件置1 或清0  
0: HDMI CEC 时钟关闭  
1: HDMI CEC 时钟开启
- 位29 DACEN: DAC 接口时钟使能, 由软件置1 或清0  
0: DAC 接口时钟关闭  
1: DAC 接口时钟开启
- 位28 PWREN: Power 接口时钟使能, 由软件置1 或清0  
0: Power 接口时钟关闭  
1: Power 接口时钟开启
- 位27:24 保留, 必须保持为复位值。
- 位22 I2C2EN: I2C2 时钟使能, 由软件置1 或清0  
0: I2C2 时钟关闭  
1: I2C2 时钟开启
- 位21 I2C1EN: I2C1 时钟使能, 由软件置1 或清0  
0: I2C1 时钟关闭  
1: I2C1 时钟开启
- 位 20:18 保留, 必须保持为复位值。
- 位17 USART2EN:USART2 时钟使能, 由软件置1 或清0  
0: USART2 时钟关闭  
1: USART2 时钟开启
- 位16:15 保留, 必须保持为复位值。
- 位14 SPI2EN: SPI2 时钟使能, 由软件置1 或清0  
0: SPI2 时钟关闭  
1: SPI2 时钟开启
- 位13:12 保留, 必须保持为复位值。
- 位11 WWDGEN: 看门狗时钟使能, 由软件置1 或清0  
0: 看门狗时钟关闭  
1: 看门狗时钟开启
- 位 10:9 保留, 必须保持为复位值。

版权所有©深圳市航顺芯片技术研发有限公司

- 位 8      TIM14EN: TIM14 定时器时钟使能, 由软件置 1 或清 0  
           0: TIM14 定时器时钟关闭  
           1: TIM14 定时器时钟开启
- 位 7:5    保留 , 必须保持为复位值。
- 位 4      TIM6EN: TIM6 定时器时钟使能, 由软件置 1 或清 0  
           0: TIM6 时钟关闭  
           1: TIM6 时钟开启
- 位 3:2    保留 , 必须保持为复位值。
- 位 1      TIM3EN:TIM3 定时器时钟使能, 由软件置 1 或清 0  
           0: TIM3 时钟关闭  
           1: TIM3 时钟开启
- 位 0      TIM2EN:TIM2 定时器时钟使能, 由软件置 1 或清 0 (HK32F030 不提供 TIM2)  
           0: TIM2 时钟关闭  
           1: TIM2 时钟开启

### 5.3.9 备份域控制寄存器 (RCC\_BDCR)

偏移地址: 0x20      复位值: 0x0000 0000      由 RTC 复位电路复位

访问: 0 到 3 个等待周期, 字、半字和字节访问, 当连续对该寄存器进行访问时, 将插入等待状态。

LSEON, LSEBYP, RTCSEL 和 RTCEN 位在 RTC 域, 因此, 复位后这些位是被写保护的, 如果要写这些位, 需要先把 PWR\_CR.DBP 置 1。同时, 只有 RTC 域的复位会复位这些位。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	BDRST
															r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RTC EN	Res	Res	Res	Res	Res	RTCSEL[1:0]		Res	Res	Res	LSEDRV[1:0]		LSE BYP	LSE RDY	LSEON
r/w						r/w	r/w				r/w	r/w	r/w	r	r/w

- 位 31:17 保留 , 必须保持为复位值。
- 位 16      BDRST: 备份域软件复位, 由软件置 1 或清 0  
           0: 复位未激活  
           1: 复位整个备份域
- 位 15      RTCEN: RTC 时钟使能, 由软件置 1 或清 0.  
           0: RTC 时钟关闭  
           1: RTC 时钟开启
- 位 14:10 保留 , 必须保持为复位值。
- 位 9:8      RTCSEL[1:0]: RTC 时钟源选择  
           由软件设置来选择 RTC 时钟源。一旦 RTC 时钟源被选定, 这些位值不能被改变, 除非 RTC 域被复位。可通过设置 BDRST 位来复位 RTC 域。  
           00: 无时钟  
           01: LSE 振荡器作为 RTC 时钟  
           10: LSI 振荡器作为 RTC 时钟

- 11: HSE / 32 作为 RTC 时钟
- 位 7:5 保留, 必须保持为复位值。
- 位 4:3 LSEDRV LSE 振荡器驱动能力  
由软件设置或清除 LSE 振荡器驱动能力设置。当复位备份域时, 会重装缺省值。  
00: ‘晶体模式’ 弱驱动能力  
01: ‘晶体模式’ 中低驱动能力  
10: ‘晶体模式’ 中高驱动能力  
11: ‘晶体模式’ 强驱动 ( 复位后的缺省值 )
- 位 2 LSEBYP: LSE 振荡器旁路  
由软件设置和清除, 该位仅在外外部 32KHz 振荡器关闭的情冲下写值。  
0: LSE 振荡器未被旁路  
1: LSE 振荡器被旁路
- 位 1 LSERDY: LSE 振荡器就绪  
由硬件置 1 或清 0 来指示是否外部 32kHz 振荡器就绪。在 LSEON 被清零后, 该位需要 6 个外部低速振荡器的周期才被清零。  
0: LSE 振荡器未就绪  
1: LSE 振荡器就绪
- 位 0 LSEON: LSE 振荡器使能 由软件置 1 或清 0  
0: LSE 振荡器关闭  
1: LSE 振荡器开启

### 5.3.10 控制/状态寄存器 (RCC\_CSR)

偏移地址: 0x24 复位值: 0x0C00 0000, 除复位标志外由系统复位复位, 复位标志只能由电源复位清除 访问: 0 到3 等待周期, 字、半字和字节访问, 当连续对该寄存器进行访问时, 将插入等待状态

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LPWR RSTF	WWDG RSTF	IWDG RSTF	SFT RSTF	POR RSTF	PIN RSTF	OB LRSTF	RMVF	V15PWR RSTF	Res.	Res.	Res.	Res.	Res.	Res.	Res.
r	r	r	r	r	r	r	rt_w	r							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	LSI RDY	LSION
														r	rw

- 位 31 LPWRRSTF: 低功耗复位标志, 在低功耗管理复位发生时由硬件置 1。由软件通过写 RMVF 位清除该位。  
0: 无低功耗管理复位发生  
1: 发生低功耗管理复位
- 位 30 WWDGRSTF: 窗口看门狗复位标志  
在窗口看门狗复位发生时由硬件置 1。由软件通过写 RMVF 位清除该位。  
0: 无窗口看门狗复位发生  
1: 发生窗口看门狗复位
- 位 29 IWDGRSTF: 独立看门狗复位标志  
在独立看门狗复位发生时由硬件置 1。由软件通过写 RMVF 位清除该位。



	0: 无看门狗复位发生
	1: 发生看门狗复位
位 28	SFTRSTF: 软件复位标志, 在软件复位发生时由硬件置 1。由软件通过写 RMVF 位清除。
	0: 无软件复位发生
	1: 发生软件复位
位 27	PORRSTF: 上电/掉电复位标志, 在 NRST 引脚复位发生时由硬件置 1。由软件通过写 RMVF 位清除。
	0: 无 NRST 引脚复位发生
	1: 发生 NRST 引脚复位
位 26	PINRSTF: NRST 引脚复位标志, 在 NRST 引脚复位发生时由硬件置 1。由软件通过写 RMVF 位清除。
	0: 无 NRST 引脚复位发生
	1: 发生 NRST 引脚复位
位 25	OBLRSTF: 选项字节装载器复位标志
	在选项字节装载器装载选项字节发生时由硬件置 1。由软件通过写 RMVF 位清除。
	0: 无选项字节装载器复位发生
	1: 发生了选项字节装载器复位
位 24	RMVF: 清除复位标志, 由软件置 1 来清除复位标志。
	0: 无作用
	1: 清除复位标志
位 23	V15PWRSTF: 1.5V COREVCC reset flag
	0: 1.5V 电源域没有发生复位
	1: 1.5V 电源域有发生复位
位 22:2	保留, 必须保持为复位值。
位 1	LSIRDY: LSI 振荡器就绪
	由硬件置 1 或清 0 来指示内部 LSI 振荡器是否就绪。在 LSION 清零后, 3 个 LSI 振荡器的周期后 LSIRDY 被清零。
	0: LSI 振荡器未就绪
	1: LSI 振荡器就绪
位 0	LSION: LSI 振荡器使能, 由软件置 1 或清 0
	0: LSI 振荡器关闭
	1: LSI 振荡器开启

### 5.3.11 AHB 外设复位寄存器(RCC\_AHBRSTR)

偏移地址: 0x28                      复位值: 0x0000 0000

访问: 无等待周期, 字、半字和字节访问

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	IOPF RST	Res.	IOPD RST	IOPC RST	IOPB RST	IOPA RST	Res.
									rw		rw	rw	rw	rw	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.

位31:23 保留，必须保持为复位值。

位 22 IOPFRST: GPIOF 口复位，由软件置1 或清0  
0: 无作用  
1: 复位GPIOF 口

位21 保留，必须保持为复位值。

位20 IOPDRST: GPIOD 口复位，由软件置1 或清0  
0: 无作用  
1: 复位GPIOD 口

位19 IOPCRST: GPIOC 口复位，由软件置1 或清0  
0: 无作用  
1: 复位GPIOC 口

位18 IOPBRST: GPIOB 口复位，由软件置1 或清0  
0: 无作用  
1: 复位GPIOB 口

位17 IOPARST:GPIOA 口复位，由软件置1 或清0  
0: 无作用  
1: 复位GPIOA 口

位 16:0 保留，必须保持为复位值。

## 5.3.12 时钟配置寄存器 2(RCC\_CFGR2)

偏移地址: 0x2C 复位值: 0x0000 0000

访问: 无等待周期, 字、半字和字节访问

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	PREDIV[3:0]			
												rw	rw	rw	rw

位31:4 保留，必须保持为复位值。

位3:0 PREDIV[3:0] PREDIV 分频因子

这些位用于设置或清除PREDIV 分频因子。这些位仅能在PLL 关闭时改写。

第 0 位和 RCC\_CFGR 的第 17 位意义相同，因此修改 RCC\_CFGR 的第 17 位也同时会修改本寄存器的第 0

- 0000: HSE 作为PLL 的输入, 不分频
- 0001: HSE 作为PLL 的输入2 分频
- 0010: HSE 作为PLL 的输入3 分频
- 0011: HSE 作为PLL 的输入4 分频
- 0100: HSE 作为PLL 的输入5 分频
- 0101: HSE 作为PLL 的输入6 分频
- 0110: HSE 作为PLL 的输入7 分频
- 0111: HSE 作为PLL 的输入8 分频
- 1000: HSE 作为PLL 的输入9 分频
- 1001: HSE 作为PLL 的输入10 分频
- 1010: HSE 作为PLL 的输入11 分频
- 1011: HSE 作为PLL 的输入12 分频
- 1100: HSE 作为PLL 的输入13 分频
- 1101: HSE 作为PLL 的输入14 分频
- 1110: HSE 作为PLL 的输入15 分频
- 1111: HSE 作为PLL 的输入16 分频

### 5.3.13 时钟配置寄存器 3(RCC\_CFGR3)

Address: 0x30      复位值: 0x0000 0000  
访问: 无等待周期, 字、半字和字节访问

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	USART2SW[1:0]	
														r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	ADCSW	Res.	Res.	Res.	I2C1SW	Res.	Res.	USART1SW[1:0]	
							r/w				r/w			r/w	r/w

位 31:18 保留, 必须保持为复位值。

位 17:16 USART2SW[1:0]: USART2 时钟源选择, 由软件设置和清0 来选择USART2 的时钟源

00: PCLK 被选为USART2 的时钟源( 缺省)

01: 系统时钟(SYSCLK) 被选为USART2 的时钟源

10: LSE 时钟被选为USART2 的时钟源

11: HSI 时钟被选为USART2 的时钟源

位 15:5 保留, 必须保持为复位值。

位 8 ADCSW: ADC 时钟源选择

由软件设置和清 0 来选择 ADC 的时钟源。

0: HSI14 时钟被选为 ADC 时钟 ( 缺省 )

1: PCLK 2 分频或 4 分频被选为 ADC 时钟

注: 当 HSI14 被选为 ADC 的时钟源, 则 HSI14 振荡器不能关闭 (RCC\_CR2 中的 HSI14DIS=0)。

位4 I2C1SW: 和 RCC\_CFGR4. I2C1CLK\_SEL 一起选择 I2C1 时钟源, 由软件设置和清0。

当 RCC\_CFGR4. I2C1CLK\_SEL 为 0 时, I2C1 的时钟源为:

0: HSI 时钟被选为 I2C1 时钟源( 缺省)

- 1: 系统时钟(SYSCLK) 被选为I2C1 的时钟源
- 位 3:2 保留, 必须保持为复位值。
- 位 1:0 USART1SW[1:0]: USART1 时钟源选择, 由软件设置和清0 来选择USART1 的时钟源
- 00: PCLK 被选为USART1 的时钟源( 缺省)
- 01: 系统时钟(SYSCLK) 被选为USART1 的时钟源
- 10: LSE 时钟被选为USART1 的时钟源
- 11: HSI 时钟被选为USART1 的时钟源

### 5.3.14 时钟控制寄存器 2(RCC\_CR2)

偏移地址: 0x34 复位值: 0x0000 XX80, X 未定义。

访问: 无等待周期, 字、半字和字节访问

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
HSI14CAL[7:0]								HSI14TRIM[4:0]					HSI14 DIS	HSI14 RDY	HSI14 ON
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

- 位31:16 保留, 必须保持为复位值。
- 位15:8 HSI14CAL[7:0]: 与RCC\_CR.HSICAL[7:0]相同。
- 位7:3 HSI14TRIM[4:0]: 与RCC\_CR.HSITRIM[4:0]相同。地址虽然不同, 配置进去后是控制相同的电路。
- 位2 HSI14DIS: ADC HSI14 时钟请求禁止, 由软件置1 或清0。  
当置1 时阻止ADC 接口打开HSI14 振荡器。  
0: ADC 接口能打开HSI14 振荡器  
1: ADC 接口不能打开HSI14 振荡器
- 位 1 HSI14RDY: HSI14 时钟就绪标志  
由硬件置1 来指示内部HSI14 振荡器已经稳定。在HSI14ON 位清零后, HSI14RDY 位需要6 个HSI14 振荡器周期清零。  
0: HSI14 振荡器未就绪  
1: HSI14 振荡器就绪
- 位0 HSI14ON: HSI14 时钟使能, 由软件置1 或清0  
0: HSI14 振荡器关闭  
1: HSI14 振荡器开启

### 5.3.15 HSE 控制寄存器(RCC\_HSECTL)

偏移地址: 0xe0 复位值: 0x1f04 0040。

访问: 无等待周期, 字、半字和字节访问

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CSS_THRESHOLD[6:0]								Res					HSEDRV[2:0]		
R/W													R/W		

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res			HSERDYWT[11:0]												
R/W															

位31:25      CSS\_THRESHOLD[6:0], 控制 CSS 计数器的阈值。当 CSS 功能开启后, RCC 使用 HSI 8MHz 时钟来采样 HSE 分频后的波形。如果 HSE 输入频率非常低, 则即使 HSE 还在正常工作也可能触发 CSS 中断。可以调整通过 CSS\_THRESHOLD[6:0] 的值来避免这种情况。当配置不同的阈值时, CSS 判断的最低 HSE 频率大约为 4M/ CSS\_THRESHOLD[6:0]。因此在复位值情况下, 当 HSE 输入小于 266KHz 时就会产生 CSS 中断。

位18:16      HSEDRV[2:0], 调整 HSE 的驱动能力。HSEDRV 的值越大芯片 HSE 的驱动能力越大。

位15:12      保留, 必须保持为复位值。

位11:0      HSERDYWT[11:0], 调整 HSERDY 就绪等待时间。在 HSEON 有效后, HSE 输入 HSERDYWT[11:0]x8 个时钟后置位 HSERDY。默认等待时钟数为 64x8=512。

### 5.3.16 时钟配置寄存器 4(RCC\_CFGR4)

偏移地址: 0xe8      复位值: 0x0000 0038。

访问: 无等待周期, 字、半字和字节访问

31	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved		I2C2CLK_SEL[1:0]	EXTCLK_SEL[1:0]	Reserved								HSI56RD	HSI56O
		0]	0]									Y	N
		R/W	R/W									R	R/W

15	14	11	10	9	8	7	6	5	4	3	2	1	0
I2C1CLK_SEL	FLITFCLK_PR E[3:0]	FLITFCLK_SEL [1:0]	PPSS	ESSS	Reserv ed	ESWS[2:0]		ESW[2:0]					
R/W	R/W	R/W	R/W	R/W		R		R/W					

位31:28      保留, 必须保持为复位值。

位27:26      I2C2CLK\_SEL[1:0], I2C2 时钟源选择。  
 00, 11: PCLK 选择为 I2C2 时钟源  
 01: HSI 8MHz 选择为 I2C2 时钟源  
 10: SYSCLK 选择为 I2C2 时钟源

位25:24      EXTCLK\_SEL[1:0], 外部时钟输入管脚选择。  
 00: 外部时钟管脚 1 选择作为输入源  
 01: 外部时钟管脚 2 选择作为输入源  
 10: 外部时钟管脚 3 选择作为输入源  
 11: 外部时钟管脚 4 选择作为输入源

- 位23:18 保留, 必须保持为复位值。
- 位17 HSI56RDY, 芯片内部 56MHz RC 振荡器就绪。
- 位16 HSI56ON, 打开芯片内部 56MHz RC 振荡器。
- 位15 I2C1CLK\_SEL, 配合 RCC\_CFGR3. I2C1SW 选择 I2C1 时钟源
  - 0: I2C1 时钟源由 RCC\_CFGR3. I2C1SW 决定
  - 1: HCLK 用作 I2C1 时钟源
- 位14:11 FLITFCLK\_PRE[3:0], Flash 擦写操作时钟分频因子。分频数为 FLITFCLK\_PRE+1, 比如 FLITFCLK\_PRE 为 2 时, 分频数为 3。FLITFCLK\_PRE 配合 FLITFCLK\_SEL 设置 Flash 擦写操作时钟, 当 Flash 擦写时必须保证其时钟频率为 8MHz。
- 位10:9 FLITFCLK\_SEL[1:0], Flash 擦写操作时钟源选择。
  - 00: HSI 8MHz 时钟选择为 Flash 擦写操作时钟源
  - 01: SYSCLK 时钟选择为 Flash 擦写操作时钟源
  - 10: 外部时钟源选择为 Flash 擦写操作时钟源
  - 11: 不可用
- 位8 PPSS, PLL 前置分频输入时钟源选择。
  - 0: HSE 时钟选择为 PLL 前置分频时钟源
  - 1: HSI 8MHz 时钟选择为 PLL 前置分频时钟源
- 位7 ESSS, 选择由 RCC\_CFGR. SW 配置 SYSCLK 还是有 RCC\_CFGR4. ESW 配置 SYSCLK。
  - 0: RCC\_CFGR. SW 用来设置 SYSCLK
  - 1: RCC\_CFGR4. ESW 用来设置 SYSCLK
- 位5:3 ESWS[2:0], 当 ESSS 为 1 时指示 SYSCLK 时钟状态。
  - 000: LSE 作为 SYSCLK
  - 001: LSI 作为 SYSCLK
  - 010: 内部 56MHz RC 振荡器输出作为 SYSCLK
  - 011: HSI14 作为 SYSCLK
  - 100: 外部时钟管脚输入作为 SYSCLK
  - 其它: 未定义
- 位2:0 ESW[2:0], 当 ESSS 为 1 时, 选择不同时钟源作为 SYSCLK。
  - 000: 选择 LSE 作为 SYSCLK
  - 001: 选择 LSI 作为 SYSCLK
  - 010: 选择内部 56MHz RC 振荡器输出作为 SYSCLK
  - 011: 选择 HSI14 作为 SYSCLK
  - 100: 选择外部时钟管脚输入作为 SYSCLK
  - 其它: 未定义

### 5.3.17 AHB 外设时钟使能寄存器 2(RCC\_AHBENR2)

偏移地址: 0xec 复位值: 0x0000 0000。

访问: 无等待周期, 字、半字和字节访问

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16

Res															
-----	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--

版权所有©深圳市航顺芯片技术研发有限公司

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res															DVSQEN
															R/W

位31:1 保留, 必须保持为复位值。

位0 DVSQEN, DIVSQRT 时钟使能, 由软件置1 或清0。

0: DIVSQRT 时钟关闭

1: DIVSQRT 时钟开启

## 5.4 GPIO 寄存器

### 5.4.1 GPIO 端口模式寄存器(GPIOx\_MODER) (x = A..D,F)

偏移地址: 0x00 复位值: 0x2800 0000 端口A; 0x0000 0000 其他口

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MODER15[1:0]		MODER14[1:0]		MODER13[1:0]		MODER12[1:0]		MODER11[1:0]		MODER10[1:0]		MODER9[1:0]		MODER8[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MODER7[1:0]		MODER6[1:0]		MODER5[1:0]		MODER4[1:0]		MODER3[1:0]		MODER2[1:0]		MODER1[1:0]		MODER0[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位  $2y+1:2y$  MODERy[1:0]: 端口 x 配置位 ( $y=0..15$ ), 这些位可由软件写来配置 I/O 口模式。

00: 输入模式 ( 复位状态 )

01: 通用输出模式

10: 复用功能模式

11: 模拟模式

### 5.4.2 GPIO 端口输出类型寄存器(GPIOx\_OTYPER) (x = A..D,F)

偏移地址: 0x04 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
OT15		OT14		OT13		OT12		OT11		OT10		OT9		OT8	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 保留, 必须保持为复位值。

位15:0 OTy[1:0]: 端口x 的配置位 ( $y=0..15$ ), 这些位可由软件写来配置I/O 口的输出类型。

0: 推挽输出 ( 复位状态)

1: 开漏输出

## 5.4.3 GPIO 口输出速度寄存器(GPIOx\_OSPEEDR) (x = A..D,F)

偏移地址: 0x08      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
OSPEEDR15[1:0]		OSPEEDR14[1:0]		OSPEEDR13[1:0]		OSPEEDR12[1:0]		OSPEEDR11[1:0]		OSPEEDR10[1:0]		OSPEEDR9[1:0]		OSPEEDR8[1:0]	
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OSPEEDR7[1:0]		OSPEEDR6[1:0]		OSPEEDR5[1:0]		OSPEEDR4[1:0]		OSPEEDR3[1:0]		OSPEEDR2[1:0]		OSPEEDR1[1:0]		OSPEEDR0[1:0]	
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 $2y+1:2y$  OSPEEDRy[1:0]: 端口x 配置位(y=0..15), 这些位要由软件写来配置I/O 口的速度。

- x0: 低速
- 01: 中速
- 11: 高速

## 5.4.4 GPIO 口上拉/下拉寄存器(GPIOx\_PUPDR) (x = A..D,F)

偏移地址: 0x0C      复位值: 0x2400 0000 端口;      0x0000 0000 其它端口

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PUPDR15[1:0]		PUPDR14[1:0]		PUPDR13[1:0]		PUPDR12[1:0]		PUPDR11[1:0]		PUPDR10[1:0]		PUPDR9[1:0]		PUPDR8[1:0]	
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PUPDR7[1:0]		PUPDR6[1:0]		PUPDR5[1:0]		PUPDR4[1:0]		PUPDR3[1:0]		PUPDR2[1:0]		PUPDR1[1:0]		PUPDR0[1:0]	
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 $2y+1:2y$  PUPDRy[1:0]: 端口x 配置位(y = 0..15), 这些位由软件写来配置I/O 口的上拉或下拉。

- 00: 无上拉和下拉
- 01: 上拉
- 10: 下拉
- 11: 保留

## 5.4.5 GPIO 端口输入数据寄存器(GPIOx\_IDR) (x = A..D,F)

偏移地址: 0x10      复位值: 0x0000 XXXX (X 表明不定)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IDR15	IDR14	IDR13	IDR12	IDR11	IDR10	IDR9	IDR8	IDR7	IDR6	IDR5	IDR4	IDR3	IDR2	IDR1	IDR0
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 31:16 保留, 必须保持为复位值。

位 15:0 IDR[15:0]: 端口输入数据, 这些位只读。它们包含相应I/O 口的输入值。

## 5.4.6 GPIO 端口输出数据寄存器(GPIOx\_ODR) (x = A..D,F)

偏移地址: 0x14      复位值: 0x0000 0000





# 深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ODR15	ODR14	ODR13	ODR12	ODR11	ODR10	ODR9	ODR8	ODR7	ODR6	ODR5	ODR4	ODR3	ODR2	ODR1	ODR0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 保留, 必须保持为复位值。

位15:0 ODR[15:0]: 端口输出数据, 这些位可由软件读写。

## 5.4.7 GPIO 端口置位/复位寄存器(GPIOx\_BSRR) (x = A..D,F)

偏移地址: 0x18 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
BR15	BR14	BR13	BR12	BR11	BR10	BR9	BR8	BR7	BR6	BR5	BR4	BR3	BR2	BR1	BR0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BS15	BS14	BS13	BS12	BS11	BS10	BS9	BS8	BS7	BS6	BS5	BS4	BS3	BS2	BS1	BS0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

位31:16 BRy: 端口x 复位位y (y = 0..15), 这些位只写。

读这些位时返回0x0000 数值。若 BSx 和 BRx 同时设置, BSx 有优先权。

0: 对相应的 ODRx 位无影响

1: 复位相应的 ODRx 位

位15:0 BSy: 端口x 设置位y (y=0..15) 这些位只写。读这些位时返回0x0000 数值。

0: 对相应的 ODRx 位无影响

1: 置位相应的 ODRx 位

## 5.4.8 GPIO 端口配置锁定寄存器(GPIOx\_LCKR) (x = A..B)

偏移地址: 0x1C 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	LCKK
															rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LCK15	LCK14	LCK13	LCK12	LCK11	LCK10	LCK9	LCK8	LCK7	LCK6	LCK5	LCK4	LCK3	LCK2	LCK1	LCK0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:17 保留, 必须保持为复位值。

位16 LCKK: 锁定键, 该位可随时读取。它仅能由锁键写序列来改写。

0: 端口配置锁定键不激活

1: 端口配置锁定键激活。GPIOx\_LCKR 寄存器锁定直到一个MCU 复位产生。

锁定键写序列:

写 LCKR[16] = '1' + LCKR[15:0] 写

LCKR[16] = '0' + LCKR[15:0] 定

LCKR[16] = '1' + LCKR[15:0] 读LCKR

读LCKR[16] = '1' (这个读操作可选, 但其为确认锁定是否激活)

位15:0 LCKy: 端口x 锁写位y (y= 0..15), 这些位可读/ 写, 但仅LCKK 为 '0' 时写。

版权所有©深圳市航顺芯片技术研发有限公司



# 深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

---

0: 端口配置未锁定

1: 端口配置锁定

## 5.4.9 GPIO 复用功能低位寄存器(GPIOx\_AFRL) (x = A..B)

偏移地址: 0x20      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AFRL7[3:0]				AFRL6[3:0]				AFRL5[3:0]				AFRL4[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AFRL3[3:0]				AFRL2[3:0]				AFRL1[3:0]				AFRL0[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:0      AFRLy: 端口X 引脚y 的复用功能选择 (y = 0..7), 这些位可由软件写来配置复用功能I/O 口。

AFRLy 选择:

0000: AF0	1000: 保留
0001: AF1	1001: 保留
0010: AF2	1010: 保留
0011: AF3	1011: 保留
0100: AF4 ( 仅限端口A)	1100: 保留
0101: AF5 ( 仅限端口A)	1101: 保留
0110: AF6 ( 仅限端口A)	1110: 保留
0111: AF7 ( 仅限端口A)	1111: 保留

## 5.4.10 GPIO 复用功能高位寄存器(GPIOx\_AFRH) (x = A..B)

偏移地址: 0x24      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AFRH15[3:0]				AFRH14[3:0]				AFRH13[3:0]				AFRH12[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AFRH11[3:0]				AFRH10[3:0]				AFRH9[3:0]				AFRH8[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:0      AFRHy: 端口x 引脚y 的复用功能选择 (y = 8..15), 这些位可由软件写来配置复用功能I/O 口。

AFRHy 选择:

0000: AF0	1000: 保留
0001: AF1	1001: 保留
0010: AF2	1010: 保留
0011: AF3	1011: 保留
0100: AF4( 仅限端口A)	1100: 保留
0101: AF5( 仅限端口A)	1101: 保留
0110: AF6( 仅限端口A)	1110: 保留
0111: AF7( 仅限端口A)	1111: 保留

### 5.4.11 端口位复位寄存器(GPIOx\_BRR) (x=A..D,F)

偏移地址: 0x28      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BR15	BR14	BR13	BR12	BR11	BR10	BR9	BR8	BR7	BR6	BR5	BR4	BR3	BR2	BR1	BR0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

位31:16 保留

位15:0 BRy:端口x 复位位y(y= 0 .. 15)这些位为只写位。这些位的返回值为0x0000。

0: 对相应的ODRx 位无影响

1: 复位相应的ODRx 位

## 5.5 SYSCFG 寄存器

### 5.5.1 SYSCFG 配置寄存器 1(SYSCFG\_CFGR1)

偏移地址: 0x00      复位值: 0x0000 000X (X 的值由BOOT0 和BOOT1 存储选择引脚决定)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	I2C_PA 10_FMP	I2C_PA 9_FMP	Res.	I2C1_F MP	I2C_PB 9_FM+	I2C_PB 8_FM+	I2C_PB 7_FM+	I2C_PB 6_FM+
								rw	rw		rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	TIM17_ DMA_RM P	TIM16_ DMA_RM P	USART1_ RX_DM A_RMP	USART1_ TX_DM A_RMP	ADC_DM A_RMP	Res.	Res.	Res.	Res.	Res.	Res.	MEM_MODE[1:0]	
			rw	rw	rw	rw	rw							rw	rw

位31:25 保留，必须保持为复位值。

位 23 : 22 I2C\_PAx\_FMP:超快模式(FM+) 驱动能力激活位

由软件设置和清0这些位，每位分别为PA10，和PA9 口线开启I2C 超快模式(FM+)。

0: PAx 引脚设置为标准模式

1: PAx 引脚配置为I2C 超快模式(FM+)，且I2C 速度控制被旁路(被忽略)。

位20 I2C1\_FMP :I2C1 的 fm+驱动能力，由软件设置和清除该位。

0: FM+模式只能由 I2C\_PXX\_FM+位控制

1: 通过 GPIOx\_AFR 位，FM+模式能被所有 I2C1 脚使能选择

位19:16 I2C\_PBx\_FM+:超快模式(FM+) 驱动能力激活位

由软件设置和清0这些位，每位分别为PB6, PB7, PB8，和PB9 口线开启I2C 超快模式(FM+)。

0: PBx 引脚设置为标准模式

1: PBx 引脚配置为I2C 超快模式(FM+)，且I2C 速度控制被旁路(被忽略)。

位 15:13 保留，必须保持为复位值。

位12 TIM17\_DMA\_RMP: TIM17 DMA 请求重映射位，由软件设置和清除该位。

它控制着TIM17 DMA 通道请求的重映射。

0: 无重映射(TIM17\_CH1 和TIM17\_UP DMA 请求映射在DMA 通道1 上)

1: 重映射(TIM17\_CH1 和TIM17\_UP DMA 请求映射在DMA 能通道2 上)

位11 TIM16\_DMA\_RMP: TIM16 DMA 请求重映射位，由软件设置和清除该位。

它控制着TIM16 DMA 通道请求的重映射。

0: 无重映射(TIM16\_CH1 和TIM16\_UP DMA 请求映射在DMA 通道3 上)

1: 重映射(TIM16\_CH1 和TIM16\_UP DMA 请求映射在DMA 能通道4 上)

位10 USART1\_RX\_DMA\_RMP: USART1\_RX DMA 请求重映射位，由软件设置和清除该位。

它控制着USART1\_ RX DMA 通道请求的重映射

0: 无重映射(USART1\_ RX 请求映射在DMA 通道3 上)

1: 重映射(USART1\_ RX 请求映射在DMA 通道5 上)

位9 USART1\_TX\_DMA\_RMP: USART1\_TX DMA 请求重映射位，由软件设置和清除该位。

它控制着USART1\_TX DMA 通道请求的重映射

- 0: 无重映射 (USART1\_TX 请求映射在DMA 通道2 上)
- 1: 重映射 (USART1\_TX 请求映射在DMA 通道4 上)
- 位8 ADC\_DMA\_RMP: ADC DMA 请求重映射位, 由软件设置和清除该位。  
它控制着ADC DMA 通道请求的重映射
- 0: 无重映射 (ADC DMA 请求映射在DMA 通道1 上)
- 1: 重映射 (ADC DMA 请求映射在DMA 通道2 上)
- 位7:2 保留, 必须保持为复位值。
- 位1:0 MEM\_MODE: 存储映射选择位, 由软件设置和清除这些位。它控制存储器内部映射到地址 0x0000 0000。当复位后这些位值由BOOT0 和BOOT1 的引脚配置值决定。  
x0: 主闪存存储器映射到0x0000 0000  
01: 系统闪存映射到0x0000 0000  
11: 嵌入式RAM 映射到0x0000 0000

## 5.5.2 SYSCFG 外部中断配置寄存器 1(SYSCFG\_EXTICR1)

偏移地址: 0x08 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EXTI3[3:0]				EXTI2[3:0]				EXTI1[3:0]				EXTI0[3:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

- 位31:16 保留, 必须保持为复位值。
- 位15:0 EXTIx[3:0]: EXTI x 配置位(x=0 到3), 这些位由软件进行改写来选择EXTIx 的外部中断源。  
x000: PA[x] 引脚  
x001: PB[x] 引脚  
x010: PC[x] 引脚  
x011: PD[x] 引脚  
x100: 保留  
x101: PF[x] 引脚  
其它配置: 保留

## 5.5.3 SYSCFG 外部中断配置寄存器 2(SYSCFG\_EXTICR2)

偏移地址: 0x0C 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EXTI7[3:0]				EXTI6[3:0]				EXTI5[3:0]				EXTI4[3:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

- 位31:16 保留, 必须保持为复位值。
- 位15:0 EXTIx[3:0]: EXTI x 配置位(x=4 到7), 这些位由软件进行改写来选择EXTIx 的外部中断源。  
x000: PA[x] 引脚  
x001: PB[x] 引脚

x010: PC[x] 引脚  
 x011: 保留  
 x100: 保留  
 x101: PF[x] 引脚  
 其它配置: 保留

## 5.5.4 SYSCFG 外部中断配置寄存器 3(SYSCFG\_EXTICR3)

偏移地址: 0x10      复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EXTI11[3:0]				EXTI10[3:0]				EXTI9[3:0]				EXTI8[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 保留, 必须保持为复位值。

位15:0 EXTI<sub>x</sub>[3:0]: EXTI<sub>x</sub> 配置位 (x=8 到11), 这些位由软件进行改写来选择EXTI<sub>x</sub> 的外部中断源。

x000: PA[x] 引脚  
 x001: PB[x] 引脚  
 x010: PC[x] 引脚  
 其他配置: 保留

## 5.5.5 SYSCFG 外部中断配置寄存器 4(SYSCFG\_EXTICR4)

偏移地址: 0x14      复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EXTI15[3:0]				EXTI14[3:0]				EXTI13[3:0]				EXTI12[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 保留, 必须保持为复位值。

位15:0 EXTI<sub>x</sub>[3:0]: EXTI<sub>x</sub> 配置位 (x = 12 到15), 这些位由软件进行改写来选择EXTI<sub>x</sub> 的外部中断源。

x000: PA[x] 引脚  
 x001: PB[x] 引脚  
 x010: PC[x] 引脚  
 其他配置: 保留

## 5.5.6 SYSCFG 配置寄存器 2(SYSCFG\_CFGR2)

偏移地址: 0x18      复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	SRAM_PEF	Res.	Res.	Res.	Res.	Res.	PVD_LOCK	SRAM_PARITY_LOCK	LOCUP_LOCK
							rc_w1						rw	rw	rw

位 31:9 保留，必须保持为复位值。

位 8 SRAM\_PEF:SRAM 校验标志，当 SRAM 校验错被检测到时硬件自动设置该位。对该位写 1 时清该位。

0: 无SRAM 校验错

1: 检测到SRAM 校验错

位7:3 保留，必须保持为复位值。

位2 PVD\_LOCK: PVD 锁定使能位

该位由软件设置，由系统复位清除。可用于使能并锁定PVD 连接到TIM1/15/16/17 的刹车(Break) 输入，锁定PVDE 和PLS[2:0] (PWR\_CR 寄存器)

0: PVD 中断信号断开与TIM1/15/16/17 刹车(Break)输入的连接。PVDE 和PLS[2:0]位可被应用编程。

1: PVD 中断信号连接到TIM1/15/16/17 刹车(Break) 输入,PVDE 和PLS[2:0] 位为只读。

位1 SRAM\_PARITY\_LOCK: SRAM 校验锁定位，该位由软件设置，由系统复位清除。

可用于锁定 SRAM 校验错信号连接到 TIM1/15/16/17 的刹车(Break) 输入。

0: SRAM 校验错信号断开与TIM1/15/16/17 刹车(Break) 输入的连接

1: SRAM 校验错信号连接到TIM1/15/16/17 刹车(Break) 输入

位 0 LOCKUP\_LOCK: Cortex-M0 LOCKUP 位使能位，该位由软件设置由系统复位清除。

它可用于使能并锁定连接Cortex-M0LOCKUP(硬件故障)输出到TIM1/15/16/17 的刹车(Break) 输入。

0: Cortex-M0 LOCKUP 输出断开与TIM1/15/16/17 刹车(Break) 输入的连接

1: Cortex-M0 LOCKUP 输出连接到TIM1/15/16/17 刹车(Break) 输入

## 5.6 DMA 寄存器

### 5.6.1 DMA 中断状态寄存器(DMA\_ISR)

偏移地址: 0x00 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	TEIF5	HTIF5	TCIF5	GIF5
												r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TEIF4	HTIF4	TCIF4	GIF4	TEIF3	HTIF3	TCIF3	GIF3	TEIF2	HTIF2	TCIF2	GIF2	TEIF1	HTIF1	TCIF1	GIF1
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 31:28 保留，必须保持为复位值

位 19, 15, 11, 7, 3 TEIFx: 通道 x(x=1..5)传输错误标志

该位由硬件设置。由软件对 DMA\_IFCR 寄存器的相应位写 1 清除。

0: 在通道 x 上无传输错误 (TE)

1: 在通道 x 上发生了传输错误 (TE)

位 18, 14, 10, 6, 2 HTIFx: 通道 x(x=1..5)传输一半标志



该位由硬件设置。由软件对 DMA\_IFCR 寄存器的相应位写 1 清除。  
 0: 在通道 x 上无传输一半 (HT) 的事件发生  
 1: 在通道 x 上发生了传输一半 (HT) 的事件  
 位 17, 13, 9, 5, 1 TCIFx: 通道 x(x=1..5) 传输完成标志  
 该位由硬件设置。由软件对 DMA\_IFCR 寄存器的相应位写 1 清除。  
 0: 在通道 x 上无传输完成 (TC) 的事件发生  
 1: 在通道 x 上发生了传输 (TC) 的事件  
 位 16, 12, 8, 4, 0 GIFx: 通道 x(x=1..5) 全局中断标志  
 该位由硬件设置。由软件对 DMA\_IFCR 寄存器的相应位写 1 清除。  
 0: 在通道 x 上无 TE、HT 或 TC 事件发生  
 1: 在通道 x 上发生了 TE、HT 或 TC 事件

## 5.6.2 DMA 中断标志清除寄存器(DMA\_IFCR)

偏移地址: 0x04      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	CTEIF5	CHTIF5	CTCIF5	CGIF5
												w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CTEIF4	CHTIF4	CTCIF4	CGIF4	CTEIF3	CHTIF3	CTCIF3	CGIF3	CTEIF2	CHTIF2	CTCIF2	CGIF2	CTEIF1	CHTIF1	CTCIF1	CGIF1
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

位31:28 保留, 必须保持为复位值  
 位19, 15, 11, 7, 3 CTEIFx: 通道x (x = 1 .. 5) 传输错误清除, 该位由软件置1 清除。  
 0: 无效  
 1: 在DMA\_ISR 寄存器中清除相应的TEIF 标志  
 位18, 14, 10, 6, 2 CHTIFx: 通道x (x = 1 .. 5) 传输一半标志清除, 该位由软件置1 清除。  
 0: 无效  
 1: 在DMA\_ISR 寄存器中清除相应的HTIF 标志  
 位17, 13, 9, 5, 1 CTCIFx: 通道x (x = 1 .. 5) 传输完成标志清除, 该位由软件置1 清除。  
 0: 无效  
 1: 在DMA\_ISR 寄存器中清除相应的TCIF 标志  
 位16, 12, 8, 4, 0 CGIFx: 通道x (x = 1 .. 5) 全局中断标志清除, 该位由软件置1 清除。  
 0: 无效  
 1: 在DMA\_ISR 寄存器中清除GIF、TEIF、HTIF 和TCIF 标志

## 5.6.3 DMA 通道 x 配置寄存器(DMA\_CCRx) (x = 1..5)

偏移地址: 0x08 + 0d20 × (通道号 - 1)      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	MEM2 MEM	PL[1:0]		MSIZE[1:0]		PSIZE[1:0]		MINC	PINC	CIRC	DIR	TEIE	HTIE	TCIE	EN
	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

- 位 14 MEM2MEM: 存储器到存储器模式, 该位由软件置 1 清除。
  - 0: 非存储器到存储器模式
  - 1: 启动存储器到存储器模式
- 位 13:12 PL[1:0]: 通道优先级, 这些位由软件设置和清除。
  - 00: 低
  - 01: 中
  - 10: 高
  - 11: 最高
- 位 11:10 MSIZE[1:0]: 存储器数据宽度, 这些位由软件设置和清除。
  - 00: 8 位
  - 01: 16 位
  - 10: 32 位
  - 11: 保留
- 位 9:8 PSIZE[1:0]: 外设数据宽度 这些位由软件设置和清除。
  - 00: 8 位
  - 01: 16 位
  - 10: 32 位
  - 11: 保留
- 位 7 MINC: 存储器地址增量模式 该位由软件置 1 清除。
  - 0: 不执行存储器地址增量操作
  - 1: 执行存储器地址增量操作
- 位 6 PINC: 外设地址增量模式, 该位由软件置 1 清除。
  - 0: 不执行外设地址增量模式操作
  - 1: 执行外设地址增量模式操作
- 位 5 CIRC: 循环模式, 该位由软件置 1 清除。
  - 0: 不执行循环模式操作
  - 1: 执行循环模式操作
- 位 4 DIR: 数据传输方向, 该位由软件置 1 清除。
  - 0: 从外设读
  - 1: 从存储器读
- 位 3 TEIE: 传输错误中断使能 该位由软件置 1 清除。
  - 0: 禁止 TE 中断
  - 1: 允许 TE 中断
- 位 2 HTIE: 传输一半中断使能 该位由软件置 1 清除。
  - 0: 禁止 HT 中断
  - 1: 允许 HT 中断
- 位 1 TCIE: 传输完成中断使能 该位由软件置 1 清除。
  - 0: 禁止 TC 中断
  - 1: 允许 TC 中断
- 位 0 EN: 通道使能 该位由软件置 1 清除。
  - 0: 通道不工作
  - 1: 开启通道

## 5.6.4 DMA 通道 x 传输数量寄存器(DMA\_CNDTRx) (x = 1..5)

偏移地址:  $0x0C + 0d20 \times (\text{通道号} - 1)$       复位值: 0x0000 0000

版权所有©深圳市航顺芯片技术研发有限公司

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	1	1	10	9	8	7	6	5	4	3	2	1	0
NDT															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 31:16 保留，必须保持为复位值

位 15:0 NDT[15:0]: 传输数据的数量。

传输数据的数量(0 到65535)。这个寄存器只能在通道不工作(DMA\_CCRx 的EN=0)时写入。一旦允许通道工作，该寄存器变为只读，其值为剩余待传输数据字节数目。寄存器内容在每次DMA 传输后递减。数据传输结束后寄存器的内容或者变为0 或者当该通道配置为自动重新加载模式时，寄存器的内容将被自动重新加载为之前配置时的数值。当寄存器的内容为0 时，无论通道是否开启，都不会发生任何数据传输。

## 5.6.5 DMA 通道 x 外设地址寄存器(DMA\_CPARx) (x = 1..5)

偏移地址:  $0x10 + 0d20 \times (\text{通道号} - 1)$       复位值:  $0x0000\ 0000$

当通道工作时道(DMA\_CCRx 的EN=1) 不能写该寄存器。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
PA																																	
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位31:0 PA[31:0]: 外设地址，外设数据寄存器的基地址，作为数据传输的源或目标。

当PSIZE=' 01' (16 位)，不使用PA[0]位。操作自动地与半字地址对齐。

当PSIZE=' 10' (32 位)，不使用PA[1:0] 位。操作自动地与字地址对齐。

## 5.6.6 DMA 通道 x 存储器地址寄存器(DMA\_CMARx) (x = 1..5)

偏移地址:  $0x14 + 0d20 \times (\text{通道号} - 1)$       复位值:  $0x0000\ 0000$

当通道工作时道(DMA\_CCRx 的EN=1) 不能写该寄存器。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
MA																																
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位31:0 MA[31:0]: 存储器地址，存储器地址作为数据传输的源或目标。

当MSIZE = ' 01' (16 位)，不使用MA[0] 位。操作自动地与半字地址对齐。

当MSIZE = ' 10' (32 位)，不使用MA[1:0] 位。操作自动地与字地址对齐。

## 5.7 中断和事件

### 5.7.1 NVIC 主要特性

嵌套向量中断控制器(NVIC) 和处理器核的接口紧密相连，可以实现低延迟的中断处理和高效地处理晚到的中断。嵌套向量中断控制器管理着包括内核异常等中断。

- 32 个可屏蔽中断通道(不包含16 个Cortex-M0 的中断线)
- 4 个可编程的优先级(使用了2 位的中断优先级)

- 低延时的异常和中断处理
- 电源管理控制
- 系统控制寄存器的实现

## 5.7.2 SysTick 校准值寄存器

SysTick 校准值设置为 6000，当 SysTick 时钟设置为 6 MHz (fHCLK/8 的最大值) 时，会产生 1ms 时间基准。

## 5.7.3 中断和异常向量

HK32F03X 共有 27 个外部中断，其中红色部分是新增加的中断位。

Posit	Priority	Acronym	Interrupt vectors	Description	Address	
-	-	-	-	Reserved	0x0000_0000	
-	-3	fixed	Reset	Reset	0x0000_0004	
-	-2	fixed	NMI	Non maskable interrupt. The RCC Clock Security System (CSS) is linked to the NMI vector.	0x0000_0008	
-	-1	fixed	HardFault	All class of fault	0x0000_000c	
-	3	settable	SVCcall	System service call via SWI instruction	0x0000_002c	
-	5	settable	PendSV	Pendable request for system service	0x0000_0038	
-	6	settable	SysTick	System tick timer	0x0000_003c	
0	7	settable	WWDG	WWDG_IRQHandler	Window watchdog interrupt	0x0000_0040
1	8	settable	PVD	PVD_IRQHandler	PVD interrupt (combined EXTI lines 16)	0x0000_0044
2	9	settable	RTC	RTC_IRQHandler	RTC interrupts (combined EXTI lines 17, 19 and 20)	0x0000_0048
3	10	settable	FLASH	FLASH_IRQHandler	Flash global interrupt	0x0000_004c
4	11	settable	RCC	RCC_IRQHandler	RCC global interrupt	0x0000_0050
5	12	settable	EXTI0_1	EXTI0_1_IRQHandler	EXTI Line0 interrupt	0x0000_0054
6	13	settable	EXTI2_3	EXTI2_3_IRQHandler	EXTI Line[3:2] interrupts	0x0000_0058
7	14	settable	EXTI4_15	EXTI4_15_IRQHandler	EXTI Line[15:4] interrupts	0x0000_005c
8	15			Reserved	0x0000_0060	
9	16	settable	DMA_CH1	DMA1_Channel1_IRQHandler	DMA channel1 global interrupt	0x0000_0064
10	17	settable	DMA_CH2_3	DMA1_Channel2_3_IRQHandler	DMA channel 2 and 3 interrupts	0x0000_0068
11	18	settable	DMA_CH4_5	DMA1_Channel4_5_IRQHandler	DMA channel 4 and 5 interrupts	0x0000_006c
12	19	settable	ADC	ADC1_COMP_IRQHandler	ADC interrupts	0x0000_0070
13	20	settable	TIM1_BRK_UP_TRG_COM	TIM1_BRK_UP_TRG_COM_IRQHandler	TIM1 break, update, trigger and commutation interrupt	0x0000_0074
14	21	settable	TIM1_CC	TIM1_CC_IRQHandler	TIM1 Capture Compare interrupt	0x0000_0078
15	22					
16	23	settable	TIM3	TIM3_IRQHandler	TIM3 global interrupt	0x0000_0080
17	24	settable	TIM6	TIM6_IRQHandler	TIM6 global interrupt	0x0000_0084
18	25			Reserved	0x0000_0088	
19	26	settable	TIM14	TIM14_IRQHandler	TIM14 global interrupt	0x0000_008c

20	27	settable	TIM15	TIM15_IRQHandler	TIM15 global interrupt	0x0000_0090
21	28	settable	TIM16	TIM16_IRQHandler	TIM16 global interrupt	0x0000_0094
22	29	settable	TIM17	TIM17_IRQHandler	TIM17 global interrupt	0x0000_0098
23	30	settable	I2C1	I2C1_IRQHandler	I2C1 global interrupt (combined with EXTI line 23)	0x0000_009c
24	31	settable	I2C2	I2C2_IRQHandler	I2C2 global interrupt (combined with EXTI line 24)	0x0000_00a0
25	32	settable	SPI1	SPI1_IRQHandler	SPI1 global interrupt	0x0000_00a4
26	33	settable	SPI2	SPI2_IRQHandler	SPI2 global interrupt	0x0000_00a8
27	34	settable	USART1	USART1_IRQHandler	USART1 global interrupt (combined with EXTI line 25)	0x0000_00ac
28	35	settable	USART2	USART2_IRQHandler	USART2 global interrupt (combined with EXTI line 26)	0x0000_00b0
29	36				Reserved	0x0000_00b4
30	37				Reserved	0x0000_00b8
31	38	settable	DVSQ	DVSQ_IRQHandler	DVSQ global interrupt	0x0000_00bc

## 5.8 EXTI 寄存器

HK32F03X 内置 24 个 EXTI 口，其中 0~15 连接 IO，其余的 EXTI 口连接以下事件：

- EXTI 16 连接 PVD 输出
- EXTI 17 连接 RTC 的 Alarm 事件
- EXTI 19 连接 RTC 的 Tamper 和 TimeStamp 事件
- **EXTI 20 连接 RTC 的 Wakeup 事件**
- EXTI 23 连接 I2C1 的 wakeup 事件
- **EXTI 24 连接 I2C2 的 wakeup 事件**
- EXTI 25 连接 USART1 的 wakeup 事件
- **EXTI 26 连接 USART2 的 wakeup 事件**

其中 23,24,25,26 作为内部事件没有 RTSR、FTSR、SWIER 和 PR 寄存器，只能在 STOPMODE 下采事件的上升沿产生 ERQ 和 IRQ 唤醒系统。

红色字体的 3 个 wakeup 事件是 HK32F03X 增加的几个 EXTI，功能设计不完全，都没有相应的 IMR、EMR、RTSR、FTSR、SWIER 和 PR 功能，只能通过默认打开的 IMR 产生 IRQ 唤醒系统。

### 5.8.1 中断屏蔽寄存器(EXTI\_IMR)

偏移地址：0x00

复位值：0x0FF4 0000 HK32F030x4/HK32F030x6

0x0F94 0000 HK32F030x8

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
IM31	IM30	IM29	IM28	IM27	IM26	IM25	IM24	IM23	IM22	IM21	IM20	IM19	IM18	IM17	IM16
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IM15	IM14	IM13	IM12	IM11	IM10	IM9	IM8	IM7	IM6	IM5	IM4	IM3	IM2	IM1	IM0
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位31:0 MRx: 外部/ 内部线 x 的中断屏蔽位

0: 屏蔽来自线x 上的中断请求

1: 开放来自线x 上的中断请求

### 5.8.2 事件屏蔽寄存器(EXTI\_EMR)

偏移地址：0x04 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
EM31	EM30	EM29	EM28	EM27	EM26	EM25	EM24	EM23	EM22	EM21	EM20	EM19	EM18	EM17	EM16
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EM15	EM14	EM13	EM12	EM11	EM10	EM9	EM8	EM7	EM6	EM5	EM4	EM3	EM2	EM1	EM0
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 31:0 MRx: 外部/ 内部线x 的事件屏蔽位

0: 屏蔽来自线x 上的事件请求

1: 开放来自线x 上的事件请求

版权所有©深圳市航顺芯片技术研发有限公司

## 5.8.3 上升沿触发选择寄存器(EXTI\_RTSR)

偏移地址: 0x08      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RT3	RT3	RT2	RT2	RT2	RT2	RT2	RT2	RT2	RT2	RT2	RT2	RT1	RT1	RT1	RT1
1	0	9	8	7	6	5	4	3	2	1	0	9	8	7	6
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RT1	RT1	RT1	RT1	RT1	RT1	RT9	RT8	RT7	RT6	RT5	RT4	RT3	RT2	RT1	RT0
5	4	3	2	1	0										
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:0    TRx: 线x 上的上升沿触发事件配置位 (x = 31 到0)

0: 禁止输入线x 上的上升沿触发( 中断和事件)

1: 禁止输入线x 上的上升沿触发( 中断和事件).

## 5.8.4 下降沿触发选择寄存器(EXTI\_FTSR)

偏移地址: 0x0C      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FT3	FT3	FT2	FT2	FT2	FT2	FT2	FT2	FT2	FT2	FT2	FT2	FT1	FT1	FT1	FT1
1	0	9	8	7	6	5	4	3	2	1	0	9	8	7	6
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FT1	FT1	FT1	FT1	FT1	FT1	FT9	FT8	FT7	FT6	FT5	FT4	FT3	FT2	FT1	FT0
5	4	3	2	1	0										
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:0    TRx: 线x 上的上升沿触发事件配置位 (x = 31 到0)

0: 禁止输入线x 上的下降沿触发( 中断和事件)

1: 禁止输入线x 上的下降沿触发( 中断和事件)

## 5.8.5 软件中断事件寄存器(EXTI\_SWIER)

偏移地址: 0x10      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI	SWI
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:0    SWIERx: 线 x 上的软件中断 (x=31to0)

当该位为' 0' 时, 写' 1' 将设置 EXTI\_PR 中相应的挂起位。如果在 EXTI\_IMR 和 EXTI\_EMR 中允许产生该中断, 则此时将产生一个中断。通过清除 EXTI\_PR 的对应位 (写入' 1' ), 可以清除该位为' 0' 。

## 5.8.6 挂起寄存器(EXTI\_PR)

偏移地址: 0x14      复位值: 不定

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF	PIF
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:0      PRx: 线 x 挂起位 (x=31 到0)

0: 没有发生触发请求

1: 发生了选择的触发请求。当在外部中断线上发生了选择的边沿事件, 该位被置' 1'。在该位中写入' 1' 可以清除它, 也可以通过改变边沿检测的极性清除。

## 5.9 ADC 寄存器

### 5.9.1 ADC 中断和状态寄存器(ADC\_ISR)

偏移地址: 0x00      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	AWD	Res.	Res.	OVR	EOS	EOC	EOSMP	ADRDY
								r_w1			r_w1	r_w1	rc_w1	r_w1	r_w1

位31:8      保留, 必须设置为复位值.

位7      AWD: 模拟看门狗标志

当转换后的电压超过ADC\_LTR 和ADC\_HTR 寄存器编程设定的电压时, 该位由硬件置位。用软件对该位写1 清除。

0: 无模拟看门狗事件产生 ( 或该事件标志由软件获取并清零)

1: 产生了模拟看门狗事件

位6:5      保留, 必须设置为复位值.

位 4      OVR: ADC 过冲, 当过冲产生时该位由硬件置位, 置位说明新的转换结束但 EOC 位还是为 1。

该位可由软件写 1 清零。

0: 无过冲事件产生 ( 或该事件标志由软件获取并清零)

1: 产生了过冲事件

位3      EOS: 序列转换结束标志

由CHSEL 位所选的通道序列转换结束后, 该位由硬件置位。其由软件对该位写 1 请零

0: 序列转换未完成 ( 或该事件标志由软件获取并清零)

1: 序列转换完成



- 位2 EOC: 转换结束标志  
当每个通道新转换结果有效时(存放在ADC\_DR中)该位由硬件置位。可由软件对该位写1清零或读取ADC\_DR寄存器来清零。  
0: 通道转换未结束(或该事件标志由软件获取并清零或由读ADC\_DR寄存器清零)  
1: 通道转换结束
- 位1 EOSMP: 采样结束标志 在转换期间的采样阶段结束时该位由硬件置1。  
0: 不在采样结束阶段(或该事件标志由软件获取并清零)  
1: 达到采样阶段结束条件
- 位0 ADRDY: ADC准备好,该位用软件写1清零。  
0: ADC未准备好(或该标志事件由软件获取并清零)  
1: ADC已准备好开始转换

## 5.9.2 ADC 中断使能寄存器(ADC\_IER)

偏移地址: 0x04 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	AWD IE	Res.	Res.	OVRIE	EOSIE	EOCIE	EOSMP IE	ADRDY IE
								rw			rw	rw	rw	rw	rw

- 位 31:8 保留,必须设置为复位值 .
- 位 7 AWDIE: 模拟看门狗中断使能,该位由软件设置和清除来开启 / 关闭模拟看门狗中断。  
0: 模拟看门狗中断禁止  
1: 模拟看门狗中断使能
- 位 6:5 保留,必须设置为复位值 .
- 位 4 OVRIE: 过冲中断使能,该位由软件设置和清除来开启/关闭过冲中断。  
0: 过冲中断关闭  
1: 过冲中断开启。当OVR位置位时产生中断。
- 位 3 EOSIE: 序列转换结束中断使能 该位由软件设置和清除来开启/关闭序列转换结束中断  
0: EOS 中断关闭  
1: EOS 中断开启。当EOS置位时产生中断。
- 位 2 EOCIE: 转换结束中断使能,该位由软件设置和清除来开启/关闭转换结束中断。  
0: EOC 中断关闭  
1: EOC 中断开启。当EOC置位时产生中断。
- 位 1 EOSMPIE: 采样结束中断使能 该位由软件设置和清除来开启/关闭采样阶段结束中断。  
0: EOSMP 中断关闭  
1: EOSMP 中断开启。当EOSMP置位时产生中断。
- 位 0 ADRDYIE: ADC准备好中断使能,该位由软件设置和清除来开启/关闭ADC准备好中断  
0: ADRDY 中断关闭  
1: ADRDY 中断开启。当ADRDY置位时产生中断。

## 5.9.3 ADC 控制寄存器(ADC\_CR)

偏移地址: 0x08      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AD CAL	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
rs															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	AD STP	Res.	AD START	AD DIS	AD EN
											rs		rs	rs	rs

位 31      ADCAL: ADC 校准, 该位由软件设置来启动 ADC 校准。当校准完成后, 由硬件清零。

0: 校准完成

1: 写 1 时校准 ADC, 读为 1 时意味着校准进行中。

位 30:5      保留, 必须保持为复位值。

位 4      ADSTP: ADC 停止转换命令。该位由软件设置来停止和丢弃正在进行的转换。当转换停止结束时, 该位由硬件清零且 ADC 已准备好接受新的转换命令。

0: 不发 ADC 停止转换命令

1: 写 1 用来停止 ADC, 读为 1 时表明 ADSTP 命令正在执行中。

位 3      保留, 必须保持为复位值

位 2      ADSTART: ADC 开始转换命令, 该位由软件设置来启动 ADC 转换。一次转换可由立即启动(由软件配置)或硬件触发产生(硬件触发配置)两种方式启动, 启动方式由 EXTEN[1:0]位的配置来决定。其位由硬件清零:

— 在单次转换模式中, 当选择为软件触发 (EXTSEL=0x0)时: 序列转换结束(EOS 置位)后该位清零。

— 当执行完 ADSTP 命令后, 同时 ADSTP 位由硬件清零。

0: 无进行中的 ADC 转换。

1: 写 1 开始 ADC 转换。读为 1 表明 ADC 正在进行转换。

位 1      ADDIS: ADC 禁止命令, 该位由软件设置来禁止 ADC (ADDIS 命令) 并让 ADC 处于掉电状态(关断状态)。一旦 ADC 有效关闭 (ADEN 同时被硬件清零) 后由硬件清除该位。

0: 无 ADDIS 命令进行中

1: 写 1 为关闭 ADC。读为 1 时表明 ADDIS 命令正在执行中。

位 0      ADEN: ADC 使能命令, 由软件设置该位来使能 ADC。一旦 ADRDY 标志置为 1 时表明 ADC 可供使用了。执行 ADDIS 命令后, ADC 关断且该位被硬件清零。

0: ADC 禁用 (关断状态)

1: 写 1 来使能 ADC

## 5.9.4 ADC 配置寄存器 1(ADC\_CFGR1)

偏移地址: 0x0C      复位值: 0x0000 0000



# 深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	AWDCH[4:0]					Res.	Res.	AWD EN	AWD SGL	Res.	Res.	Res.	Res.	Res.	DISC EN
	rw	rw	rw	rw	rw			rw	rw						rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AUT OFF	WAIT	CONT	OVR MOD	EXTEN[1:0]		Res.	EXTSEL[2:0]		ALIGN	RES[1:0]		SCAN DIR	DMA CFG	DMA EN	
rw	rw	rw	rw	rw			rw		rw	rw		rw	rw	rw	

位31 保留，必须设置为复位值。

位30:26 AWDCH[4:0]:模拟看门狗通道选择这些位由软件设置和清除。它们设置模拟看门狗监视的输入通道。

00000:由模拟看门狗监视的ADC 模拟输入通道0

00001:由模拟看门狗监视的ADC 模拟输入通道1

.....

10011:由模拟看门狗监视的ADC 模拟输入通道18

其它值: 保留，不会被使用

位29:24 保留，必须保持为复位值。

位23 AWDEN: 模拟看门狗使能位, 该位由软件设置和清除。

0: 模拟看门狗关闭

1: 模拟看门狗开启

位22 AWD SGL: 在单一通道或所有通道使能看门狗, 该位由软件设置和清除来使能由 AWDCH[4:0] 位指定的通道或所有通道。

0: 在所有通道上使能模拟看门狗

1: 在单一通道上使能模拟看门狗

位21:17 保留，必须保持为复位值。

位16 DISCEN: 断续模式, 该位由软件设置和清除来开启/ 禁止断续模式。

0: 断续模式禁止

1: 断续模式开启

位15 AUTOFF: 自动关断模式, 该位由软件设置和清除来开启/ 禁止自动关断模式。

0: 自动关断模式禁止

1: 自动关断模式开启

位14 WAIT: 等待转换模式。

此位由软件置 1 和清零, 以开启/禁用等待转换模式。

0: 等待转换模式关闭

1: 等待转换模式开启

注意: 只有当 ADSTART = 0 时, 软件才允许写入此位(为了确保没有转换正在进行)

位 13 CONT: 单次/连续转换模式, 该位由软件设置和清除。若该位置位, 转换为连续模式直到该位清零。

0: 单次转换模式

1: 连续转换模式

位12 OVRMOD: 过冲管理模式, 该位由软件设置和清除来配置数据过冲管理。

0: 当检测到过冲事件时, ADC\_DR 寄存器保持为老数据

版权所有©深圳市航顺芯片技术研发有限公司

- 1: 当检测到过冲事件时, ADC\_DR 寄存器用最后一次的转换数据覆盖
- 位 11:10 EXTEN[1:0]: 外部触发使能和极性选择, 这些位可由软件设置和清除来选择外部触发的极性并使能触发器。
- 00: 硬件触发检测关闭(可由软件启动转换)
  - 01: 在上升沿进行硬件触发检测
  - 10: 在下降沿进行硬件触发检测
  - 11: 在上升和下降沿进行硬件触发检测
- 位 9 保留, 必须保持为复位值 .
- 位 8:6 EXTSEL[2:0]: 外部触发选择, 这些位用于选择触发 ADC 转换的外部事件:
- 000: 事件 0
  - 001: 事件 1
  - 010: 事件 2
  - 011: 事件3
  - 100: 事件4
  - 101: 事件5
  - 110: 事件6
  - 111: 事件7
- 位 5 ALIGN: 数据对齐, 该位由软件设置和清除用来选择数据的左或右对齐能
- 0: 右对齐
  - 1: 左对齐
- 位4:3 RES[1:0]: 数据分辨率, 这些位由软件改写, 用于选择ADC 转换的数据分辨率。
- 00: 12 位
  - 01: 10 位
  - 10: 8 位
  - 11: 6 位
- 位2 SCANDIR: 扫描序列方向, 该位由软件设置和清除来选择通道序列中的通道扫描方向。
- 0: 向前扫描(从CHSEL0 到CHSEL17)
  - 1: 向后扫描(从CHSEL17 到CHSEL0)
- 位1 DMACFG: DMA 配置, 该位由软件设置和清除来选择DMA 模式, 只有在DMAEN=1 时起作用。
- 0: DMA 单次模式
  - 1: DMA 循环模式
- 位 0 DMAEN: DMA 使能, 该位由软件设置和清除来使能DMA 的请求。
- 允许用DMA 控制器来自动管理转换的结果数据。
- 0: DMA disabled
  - 1: DMA enabled

## 5.9.5 ADC 配置寄存器 2(ADC\_CFGR2)

偏移地址: 0x10 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CKMODE[1:0]		Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
rw	rw														
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.

位31:30 CKMODE[1:0]:ADC clock mode, 软件设置或清理。

00:ADCCLK 异步时钟工作模式

01:PCLK/2 同步时钟工作模式

10:PCLK/4 同步时钟工作模式

11:保留

位29:0 保留, 必须保持为复位值。

## 5.9.6 ADC 采样时间寄存器(ADC\_SMPR)

偏移地址: 0x14 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	SMP[2:0]		
															rw

位31:3 保留, 必须保持为复位值。

位2:0 SMP[2:0]: 采样时间选择, 这位用软件改写, 用于选择所选通道的采样时间。

000: 1.5 ADC 时钟周期

001: 7.5 ADC 时钟周期

010: 13.5 ADC 时钟周期

011: 28.5 ADC 时钟周期

100: 41.5 ADC 时钟周期

101: 55.5 ADC 时钟周期

110: 71.5 ADC 时钟周期

111: 239.5 ADC 时钟周期

## 5.9.7 ADC 看门狗阈值寄存器(ADC\_TR)

偏移地址: 0x20 复位值: 0x0000 0FFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	HT[11:0]											
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	LT[11:0]											
				rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

- 位31:28 保留, 必须保持为复位值。
- 位27:16 HT[11:0]: 模拟看门狗的高阈值, 这些位由软件改写, 用来定义模拟看门狗的高阈值。
- 位15:12 保留, 必须保持为复位值。
- 位11:0 LT[11:0]: 模拟看门狗低阈值, 这些位由软件改写, 用来定义模拟看门狗的低阈值。

## 5.9.8 ADC 通道选择寄存器(ADC\_CHSELR)

偏移地址: 0x28 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
													CHSE L18	CHSE L17	CHSE L16
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
1	1	1	1	1	1	9	8	7	6	5	4	3	2	1	0
5	4	3	2	1	0										
CHSEL 15	CHSEL 14	CHSEL 13	CHSEL 12	CHSEL 11	CHSEL 10	CHSE L9	CHSE L8	CHSE L7	CHSE L6	CHSE L5	CHSE L4	CHSE L3	CHSE L2	CHSE L1	CHSE L0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

- 位31:19 保留, 必须保持为复位值。
- 位18 通道选择, 配置 VBAT 的分压
- 位17:0 CHSELx: 通道选择, 这些位可由软件改写, 用来定义所要转换序列的通道。  
0: 输入通道x 不被选为转换通道  
1: 输入通道x 被选为转换通道

## 5.9.9 ADC 数据寄存器(ADC\_DR)

偏移地址: 0x40 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

- 位31:16 保留, 必须保持为复位值。
- 位15:0 DATA[15:0]: 转换数据, 这些位只读。  
其包含最后转换通道的转换结果值。仅在校准完成时, DATA[6:0] 值为校准因子。

## 5.9.10 ADC 通用配置寄存器(ADC\_CCR)

偏移地址: 0x308 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	
Res.						VBATD3	VBATEN	TSEN	VREFEN	Res.					
						rw	rw	rw	rw						
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	
Res.															

- 位 31:26 保留, 必须保持为复位值 .
- 位 25 VBATD3: 分压  
0: 1/2 分压  
1: 1/3 分压
- 位 24 VBATEN:VBAT 使能, 由软件设置和清除该位来打开/关闭 VBAT 通道。  
0: VBAT 通道关闭  
1: VBAT 通道开启
- 位 23 TSEN:温度传感使能, 由软件设置和清除来打开/关闭温度传感通道。  
0: 温度传感通道关闭  
1: 温度传感通道开启
- 位 22 VREFEN:VREFINT 使能, 由软件设置和清除来打开/关闭 VREFINT 通道。  
0: VREFINT 通道关闭  
1: VREFINT 通道开启
- 位 21:0 保留, 必须设置为复位值

## 5.10 TIM1

### 5.10.1 TIM1 控制寄存器 1 (TIM1\_CR1)

偏移地址 : 0x00    复位值 : 0x0000

31	30-0
CC4_ADC_SEL	保留
rw	

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	CKD[1:0]		ARPE	CMS[1:0]		DIR	OPM	URS	UDIS	CEN
						rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31    CC4\_ADC\_SEL

- 0 : 默认值: ADC 的 CC4 触发信号由端口 CH4 信号产生 (与友商的行为一致);
- 1: ADC 的 CC4 触发信号改由 Timer 内部 OC4REF 信号产生。

位15:10    保留, 必须始终为复位值.

位9:8    CKD[1:0]: 时钟分频因子 (Clock division)

这2 位定义在定时器时钟 (CK\_INT) 频率、死区时间和由死区发生器与数字滤波器 (ETR, TIx) 所用的采样时钟之间的分频比例。

- 00:  $tDTS = tCK\_INT$
- 01:  $tDTS = 2 \times tCK\_INT$
- 10:  $tDTS = 4 \times tCK\_INT$
- 11: 保留, 不要使用这个配置

位7    ARPE: 自动重载预装载允许位 (Auto-reload preload enable)

- 0: TIMx\_ARR 寄存器没有缓冲
- 1: TIMx\_ARR 寄存器有缓冲

位6:5    CMS[1:0]: 选择中央对齐模式 (Center-aligned mode selection)

- 00: 边沿对齐模式。计数器依据方向位 (DIR) 向上或向下计数。
- 01: 中央对齐模式1。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中CCxS=00) 的输出比较中断标志位, 只在计数器向下计数时被设置。
- 10: 中央对齐模式2。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中CCxS=00) 的输出比较中断标志位, 只在计数器向上计数时被设置。
- 11: 中央对齐模式3。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中CCxS=00) 的输出比较中断标志位, 在计数器向上和向下计数时均被设置。

位4    DIR: 方向 (Direction)

- 0: 计数器向上计数
- 1: 计数器向下计数

位 3    OPM: 单脉冲模式 (One pulse mode)

- 0: 在发生更新事件时, 计数器不停止;
- 1: 在发生下一次更新事件 (清除 CEN 位) 时, 计数器停止。

位 2    URS: 更新请求源 (Update request source), 软件通过该位选择 UEV 事件的源

- 0: 如果使能了更新中断或 DMA 请求, 则下述任一事件产生更新中断或 DMA 请求:
  - 计数器溢出/下溢



- 设置 UG 位
- 从模式控制器产生的更新
- 1: 如果使能了更新中断或 DMA 请求, 则只有计数器溢出/下溢才产生更新中断或 DMA 请求。
- 位 1 UDIS:禁止更新(Update disable), 软件通过该位允许/禁止 UEV 事件的产生
- 0: 允许 UEV。更新(UEV)事件由下述任一事件产生:
  - 计数器溢出/下溢
  - 设置 UG 位
  - 从模式控制器产生的更新, 具有缓存的寄存器被装入它们的预装载值
- 1: 禁止 UEV。不产生更新事件, 影子寄存器 (ARR、PSC、CCR<sub>x</sub>) 保持它们的值。如果设置了 UG 位或从模式控制器发出了一个硬件复位, 则计数器和预分频器被重新初始化。
- 位 0 CEN: 使能计数器(Counter enable)
- 0: 禁止计数器;
- 1: 使能计数器。

## 5.10.2 TIM1 控制寄存器 2 (TIM1\_CR2)

偏移地址: 0x04      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	OIS4	OIS3N	OIS3	OIS2N	OIS2	OIS1N	OIS1	TI1S	MMS[2:0]			CCDS	CCUS	Res.	CCPC
	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw		rw

- 位15 保留, 必须始终为复位值.
- 位14 OIS4: 输出空闲状态4(OC4 输出)
- 位13 OIS3N: 输出空闲状态3(OC3N 输出)
- 位12 OIS3: 输出空闲状态3(OC3 输出)
- 位11 OIS2N: 输出空闲状态2(OC2N 输出)
- 位10 OIS2: 输出空闲状态2(OC2 输出)
- 位9 OIS1N: 输出空闲状态1(OC1N 输出) (Output Idle state 1)
  - 0: 当MOE=0时, 死区后OC1N=0
  - 1: 当MOE=0时, 死区后OC1N=1
- 位8 OIS1: 输出空闲状态1(OC1 输出) (Output Idle state 1)
  - 0: 当 MOE=0 时, 如果完成了 OC1N, 则死区后 OC1=0
  - 1: 当 MOE=0 时, 如果完成了 OC1N, 则死区后 OC1=1
- 位7 TI1S: TI1 选择(TI1 selection)
  - 0: TIM<sub>x</sub>\_CH1 引脚连到TI1 输入
  - 1: TIM<sub>x</sub>\_CH1、TIM<sub>x</sub>\_CH2 和TIM<sub>x</sub>\_CH3 引脚经异或后连到TI1 输入
- 位 6:4 MMS[1:0]: 主模式选择 (Master mode selection)
 

这 3 位用于选择在主模式下送到从定时器的同步信息 (TRGO)。可能的组合如下: 000: 复位 - TIM<sub>x</sub>\_EGR 寄存器的UG 位被用于作为触发输出 (TRGO)。如果是触发输入产生的复位(从模式控制器处于复位模式), 则TRGO 上的信号相对实际的复位会有一个延迟。

001: 使能 - 计数器使能信号CNT\_EN 被用于作为触发输出 (TRGO)。可用于同时启动多个定时器或控制在一段时间内使能从定时器。在门控模式下, 计数器使能信号是CEN 控制位和的触发输入信号的逻辑或产生。当计数器使能信号受控于触发输入时, TRGO 上会有一个延迟, 除非选择了主/从模式。

- 010: 更新 - 更新事件被选为触发输入 (TRGO)。例如, 一个主定时器的时钟可以被用作一个从定时器的预分频器。
- 011: 比较脉冲 - 在发生一次捕获或一次比较成功时, 当要设置 CC1IF 标志时 (即使它已经为高), 触发输出送出一个正脉冲 (TRGO)。
- 100: 比较 - OC1REF 信号被用于作为触发输出 (TRGO)
- 101: 比较 - OC2REF 信号被用于作为触发输出 (TRGO)
- 110: 比较 - OC3REF 信号被用于作为触发输出 (TRGO)
- 111: 比较 - OC4REF 信号被用于作为触发输出 (TRGO)
- 位3 CCDS: 捕获/比较的DMA 选择(捕捉/比较DMA selection)
  - 0: 当发生CCx 事件时, 送出CCx 的DMA 请求;
  - 1: 当发生更新事件时, 送出CCx 的DMA 请求。
- 位2 CCUS: 捕获/比较控制更新选择(捕捉/比较control update selection)
  - 0: 如果捕获/比较控制位是预装载的 (CCPC=1), 只能通过设置COMG 位更新它们
  - 1: 如果捕获/比较控制位是预装载的 (CCPC=1), 可以通过设置COMG 位或TRGI 上的一个上升沿更新它们。
- 位 1 保留, 必须始终为复位值 .
- 位 0 CCPC: 捕获/比较预装载控制位(捕捉/比较 preloaded control)
  - 0: CCxE, CCxNE 和 OCxM 位不是预装载的;
  - 1: CCxE, CCxNE 和 OCxM 位是预装载的; 设置该位后, 只能在发生通信 (COM) 事件 (COMG 设置或 TRGI 是检测到上升沿, 取决于 CCUS 位时被更新。

### 5.10.3 TIM1 从模式控制寄存器 (TIM1\_SMCR)

偏移地址: 0x08      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ETP	ECE	ETPS[1:0]		ETF[3:0]				MSM	TS[2:0]			OCCS	SMS[2:0]		
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

- 位 15 ETP: 外部触发极性 (External trigger polarity) 该位选择是用 ETR 还是 ETR 的反相来作为触发操作
  - 0: ETR 不反相, 高电平或上升沿有效
  - 1: ETR 被反相, 低电平或下降沿有效
- 位 14 ECE: 外部时钟使能位 (External clock enable) 该位启用外部时钟模式 2
  - 0: 禁止外部时钟模式 2;
  - 1: 使能外部时钟模式 2。计数器由 ETRF 信号上的任意有效边沿驱动。
- 位 13:12 ETPS[1:0]: 外部触发预分频 (External trigger prescaler)
 

外部触发信号 ETRP 的频率最多是 TIMxCLK 频率的 1/4。当输入较快的外部时钟时, 可以使用预分频降低 ETRP 的频率。

  - 00: 关闭预分频
  - 01: ETRP 频率除以 2
  - 10: ETRP 频率除以 4
  - 11: ETRP 频率除以 8
- 位 11:8 ETF[3:0]: 外部触发滤波 (External trigger filter)
 

这些位定义了对 ETRP 信号采样的频率和对 ETRP 数字滤波的带宽。数字滤波器是一个事件计数器, 它记录到 N 个事件后会产生一个输出的跳变。

0000: 无滤波器 以  $f_{SAMPLING}=f_{DTS}$  采样 1000: 采样频率  $f_{SAMPLING}=f_{DTS}/8$ ,  $N=6$

- 0001: 采样频率 fSAMPLING=fCK\_INT, N=2 1001: 采样频率 fSAMPLING=fDTS/8, N=8  
 0010: 采样频率 fSAMPLING=fCK\_INT, N=4 1010: 采样频率 fSAMPLING=fDTS/16, N=5  
 0011: 采样频率 fSAMPLING=fCK\_INT, N=8 1011: 采样频率 fSAMPLING=fDTS/16, N=6  
 0100: 采样频率 fSAMPLING=fDTS/2, N=6 1100: 采样频率 fSAMPLING=fDTS/16, N=8  
 0101: 采样频率 fSAMPLING=fDTS/2, N=8 1101: 采样频率 fSAMPLING=fDTS/32, N=5  
 0110: 采样频率 fSAMPLING=fDTS/4, N=6 1110: 采样频率 fSAMPLING=fDTS/32, N=6  
 0111: 采样频率 fSAMPLING=fDTS/4, N=8 1111: 采样频率 fSAMPLING=fDTS/32, N=8
- 位 7 MSM: 主/从模式(Master/slave mode)  
 0: 无作用  
 1: 触发输入(TRGI)上的事件被延迟了,以允许在当前定时器与它的从定时器间的完美同步(通过TRGO)。这对要求把几个定时器同步到一个单一的外部事件时是非常有用的。
- 位 6:4 TS[2:0]: 触发选择 (Trigger selection),这 3 位选择用于同步计数器的触发输入。  
 000: 内部触发 0(ITRO) 100: TI1 的边沿检测器 (TI1F\_ED)  
 001: 内部触发 1(ITR1) 101: 滤波后的定时器输入 1(TI1FP1)  
 010: 内部触发 2(ITR2) 110: 滤波后的定时器输入 2(TI2FP2)  
 011: 内部触发 3(ITR3) 111: 外部触发输入 (ETRF)
- 位 3 OCCS: OCREF Clear 选择, 该 Bit 用来选择 OCREF clear source  
 0: OCREF\_CLR\_INT 被连接到 OCREF\_CLR input  
 1: OCREF\_CLR\_INT 被连接到 ETRF
- 位 2:0 SMS: 从模式选择 (Slave mode selection)  
 当选择了外部信号, 触发信号 (TRGI) 的有效边沿与选中的外部输入极性相关  
 000: 关闭从模式 - 如果 CEN=1, 则预分频器直接由内部时钟驱动。  
 001: 编码器模式 1 - 根据 TI1FP1 的电平, 计数器在 TI2FP2 的边沿向上/下计数。  
 010: 编码器模式 2 - 根据 TI2FP2 的电平, 计数器在 TI1FP1 的边沿向上/下计数。  
 011: 编码器模式 3 - 根据另一个信号的输入电平, 计数器在 TI1FP1 和 TI2FP2 的边沿向上 / 下计数。  
 100: 复位模式 - 选中的触发输入 (TRGI) 的上升沿重新初始化计数器, 并且产生一次更新寄存器。  
 101: 门控模式 - 当触发输入 (TRGI) 为高时, 计数器的时钟开启。一旦触发输入变为低, 则计数器停止(但不复位)。计数器的启动和停止都是受控的。  
 110: 触发模式 - 计数器在触发输入 TRGI 的上升沿启动 (但不复位), 只有计数器的启动是受控的。  
 111: 外部时钟模式 1 - 选中的触发输入 (TRGI) 的上升沿驱动计数器。

## 5.10.4 TIM1 DMA/中断使能寄存器 (TIM1\_DIER)

偏移地址: 0x0C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	TDE	COMDE	CC4DE	CC3DE	CC2DE	CC1DE	UDE	BIE	TIE	COMIE	CC4IE	CC3IE	CC2IE	CC1IE	UIE
	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

- 位 15 保留, 必须始终为复位值 .
- 位 14 TDE: 允许触发 DMA 请求 (Trigger DMA request enable)  
 0: 触发 DMA 请求禁止  
 1: 触发 DMA 请求允许
- 位 13 COMDE: COM DMA 请求使能  
 0: COM DMA 请求禁止

---

	1: COM DMA 请求允许
位 12	CC4DE: 捕捉 / 比较 4 DMA 请求使能
	0: CC4 DMA 请求禁止
	1: CC4 DMA 请求允许
位 11	CC3DE: 捕捉 / 比较 3 DMA 请求使能
	0: CC3 DMA 请求禁止
	1: CC3 DMA 请求允许
位 10	CC2DE: 捕捉 / 比较 2 DMA 请求使能
	0: CC2 DMA 请求禁止
	1: CC2 DMA 请求允许
位 9	CC1DE: 捕捉 / 比较 1 DMA 请求使能
	0: CC1 DMA 请求禁止
	1: CC1 DMA 请求允许
位 8	UDE: 更新 DMA 请求使能
	0: 更新 DMA 请求禁止
	1: 更新 DMA 请求允许
位 7	BIE: 刹车中断使能
	0: 刹车中断禁止
	1: 刹车中断允许
位 6	TIE: 触发中断使能
	0: 触发中断禁止
	1: 触发中断允许
位 5	COMIE: COM 中断使能
	0: COM 中断禁止
	1: COM 中断允许
位 4	CC4IE: 捕捉 / 比较 4 中断使能
	0: CC4 中断禁止
	1: CC4 中断允许
位 3	CC3IE: 捕捉 / 比较 3 中断使能
	0: CC3 中断禁止
	1: CC3 中断允许
位 2	CC2IE: 捕捉 / 比较 2 中断使能
	0: CC2 中断禁止
	1: CC2 中断允许
位 1	CC1IE: 捕捉 / 比较 1 中断使能
	0: CC1 中断禁止
	1: CC1 中断允许
位 0	UIE: 更新中断使能
	0: 更新中断禁止
	1: 更新中断允许

## 5.10.5 TIM1 状态寄存器 (TIM1\_SR)

偏移地址: 0x10      复位值: 0x0000  
版权所有©深圳市航顺芯片技术研发有限公司



# 深圳市航顺芯片技术研发有限公司

Shenzhen Hangshun Chip Technology Development Co.,Ltd.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	CC4OF	CC3OF	CC2OF	CC1OF	Res.	BIF	TIF	COMIF	CC4IF	CC3IF	CC2IF	CC1IF	UIF
			rc_w0	rc_w0	rc_w0	rc_w0		rc_w0	rc_w0	rc_w0	rc_w0	rc_w0	rc_w0	rc_w0	rc_w0

- 位15:13 保留，必须始终为复位值。
- 位12 CC4OF: 捕捉/ 比较4 重复捕捉标志
- 位11 CC3OF: 捕捉/ 比较3 重复捕捉标志
- 位10 CC2OF: 捕捉/ 比较2 重复捕捉标志
- 位9 CC1OF: 捕捉/ 比较1 重复捕捉标志 (Capture/Compare 1 overcapture flag) 仅当相应的通道被配置为输入捕获时，该标记可由硬件置1。软件写0 可清除该位。  
0: 无重复捕获产生  
1: 当CC1IF 的状态已经为' 1' ，计数器的值被捕获到TIMx\_CCR1 寄存器。
- 位 8 保留，必须始终为复位值 .
- 位7 BIF: 刹车中断标志 (Break interrupt flag) 一旦刹车输入有效由硬件对该位置1如果刹车输入无效则该位可由软件清0。  
0: 无刹车事件产生  
1: 刹车输入上检测到有效电平
- 位6 TIF: 触发器中断标志 (Trigger interrupt flag)  
当发生触发事件 (当从模式控制器处于除门控模式外的其它模式时，在 TRGI 输入端检测到有效边沿，或门控模式下的任一边沿) 时由硬件对该位置' 1' 。它由软件清' 0' 。  
0: 无触发器事件产生  
1: 触发中断等待响应
- 位 5 COMIF: COM 中断标志 (COM interrupt flag)  
一旦产生 COM 事件 (当捕获 /比较控制位: CCxE、CCxNE、OCxM 已被更新 ) 该位由硬件置' 1' 。它由软件清' 0' 。  
0: 无COM 事件产生  
1: COM 中断等待响应
- 位4 CC4IF: 捕捉/比较4 中断标志
- 位 3 CC3IF: 捕捉/比较 3 中断标志
- 位 2 CC2IF: 捕捉/比较 2 中断标志
- 位1 CC1IF: 捕捉/比较1 中断标志 (Capture/Compare 1 interrupt flag)  
CC1IF: 捕获/比较1 中断标记, 如果通道CC1 配置为输出模式: 当计数器值与比较值匹配时该位由硬件置1, 但在中心对称模式下除外。它由软件清' 0' 。  
0: 无匹配发生  
1: TIMx\_CNT 的值与TIMx\_CCR1 的值匹配。  
当TIMx\_CCR1 的内容大于TIMx\_APR 的内容时，在向上或向上/下计数模式时计数器溢出，或向下计数模式时的计数器下溢条件下，CC1IF 位变高。如果通道CC1 配置为输入模式: 当捕获事件发生时该位由硬件置'1';它由软件清'0'或通过读TIMx\_CCR1 清'0'。  
0: 无输入捕获产生;  
1: 计数器值被捕获至 TIMx\_CCR1( 在 IC1 上检测到与所选极性相同的边沿 )。
- 位 0 UIF:更新中断标志 (Update interrupt flag), 更新中断标记 (Update interrupt flag) 当产生更新事件时该位由硬件置' 1' 。它由软件清' 0' 。  
0: 无更新事件产生;

1: 更新中断等待响应。

当寄存器被更新时该位由硬件置'1'：

- 若 TIMx\_CR1 寄存器的 UDIS=0，当重复计数器数值上溢或下溢时(重复计数器=0 时产生更新事件)。
- 若 TIMx\_CR1 寄存器的 URS=0、UDIS=0，当设置 TIMx\_EGR 寄存器的 UG=1 时产生更新事件，通过软件对计数器 CNT 重新初始化时。
- 若 TIMx\_CR1 寄存器的 URS=0、UDIS=0，当计数器 CNT 被触发事件重新初始化时

## 5.10.6 TIM1 事件产生寄存器 (TIM1\_EGR)

偏移地址: 0x14      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	BG	TG	COMG	CC4G	CC3G	CC2G	CC1G	UG
								w	w	w	w	w	w	w	w

位 15:8 保留，必须始终为复位值。

位 7 BG: 产生刹车事件(Break generation)该位由软件置'1'，用于产生一个刹车事件，由硬件自动清'0'。

0: 无动作

1: 产生一个刹车事件。此时 MOE=0、BIF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA

位 6 TG: 触发产生(Trigger generation) 该位由软件置'1'，用于产生一个事件，由硬件自动清'0'。

0: 无动作

1: TIMx\_SR 中 TIF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA。

位 5 COMG: 捕捉/比较控制更新产生(Capture/Compare control update generation)该位由软件置'1'，由硬件自动清'0'。

0: 无动作

1: 当 CCPC=1，允许更新 CCxE、CCxNE、OCxM 位

位 4 CC4G:捕捉/比较 4 发生

位 3 CC3G:捕捉/比较 3 发生

位 2 CC2G:捕捉/比较 2 发生

位 1 CC1G:捕捉/比较 1 发生(Capture/Compare 1 generation) 该位由软件置'1'，用于产生一个捕获/比较事件，由硬件自动清'0'。

0: 无动作

1: 在通道 1 上产生一个捕获/比较事件

若通道 CC1 配置为输出: 设置 CC1IF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA。

若通道 CC1 配置为输入: 当前的计数器值被捕获至 TIMx\_CCR1 寄存器; 设置 CC1IF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA。若 CC1IF 已经为 1，则设置 CC1OF=1。

位 0 UG: 产生更新事件 (Update generation) 该位由软件置'1'，由硬件自动清'0'。

0: 无动作;

1: 重新初始化计数器，并产生一个(寄存器)更新事件。

注意预分频器的计数器也被清'0' (但是预分频系数不变)。若在中心对称模式下或 DIR=0(向上计数)则计数器被清'0'; 若 DIR=1(向下计数)则计数器取 TIMx\_ARR 的值。

## 5.10.7 TIM1 捕捉/比较模式寄存器 1 (TIM1\_CCMR1)

偏移地址: 0x18      复位值: 0x0000

15		14		13		12		11		10		9		8		7		6		5		4		3		2		1		0	
OC2 CE	OC2M[2:0]				OC2 PE	OC2 FE	CC2S[1:0]				OC1 CE	OC1M[2:0]				OC1 PE	OC1 FE	CC1S[1:0]													
IC2F[3:0]				IC2PSC[1:0]				IC1F[3:0]				IC1PSC[1:0]																			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	

### 输出比较模式

位 15 OC2CE: 输出比较 2 清 0 允许

位 14:12 OC2M[2:0]: 输出比较模式 2

位 11 OC2PE: 输出比较 2 预装允许

位 10 OC2FE: 输出比较 2 快速允许

位 9:8 CC2S[1:0]: 捕捉/比较 2 选择, 该位定义通道的方向(输入/输出), 及输入信号的选择

00: CC2 通道被配置为输出

01: CC2 通道被配置为输入, IC2 映射在 TI2 上

10: CC2 通道被配置为输入, IC2 映射在 TI1 上

11: CC2 通道被配置为输入, IC2 映射在 TRC 上。此模式仅工作在内部触发器输入被选中时 (由 TIMx\_SMCR 寄存器的 TS 位选择)

位 7 OC1CE: 输出比较 1 清 0 允许

0: OC1REF 不受 ETRF 输入的影响;

1: 一旦检测到 ETRF 输入高电平, 清除 OC1REF=0。

位 6:4 OC1M: 输出比较模式 1(Output Compare 1 mode), 该 3 位定义了输出参考信号 OC1REF 的动作, 而 OC1REF 决定了 OC1、OC1N 的值。OC1REF 是高电平有效, 而 OC1、OC1N 的有效电平取决于 CC1P、CC1NP 位。

000: 冻结。输出比较寄存器 TIMx\_CCR1 与计数器 TIMx\_CNT 间的比较对 OC1REF 不起作用

001: 匹配时设置通道 1 为有效电平。当计数器 TIMx\_CNT 的值与捕获/比较寄存器 1(TIMx\_CCR1) 相同时, 强制 OC1REF 为高。

010 : 匹配时设置通道 1 为无效电平。当计数器 TIMx\_CNT 的值与捕获/比较寄存器 1(TIMx\_CCR1) 相同时, 强制 OC1REF 为低。

011: 翻转。当 TIMx\_CCR1=TIMx\_CNT 时, 翻转 OC1REF 的电平。

100: 强制为无效电平。强制 OC1REF 为低。

101: 强制为有效电平。强制 OC1REF 为高。

110: PWM 模式 1—在向上计数时, 一旦 TIMx\_CNT<TIMx\_CCR1 时通道 1 为有效电平, 否则为无效电平在向下计数时, 一旦 TIMx\_CNT>TIMx\_CCR1 时通道 1 为无效电平(OC1REF=0), 否则为有效电平(OC1REF=1)。

111: PWM 模式 2—在向上计数时, 一旦 TIMx\_CNT<TIMx\_CCR1 时通道 1 为无效电平, 否则为有效电平在向下计数时, 一旦 TIMx\_CNT>TIMx\_CCR1 时通道 1 为有效电平, 否则为无效电平。

位 3 OC1PE: 输出比较 1 预装允许(Output Compare 1 preload enable)

0: 禁止 TIMx\_CCR1 寄存器的预装载功能, 可随时写入 TIMx\_CCR1 寄存器, 并且新写入的数值立即起作用。

1: 开启 TIMx\_CCR1 寄存器的预装载功能, 读写操作仅对预装载寄存器操作, TIMx\_CCR1 的预装载值在更新事件到来时被加载至当前寄存器中。

位 2 OC1FE: 输出比较 1 快速使能(Output Compare 1 fast enable), 该位用于加快 CC 输出对触发输入事件的响应。

0: CC1 的正常操作依赖于计数器与 CCR1 的值, 即使工作于触发器状态。当触发器的输入有一个有效

沿时，激活 CC1 输出的最小延时为 5 个时钟周期。

1: 输入到触发器的有效沿的作用就象发生了一次比较匹配。因此，OC 被设置为比较电平而与比较结果无关。采样触发器的有效沿和 CC1 输出间的延时被缩短为 3 个时钟周期。OCFE 只在通道被配置成 PWM1 或 PWM2 模式时起作用。

- 位 1:0 CC1S: 捕捉/比较 1 选择 (Capture/Compare 1 selection) 这 2 位定义通道的方向(输入/输出)，及输入脚的选择
- 00: CC1 通道被配置为输出
  - 01: CC1 通道被配置为输入，IC1 映射在 TI1 上
  - 10: CC1 通道被配置为输入，IC1 映射在 TI2 上
  - 11: CC1 通道被配置为输入，IC1 映射在 TRC 上。此模式仅工作在内部触发器输入被选中时(由 TIMx\_SMCR 寄存器的 TS 位选择)。

## 输入捕捉模式

位 15:12 IC2F: 输入捕捉 2 滤波器

位 11:10 IC2PSC[1:0]: 输入捕捉 2 预分频器

位 9:8 CC2S: 捕捉/比较 2 选择，这 2 位定义通道的方向(输入/输出)，及输入脚的选择:

- 00: CC2 通道被配置为输出;
- 01: CC2 通道被配置为输入，IC2 映射在 TI2 上;
- 10: CC2 通道被配置为输入，IC2 映射在 TI1 上;
- 11: CC2 通道被配置为输入，IC2 映射在 TRC 上。此模式仅工作在内部触发器输入被选中时(由 TIMx\_SMCR 寄存器的 TS 位选择)。

位 7:4 IC1F[3:0]: 输入捕捉 1 滤波器，这几位定义了 TI1 输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成，它记录到 N 个事件后会产生一个输出的跳变:

- 0000: 无滤波器，以 fDTS 采样 1000: 采样频率  $f_{SAMPLING}=f_{DTS}/8$ , N=6
- 0001: 采样频率  $f_{SAMPLING}=f_{CK\_INT}$ , N=2 1001: 采样频率  $f_{SAMPLING}=f_{DTS}/8$ , N=8
- 0010: 采样频率  $f_{SAMPLING}=f_{CK\_INT}$ , N=4 1010: 采样频率  $f_{SAMPLING}=f_{DTS}/16$ , N=5
- 0011: 采样频率  $f_{SAMPLING}=f_{CK\_INT}$ , N=8 1011: 采样频率  $f_{SAMPLING}=f_{DTS}/16$ , N=6
- 0100: 采样频率  $f_{SAMPLING}=f_{DTS}/2$ , N=6 1100: 采样频率  $f_{SAMPLING}=f_{DTS}/16$ , N=8
- 0101: 采样频率  $f_{SAMPLING}=f_{DTS}/2$ , N=8 1101: 采样频率  $f_{SAMPLING}=f_{DTS}/32$ , N=5
- 0110: 采样频率  $f_{SAMPLING}=f_{DTS}/4$ , N=6 1110: 采样频率  $f_{SAMPLING}=f_{DTS}/32$ , N=6
- 0111: 采样频率  $f_{SAMPLING}=f_{DTS}/4$ , N=8 1111: 采样频率  $f_{SAMPLING}=f_{DTS}/32$ , N=8

位 3:2 IC1PSC: 输入捕捉 1 预分频器,这 2 位定义了 CC1 输入(IC1) 的预分频系数。一旦 CC1E=0(TIMx\_CCER 寄存器中)，则预分频器复位。

- 00: 无预分频器，捕获输入口上检测到的每一个边沿都触发一次捕获
- 01: 每 2 个事件触发一次捕获
- 10: 每 4 个事件触发一次捕获
- 11: 每 8 个事件触发一次捕获

位 1:0 CC1S: 捕捉/比较 1 选择，这 2 位定义通道的方向(输入/输出)，及输入脚的选择:

- 00: CC1 通道被配置为输出;
- 01: CC1 通道被配置为输入，IC1 映射在 TI1 上;
- 10: CC1 通道被配置为输入，IC1 映射在 TI2 上;
- 11: CC1 通道被配置为输入，IC1 映射在 TRC 上。此模式仅工作在内部触发器输入 被选中时 ( 由



TIMx\_SMCR 寄存器的 TS 位选择 )。

## 5.10.8 TIM1 捕捉/比较模式寄存器 2 (TIM1\_CCMR2)

偏移地址: 0x1C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OC4 CE	OC4M[2:0]			OC4 PE	OC4 FE	CC4S[1:0]		OC3 CE.	OC3M[2:0]			OC3 PE	OC3 FE	CC3S[1:0]	
IC4F[3:0]				IC4PSC[1:0]				IC3F[3:0]				IC3PSC[1:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

### 输出比较模式

位15 OC4CE: 输出比较4 清除允许

位14:12 OC4M: 输出比较4 模式

位11 OC4PE: 输出比较4 预分频允许

位10 OC4FE: 输出比较4 快速使能

位9:8 CC4S: 捕捉/ 比较4 选择, 该2 位定义通道的方向(输入/输出), 及输入脚的选择:

00: CC4 通道被配置为输出

01: CC4 通道被配置为输入, IC4 映射在TI4 上

10: CC4 通道被配置为输入, IC4 映射在TI3 上

11: CC4 通道被配置为输入, IC4 映射在TRC 上。此模式仅工作在内部触发器输入 被选中时( 由TIMx\_SMCR 寄存器的TS 位选择)

位7 OC3CE: 输出比较3 清除允许

位6:4 OC3M: 输出比较3 模式

位3 OC3PE: 输出比较3 预分频允许

位2 OC3FE: 输出比较3 快速使能

位1:0 CC3S: 捕捉/比较3 选择, 该2 位定义通道的方向(输入/输出), 及输入脚的选择:

00: CC3 通道被配置为输出

01: CC3 通道被配置为输入, IC4 映射在TI3 上

10: CC3 通道被配置为输入, IC4 映射在TI4 上

11: CC3 通道被配置为输入, IC4 映射在TRC 上

### 输入捕捉模式

位15:12 IC4F: 输入捕捉4 滤波器

位11:10 IC4PSC: 输入捕捉4 预分频器

位9:8 CC4S: 捕捉/比较4 选择, 这2 位定义通道的方向(输入/输出), 及输入脚的选择:

00: CC4 通道被配置为输出

01: CC4 通道被配置为输入, IC3 映射在TI4 上

10: CC4 通道被配置为输入, IC3 映射在TI3 上

11: CC4 通道被配置为输入, IC3 映射在TRC 上

位7:4 IC3F: 输入捕捉3 滤波器

位3:2 IC3PSC: 输入比较3 预分频器

位1:0 CC3S: 捕捉/比较3 选择, 这2 位定义通道的方向( 输入/ 输出), 及输入脚的选择:

00: CC3 通道被配置为输出

01: CC3 通道被配置为输入, IC3 映射在TI3 上

10: CC3 通道被配置为输入, IC3 映射在TI4 上

11: CC3 通道被配置为输入, IC3 映射在TRC 上

## 5.10.9 TIM1 捕捉/比较使能寄存器 (TIM1\_CCER)

偏移地址: 0x20      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	CC4P	CC4E	CC3NP	CC3NE	CC3P	CC3E	CC2NP	CC2NE	CC2P	CC2E	CC1NP	CC1NE	CC1P	CC1E
		rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW

位 15:14 保留, 必须始终为复位值 .

位 13    CC4P: 捕捉/比较 4 输出极性

位 12    CC4E: 捕捉/比较 4 输出使能

位 11    CC3NP: 捕捉/比较 3 互补输出极性

位 10    CC3NE: 捕捉/比较 3 互补输出使能

位 9     CC3P: 捕捉/比较 3 输出极性

位 8     CC3E: 捕捉/比较 3 输出使能

位 7     CC2NP: 捕捉/比较 2 互补输出极性

位 6     CC2NE: 捕捉/比较 2 互补输出使能

位 5     CC2P: 捕捉/比较 2 输出极性

位 4     CC2E: 捕捉/比较 2 输出使能

位 3     CC1NP: 捕捉/比较 1 互补输出极性

位2    CC1NE: 捕捉/比较1 互补输出使能

0: 关闭—OC1N 禁止输出, 因此OC1N 的电平依赖于MOE、OSS1、OSSR、OIS1、OIS1N 和CC1E 位的值。

1: 开启—OC1N 信号输出到对应的输出引脚, 其输出电平依赖于MOE、OSS1、OSSR、OIS1、OIS1N 和CC1E 位的值。

位1    CC1P: 捕捉/比较1 输出极性 CC1 通道配置为输出

0: OC1 高电平有效;

1: OC1 低电平有效。

CC1 通道配置为输入:

CC1NP/CC1P 位选择在触发或捕捉模式下TI1FP1 和TI2FP1 的有效极性。

00: 非反相/上升沿

电路作用于TIxFP1 的上升沿(在复位、外部时钟或触发模式下的捕捉或触发操作), TIxFP1 非反相

01: 反相/下降沿

电路作用于TIxFP1 的下降沿(在复位、外部时钟或触发模式下的捕捉或触发操作), TIxFP1 反相

00: 保留不用

11: 非反相/上升或下降沿

电路作用于 TIxFP1 的上升沿和下降沿(在复位、外部时钟或触发模式下的捕捉或触发操作), TIxFP1 非反相(在门控模式)。在编码模式下不能使用此配置。

位0    CC1E: 捕捉/比较1 输出使能

**CC1 通道配置为输出:**

0: 关闭—OC1N 禁止输出, 因此OC1N 的电平依赖于MOE、OSS1、OSSR、OIS1、OIS1N 和CC1E 位的值。

1: 开启—OC1N 信号输出到对应的输出引脚, 其输出电平依赖于MOE、OSS1、OSSR、OIS1、OIS1N 和CC1E 位的值。

**CC1 通道配置为输入:**

本位用于决定是否一个定时器值的捕捉要装载到捕捉/比较寄存器1(TIMx\_CCR1)。

0: 捕捉禁止

1: 捕捉允许

## 5.10.10 TIM1 计数器 (TIM1\_CNT)

偏移地址: 0x24      复位值: 0x0000  
 15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

CNT[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0    CNT[15:0]: 计数器值

## 5.10.11 TIM1 预分频器 (TIM1\_PSC)

偏移地址: 0x28      复位值: 0x0000  
 15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

PSC[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0    PSC[15:0]: 预分频值

预分频器的值 (Prescaler value) 计数器的时钟频率 (CK\_CNT) 等于  $f_{CK\_PSC} / (PSC[15:0] + 1)$ 。每次当更新事件产生时, PSC 的值被装入当前预分频器寄存器; 更新事件包括计数器被 TIM\_EGR 的 UG 位清 '0' 或被工作在复位模式的从控制器清 '0'。

## 5.10.12 TIM1 自动重装载寄存器 (TIM1\_ARR)

偏移地址: 0x2C      复位值: 0x0000  
 15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

ARR[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0    ARR[15:0]: 自动重装载的值 (Prescaler value)

ARR 包含了将要装载入实际的自动重装载寄存器的值。

## 5.10.13 TIM1 重复计数寄存器 (TIM1\_RCR)

偏移地址: 0x30      复位值: 0x0000

15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	REP[7:0]							
								rw	rw	rw	rw	rw	rw	rw	rw

位15:8    保留, 必须始终为复位值。

位7:0    REP[7:0]: 重复计数器的值 (Repetition counter value) 预装载寄存器被使能后, 这些位允许用户设置比较寄存器的更新速率 (即周期性地从预装载寄存器传输到当前寄存器); 如果允许产生更新中断, 则会同时影响产生更新中断的速率。

每次向下计数器 REP\_CNT 达到 0, 会产生一个更新事件并且计数器 REP\_CNT 重新从 REP 值开始计数。由于 REP\_CNT 只有在周期更新事件 U\_RC 发生时才重载 REP 值, 因此对 TIM<sub>x</sub>\_RCR 寄存器写入的新值只在下次周期更新事件发生时才起作用。这意味着在 PWM 模式中, (REP+1) 对应着:

- 在边沿对齐模式下, PWM 周期的数目
- 在中心对称模式下, PWM 半周期的数目

## 5.10.14 TIM1 捕捉/比较寄存器 1 (TIM1\_CCR1)

偏移地址: 0x34      复位值: 0x0000

版权所有 © 深圳市航顺芯片技术研发有限公司

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	CCR1[15:0]															
	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 CCR1[15:0]: 捕捉/比较通道1 的值

若CC1 通道配置为输出:

CCR1 决定了装入当前捕获/比较 1 寄存器的值(预装载值)。如果在TIMx\_CCMR1 寄存器(OC1PE 位) 中未选择预装载功能, 写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较 1 寄存器中。当前捕获/比较寄存器参与同计数器TIMx\_CNT 的比较, 并在 OC1 端口上产生输出信号。

若CC1 通道配置为输入:

CCR1 包含了由上一次输入捕获1 事件(IC1)传输的计数器值。

## 5.10.15 TIM1 捕捉/比较寄存器 2 (TIM1\_CCR2)

偏移地址: 0x38      复位值: 0x0000

15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

CCR2[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 15:0    CCR2[15:0]: 捕捉/比较通道 2 的值

**若 CC2 通道配置为输出:**

CCR2 决定了装入当前捕捉/比较 2 寄存器的值(预装载值)。如果在 TIMx\_CCMR2 寄存器(OC2PE 位)中未选择预装载功能,写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时,此预装载值才传输至当前捕捉/比较 2 寄存器中。当前捕捉/比较寄存器参与同计数器 TIMx\_CNT 的比较,并在 OC2 端口上产生输出信号。

**若 CC2 通道配置为输入:**

CCR2 包含了由上一次输入捕获 2 事件(IC2)传输的计数器值。

## 5.10.16 TIM1 捕捉/比较寄存器 3 (TIM1\_CCR3)

偏移地址: 0x3C      复位值: 0x0000

15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

CCR3[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 15:0    CCR3[15:0]: 捕捉/比较通道 3 的值

**若 CC3 通道配置为输出:** CCR3 决定了装入当前捕捉/比较 3 寄存器的值(预装载值)。如果在 TIMx\_CCMR3 寄存器(OC3PE 位)中未选择预装载功能,写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时,此预装载值才传输至当前捕捉/比较 3 寄存器中。当前捕捉/比较寄存器参与同计数器 TIMx\_CNT 的比较,并在 OC3 端口上产生输出信号。

**若 CC3 通道配置为输入:** CCR3 包含了由上一次输入捕获 3 事件(IC3)传输的计数器值。

## 5.10.17 TIM1 捕捉/比较寄存器 4 (TIM1\_CCR4)

偏移地址: 0x40      复位值: 0x0000

15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

CCR4[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 15:0    CCR4[15:0]: 捕捉/比较通道 4 的值

**若 CC4 通道配置为输出:** CCR4 决定了装入当前捕捉/比较 4 寄存器的值(预装载值)。如果在 TIMx\_CCMR4 寄存器(OC4PE 位)中未选择预装载功能,写入的数值会立即传输至当前寄存器中。否则只有当更新事件发生时,此预装载值才传输至当前捕捉/比较 4 寄存器中。当前捕捉/比较寄存器参与同计数器 TIMx\_CNT 的比较,并在 OC4 端口上产生输出信号。

**若 CC4 通道配置为输入:** CCR4 包含了由上一次输入捕获 4 事件(IC4)传输的计数器值。

## 5.10.18 TIM1 刹车和死区寄存器 (TIM1\_BDTR)

偏移地址: 0x44      复位值: 0x0000

15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

MOE	AOE	BKP	BKE	OSSR	OSSI	LOCK[1:0]	DTG[7:0]								
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15    MOE: 主输出使能(Main output enable) 一旦刹车输入有效,该位被硬件异步清'0'。根据AOE 位的设置值,该位可以由软件清'0'或被自动置1。它仅对配置为输出的通道有效。

版权所有©深圳市航顺芯片技术研发有限公司

- 0: 禁止OC 和OCN 输出或强制为空闲状态
- 1: 如果设置了相应的使能位 (TIMx\_CCER 寄存器的CCxE、CCxNE 位), 则开启 OC 和OCN 输出
- 位14 AOE: 自动输出使能(Automatic output enable)
  - 0: MOE 只能被软件置' 1'
  - 1: MOE 能被软件置' 1' 或在下一个更新事件被自动置' 1' ( 如果刹车输入无效)
- 位13 BKP: 刹车输入极性(Break polarity)
  - 0: 刹车输入低电平有效
  - 1: 刹车输入高电平有效
- 位12 BKE: 刹车使能(Break enable)
  - 0: 刹车输入禁止(BRK 和CCS 时钟失效事件)
  - 1: 刹车输入允许 (BRK 和CCS 时钟失效事件)
- 位11 OSSR: 运行模式下“关闭状态”选择(Off-state selection for Run mode)
 

该位用于当MOE=1且通道为互补输出时没有互补输出的定时器中不存在OSSR位

  - 0: 当定时器不工作时, 禁止OC/OCN 输出 (OC/OCN 使能输出信号=0)
  - 1: 当定时器不工作时, 一旦CCxE=1 或CCxNE=1, OC/OCN 使能并输出无效电平, 然后置OC/OCN 使能输出信号=1
- 位10 OSSI: 运行模式下“空闲状态”选择(Off-state selection fo Idle mode)
 

该位用于当MOE=0 时通道为输出。

  - 0: 当定时器不工作时, 禁止OC/OCN 输出 (OC/OCN 使能输出信号=0)
  - 1: 当定时器不工作时, 一旦CCxE=1 或CCxNE=1, OC/OCN 被强制输出空闲电平, 置OC/OCN 使能输出信号=1
- 位 9:8 LOCK[1:0]:锁定设置 (Lock configuration) 该位为防止软件错误而提供写保护。
  - 00: 锁定关闭, 寄存器无写保护
  - 01: 锁定级别 1, 不能写入 TIMx\_BDTR 寄存器的 DTG、BKE、BKP、AOE 位和 TIMx\_CR2 寄存器的 OISx/OISxN 位
  - 10: 锁定级别2, 不能写入锁定级别1 中的各位, 也不能写入CC 极性位(一旦相关通道通过CCxS 位设为输出,CC 极性位是TIMx\_CCER 寄存器的CCxP/CCNxP 位) 以及OSSR/OSSI 位
  - 11: 锁定级别3, 不能写入锁定级别2 中的各位, 也不能写入CC 控制位 (一旦相关通道通过CCxS 位设为输出,CC 控制位是TIMx\_CCMRx 寄存器的OCxM/OCxPE 位)
- 位7:0 DTG[7:0]: 死区发生器设置(Dead-time generator setup)
 

这些位定义了插入互补输出之间的死区持续时间。

## 5.10.19 TIM1 DMA 控制寄存器 (TIM1\_DCR)

偏移地址: 0x48      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	DBL[4:0]					Res.	Res.	Res.	DBA[4:0]				
			rw	rw	rw	rw	rw				rw	rw	rw	rw	rw

位15:13 保留, 必须始终为复位值.

位12:8 DBL[4:0]: DMA 连续传送长度(DMA burst length)

这5 位定义了DMA 在连续模式下的传送长度(当对TIMx\_DMAR 寄存器进行读或写时, 定时器则进行一次连续传送)

00000: 1 次传输

- 00001: 2 次传输
- 00010: 3 次传输
- .....
- 10001: 18 次传输
- 位7:5 保留, 必须始终为复位值
- 位4:0 DBA[4:0]: DMA 基地址(DMA base address)

## 5.10.20 TIM1 全部传输时 DMA 地址 (TIM1\_DMAR)

偏移地址: 0x4C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DMAB[15:0]															
rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW

位15:0 DMAB[15:0]: DMA 并发(连续)传送寄存器  
 对TIMx\_DMAR 寄存器的读或写会导致对以下地址所在寄存器的访问:  
 (TIMx\_CR1 地址) + (DBA + DMA 索引) x 4,  
 其中: “TIMx\_CR1 地址” 是控制寄存器 1(TIMx\_CR1)所在的地址; “DBA” 是 TIMx\_DCR 寄存器中定义的基地址; “DMA 索引” 是由DMA 自动控制的偏移量, 它取决于TIMx\_DCR 寄存器中定义的DBL。

## 5.11 TIM3

### 5.11.1 TIM3 控制寄存器 1 (TIMx\_CR1)

地址偏移: 0x00 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	CKD[1:0]		ARPE	CMS		DIR	OPM	URS	UDIS	CEN
						rW	rW	rW	rW	rW	rW	rW	rW	rW	rW

- 位 15:10 保留, 始终读为 ‘0’
- 位 9:8 CKD: 时钟分频因子(Clock division)  
 定义在定时器时钟(CK\_INT)频率与数字滤波器(ETR, TIx)使用的采样频率之间的分频比例。  
 00: tDTS=tCK\_INT  
 01: tDTS=2xtCK\_INT  
 10: tDTS=4xtCK\_INT  
 11: 保留
- 位 7 ARPE: 自动重载预装载允许位 (Auto-reload preload enable)  
 0: TIMx\_ARR 寄存器没有缓冲  
 1: TIMx\_ARR 寄存器缓冲器有效
- 位 6:5 CMS: 选择中央对齐模式 (Center-aligned mode selection)  
 00: 边沿对齐模式。计数器依据方向位(DIR)向上或向下计数  
 01: 中央对齐模式 1, 计数器交替地向上和向下计数。配置为输出的通道(TIMx\_CCMRx 寄存器中(CxS=00)的输出比较中断标志位, 只在计数器向下计数时被设置。

- 10: 中央对齐模式 2。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 只在计数器向上计数时被设置。
- 11: 中央对齐模式 3。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 在计数器向上和向下计数时均被设置。
- 位 4 DIR: 方向 (Direction)  
0: 计数器向上计数  
1: 计数器向下计数
- 位 3 OPM: 单脉冲模式 (One pulse mode)  
0: 在发生更新事件时, 计数器不停止  
1: 在发生下一次更新事件 (清除 CEN 位) 时, 计数器停止
- 位 2 URS: 更新请求源 (Update request source)  
软件通过该位选择 UEV 事件的源  
0: 如果使能了更新中断或 DMA 请求, 则下述任一事件产生更新中断或 DMA 请求:  
— 计数器溢出/下溢  
— 设置 UG 位  
— 从模式控制器产生的更新  
1: 如果使能了更新中断或 DMA 请求, 则只有计数器溢出/下溢才产生更新中断或 DMA 请求。
- 位 1 UDIS: 禁止更新 (Update disable), 软件通过该位允许/禁止 UEV 事件的产生  
0: 允许 UEV。更新 (UEV) 事件由下述任一事件产生:  
— 计数器溢出/下溢  
— 设置 UG 位  
— 从模式控制器产生的更新具有缓存的寄存器被装入它们的预装载值。  
1: 禁止 UEV。不产生更新事件, 影子寄存器 (ARR、PSC、CCR<sub>x</sub>) 保持它们的值。如果设置了 UG 位或从模式控制器发出了一个硬件复位, 则计数器和预分频器被重新初始化。
- Bit 0 CEN: 使能计数器 (Counter enable)  
0: 禁止计数器  
1: 使能计数器

## 5.11.2 TIM3 控制寄存器 2 (TIMx\_CR2)

地址偏移: 0x04      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	TI1S	MMS[2:0]			CCDS	Res.	Res.	Res.
								rw	rw	rw	rw	rw			

位 15:8 保留, 必须保持为复位值。

位 7 TI1S: TI1 选择 (selection)

0: TIMx\_CH1 引脚连到 TI1 输入;

1: TIMx\_CH1、TIMx\_CH2 和 TIMx\_CH3 引脚经异或后连到 TI1 输入。

位 6:4 MMS: 主模式选择 (Master mode selection)

这 3 位用于选择在主模式下送到从定时器的同步信息 (TRGO)。可能的组合如下:

000: 复位 - TIMx\_EGR 寄存器的 UG 位被用于作为触发输出 (TRGO)。如果是触发输入产生的复位 (从模式控制器处于复位模式), 则 TRGO 上的信号相对实际的复位会有一个延迟。

001: 使能 - 计数器使能信号 CNT\_EN 被用于作为触发输出 (TRGO)。有时需要在同一时间启动多个定时器或控制在一段时间内使能从定时器。计数器使能信号是通过 CEN 控制位和门控模式下的触发输



入信号的逻辑或产生。当计数器使能信号受控于触发输入时，TRGO 上会有一个延迟，除非选择了主/从模式。

010: 更新 - 更新事件被选为触发输入 (TRGO)。例如，一个主定时器的时钟可以被用作一个从定时器的预分频器。

011: 比较脉冲 - 在发生一次捕获或一次比较成功时，当要设置 CC1IF 标志时 (即使它已经为高)，触发输出送出一个正脉冲 (TRGO)。

100: 比较 - OC1REF 信号被用于作为触发输出 (TRGO)。

101: 比较 - OC2REF 信号被用于作为触发输出 (TRGO)。

110: 比较 - OC3REF 信号被用于作为触发输出 (TRGO)。

111: 比较 - OC4REF 信号被用于作为触发输出 (TRGO)。

位 3 CCDS: 捕获/比较的 DMA 选择 (Capture/compare DMA selection)

0: 当发生 CCx 事件时，送出 CCx 的 DMA 请求；

1: 当发生更新事件时，送出 CCx 的 DMA 请求。

位 2:0 保留，始终读为 '0'

### 5.11.3 TIM3 从模式控制寄存器 (TIMx\_SMCR)

地址偏移: 0x08 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ETP	ECE	ETPS[1:0]		ETF[3:0]				MSM	TS[2:0]			Res.	SMS[2:0]		
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw		rw	rw	rw

位15 ETP: 外部触发极性 (External trigger polarity) 该位选择是用 ETR 还是 ETR 的反相来作为触发操作

0: ETR 不反相，高电平或上升沿有效

1: ETR 被反相，低电平或下降沿有效

位14 ECE: 外部时钟使能位 (External clock enable) 该位启用外部时钟模式2

0: 禁止外部时钟模式2

1: 使能外部时钟模式2。计数器由 ETRF 信号上的任意有效边沿驱动

位13:12 ETPS: 外部触发预分频 (External trigger prescaler)

外部触发信号 ETRP 的频率必须最多是 CK\_INT 频率的 1/4。当输入较快的外部时钟时，可以使用预分频降低 ETRP 的频率。

00: 关闭预分频

01: ETRP 频率除以2

10: ETRP 频率除以4

11: ETRP 频率除以8

位11:8 ETF[3:0]: 外部触发滤波 (External trigger filter)

这些位定义了对 ETRP 信号采样的频率和对 ETRP 数字滤波的带宽。实际上，数字滤波器是一个事件计数器，它记录到 N 个事件后会产生一个输出的跳变。

0000: 无滤波器，以 fDTS 采样 1000: 采样频率 fSAMPLING=fDTS/8, N=6

0001: 采样频率 fSAMPLING=fCK\_INT, N=2 1001: 采样频率 fSAMPLING=fDTS/8, N=8

0010: 采样频率 fSAMPLING=fCK\_INT, N=4 1010: 采样频率 fSAMPLING=fDTS/16, N=5

0011: 采样频率 fSAMPLING=fCK\_INT, N=8 1011: 采样频率 fSAMPLING=fDTS/16, N=6

0100: 采样频率 fSAMPLING=fDTS/2, N=6 1100: 采样频率 fSAMPLING=fDTS/16, N=8

0101: 采样频率  $f_{SAMPLING}=f_{DTS}/2$ ,  $N=8$  1101: 采样频率  $f_{SAMPLING}=f_{DTS}/32$ ,  $N=5$   
 0110: 采样频率  $f_{SAMPLING}=f_{DTS}/4$ ,  $N=6$  1110: 采样频率  $f_{SAMPLING}=f_{DTS}/32$ ,  $N=6$   
 0111: 采样频率  $f_{SAMPLING}=f_{DTS}/4$ ,  $N=8$  1111: 采样频率  $f_{SAMPLING}=f_{DTS}/32$ ,  $N=8$

位 7 MSM: 主/从模式 (Master/slave mode)  
 0: 无作用  
 1: 触发输入 (TRGI) 上的事件被延迟了, 以允许在当前定时器 (通过 TRGO) 与它的从定时器间的完美同步。这对要求把几个定时器同步到一个单一的外部事件时是非常有用的。

位6:4 TS: 触发选择 (Trigger selection), 这3 位选择用于同步计数器的触发输入。  
 000: 内部触发0 (ITR0) 100: TI1 的边沿检测器 (TI1F\_ED)  
 001: 内部触发1 (ITR1) 101: 滤波后的定时器输入1 (TI1FP1)  
 010: 内部触发2 (ITR2) 110: 滤波后的定时器输入2 (TI2FP2)  
 011: 内部触发3 (ITR3) 111: 外部触发输入 (ETRF)

位 3 保留, 必须保持为复位值  
 位 2:0 SMS: 从模式选择 (Slave mode selection)  
 当选择了外部信号, 触发信号 (TRGI) 的有效边沿与选中的外部输入极性相关  
 000: 关闭从模式 - 如果  $CEN=1$ , 则预分频器直接由内部时钟驱动。  
 001: 编码器模式1 - 根据 TI1FP1 的电平, 计数器在 TI2FP2 的边沿向上/下计数。  
 010: 编码器模式2 - 根据 TI2FP2 的电平, 计数器在 TI1FP1 的边沿向上/下计数。  
 011: 编码器模式3 - 根据另一个信号的输入电平, 计数器在 TI1FP1 和 TI2FP2 的边沿向上/下计数。  
 100: 复位模式 - 选中的触发输入 (TRGI) 的上升沿重新初始化计数器, 并且产生一个更新寄存器的信号。  
 101: 门控模式 - 当触发输入 (TRGI) 为高时, 计数器的时钟开启。一旦触发输入变为低, 则计数器停止 (但不复位)。计数器的启动和停止都是受控的。  
 110: 触发模式 - 计数器在触发输入 TRGI 的上升沿启动 (但不复位), 只有计数器的启动是受控的。  
 111: 外部时钟模式1 - 选中的触发输入 (TRGI) 的上升沿驱动计数器。

## 5.11.4 TIM3 DMA/中断允许寄存器 (TIMx\_DIER)

地址偏移: 0x0C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	TDE	Res.	CC4DE	CC3DE	CC2DE	CC1DE	UDE	Res.	TIE	Res.	CC4IE	CC3IE	CC2IE	CC1IE	UIE
	rw		rw	rw	rw	rw	rw		rw		rw	rw	rw	rw	rw

位 15 保留, 必须保持为复位值  
 位 14 TDE: 触发 DMA 请求允许  
 0: 触发 DMA 请求禁止  
 1: 触发 DMA 请求允许  
 位 13 保留, 读始终为 '0'  
 位 12 CC4DE: 捕捉/比较 4DMA 请求允许  
 0: CC4 DMA 请求禁止  
 1: CC4 DMA 请求允许  
 位 11 CC3DE: 捕捉/比较 3DMA 请求允许  
 0: CC3 DMA 请求禁止  
 1: CC3 DMA 请求允许  
 位 10 CC2DE: 捕捉/比较 2DMA 请求允许  
 0: CC2 DMA 请求禁止  
 1: CC2 DMA 请求允许  
 位 9 CC1DE: 捕捉 / 比较 1 DMA 请求允许  
 0: CC1 DMA 请求禁止

- 位 8 1: CC1 DMA 请求允许  
UDE: 更新 DMA 请求允许  
0: 更新 DMA 请求禁止  
1: 更新 DMA 请求允许
- 位 7 保留, 必须保持为复位值 .
- 位 6 TIE: 触发中断允许  
0: 触发中断禁止  
1: 触发中断允许
- 位 5 保留, 必须保持为复位值 .
- 位 4 CC4IE: 捕捉/比较 4 中断允许  
0: CC4 中断禁止  
1: CC4 中断允许
- 位 3 CC3IE: 捕捉/比较 3 中断允许  
0: CC3 中断禁止  
1: CC3 中断允许
- 位 2 CC2IE: 捕捉 / 比较 2 中断允许  
0: CC2 中断禁止  
1: CC2 中断允许
- 位 1 CC1IE: 捕捉 / 比较 1 中断允许  
0: CC1 中断禁止  
1: CC1 中断允许
- 位 0 UIE: 更新 interrupt 允许  
0: 更新中断禁止  
1: 更新中断允许

## 5.11.5 TIM3 状态寄存器(TIMx\_SR)

地址偏移: 0x10      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	CC4OF	CC3OF	CC2OF	CC1OF	Res.	Res.	TIF	Res.	CC4IF	CC3IF	CC2IF	CC1IF	UIF
			rc_w0	rc_w0	rc_w0	rc_w0			rc_w0		rc_w0	rc_w0	rc_w0	rc_w0	rc_w0

位15:13 保留, 始终读为 ‘0’

位12 CC4OF: 捕捉/比较4 重复捕捉标志

位11 CC3OF: 捕捉/比较3 重复捕捉标志

位10 CC2OF: 捕捉/比较2 重复捕捉标志

位9 CC1OF: 捕捉/比较1 重复捕捉标志 (Capture/Compare 1 overcapture flag) 仅当相应的通道被配置为输入捕获时, 该标记可由硬件置’1’。写’0’可清除该位。

0: 无重复捕获产生;

1: 当计数器的值被捕获到TIMx\_CCR1 寄存器时, CC1IF 的状态已经为’1’。

位 8:7 保留, 始终读为 ‘0’

位6 TIF: 触发器中断标记 (Trigger interrupt flag)

当发生触发事件 (当从模式控制器处于除门控模式外的其它模式时, 在 TRGI 输入端检测到有效边沿, 或门控模式下的任一边沿) 时由硬件对该位置’1’。它由软件清’0’。

0: 无触发器事件产生;

1: 触发器中断等待响应。

位 5 保留, 始终读为 ‘0’

位 4 CC4IF: 捕捉/比较 4 中断标志

位 3 CC3IF: 捕捉/比较 3 中断标志

位 2 CC2IF: 捕捉/比较 2 中断标志

位 1 CC1IF: 捕捉/比较 1 中断标志 (Capture/Compare 1 interrupt flag)

如果通道 CC1 配置为输出模式：当计数器值与比较值匹配时该位由硬件置'1'，但在中心对称模式下除外。它由软件清'0'。

0: 无匹配发生

1: TIMx\_CNT 的值与 TIMx\_CCR1 的值匹配

当 TIMx\_CCR1 的内容大于 TIMx\_ARR 时，在计数器溢出（向上或向上/向下计数模式）或计数器下溢出时（向下计数模式）时 CC1IF 位变高如果通道 CC1 配置为输入模式：当捕获事件发生时该位由硬件置'1'，它由软件清'0'或通过读 TIMx\_CCR1 清'0'。

0: 无输入捕获产生；

1: 计数器值已被捕获(拷贝)至 TIMx\_CCR1 (在 IC1 上检测到与所选极性相同的边沿)。

位 0 UIF: 更新中断标记 (Update interrupt flag) 当产生更新事件时该位由硬件置'1'。它由软件清'0'。

0: 无更新事件产生；

1: 更新中断等待响应。当寄存器被更新时该位由硬件置'1'：

— 若 TIMx\_CR1 寄存器的 UDIS=0、URS=0，当 TIMx\_EGR 寄存器的 UG=1 时产生更新事件(软件对计数器 CNT 重新初始化)；

— 若 TIMx\_CR1 寄存器的 UDIS=0、URS=0，当计数器 CNT 被触发事件重初始化时产生

## 5.11.6 TIM3 事件产生寄存器 (TIMx\_EGR)

地址偏移: 0x14 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	TG	Res.	CC4G	CC3G	CC2G	CC1G	UG
									w		w	w	w	w	w

位 15:7 保留，必须保持为复位值

位 6 TG: 产生触发事件 (Trigger generation) 该位由软件置'1'，用于产生一个触发事件，由硬件自动清'0'。

0: 无动作；

1: TIMx\_SR 寄存器的 TIF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA。

位 5 保留，必须保持为复位值。

位 4 CC4G: 捕捉/比较 4 产生

位 3 CC3G: 捕捉/比较 3 产生

位 2 CC2G: 捕捉/比较 2 产生

位 1 CC1G: 捕捉/比较 1 产生，该位由软件置'1'，用于产生一个捕捉/比较事件，由硬件自动清'0'。

0: 无动作；

1: 在通道 CC1 上产生一个捕捉/比较事件：

若通道 CC1 配置为输出：设置 CC1IF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA。

若通道 CC1 配置为输入：当前的计数器值捕获至 TIMx\_CCR1 寄存器；设置 CC1IF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA。若 CC1IF 已经为 1，则设置 CC1OF=1。

位 0 UG: 产生更新事件 (Update generation) 该位由软件置'1'，由硬件自动清'0'。

0: 无动作；

1: 重新初始化计数器，并产生一个更新事件。

注意预分频器的计数器也被清'0'（但是预分频系数不变）。若在中心对称模式下或 DIR=0(向上计数)则计数器被清'0'，若 DIR=1(向下计数)则计数器取 TIMx\_ARR 的值。

## 5.11.7 TIM3 捕捉/比较模式寄存器 1(TIMx\_CCMR1)

地址偏移: 0x18      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OC2CE	OC2M[2:0]			OC2PE	OC2FE	CC2S[1:0]		OC1CE	OC1M[2:0]			OC1PE	OC1FE	CC1S[1:0]	
IC2F[3:0]				IC2PSC[1:0]				IC1F[3:0]				IC1PSC[1:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

### 输出比较模式

位 15      OC2CE: 输出比较 2 清除使能

位 14:12    OC2M[2:0]: 输出比较 2 模式

位 11      OC2PE:输出比较 2 预装载使能

位 10      OC2FE:输出比较 2 快速使能

位 9:8      CC2S[1:0]:捕捉/比较 2 选择(Capture/Compare 2 selection),该位定义通道的方向(输入/输出),及输入脚的选择:

00: CC2 通道被配置为输出

01: CC2 通道被配置为输入, IC2 映射在 TI2 上

10: CC2 通道被配置为输入, IC2 映射在 TI1 上

11: CC2 通道被配置为输入, IC2 映射在 TRC 上

位 7      OC1CE: 输出比较 1 清除使能

0: OC1REF 不受 ETRF 输入的影响

1: 一旦检测到 ETRF 输入高电平, 清除 OC1REF=0

位 6:4    OC1M: 输出比较 1 模式 (Output compare 1 mode)

该 3 位定义了输出参考信号 OC1REF 的动作, 而 OC1REF 决定了 OC1 和 OC1N 的值。OC1REF 是高电平有效, 而 OC1 和 OC1N 的有效电平取决于 CC1P 和 CC1PN 位。

000: 冻结。输出比较寄存器 TIMx\_CCR1 与计数器 TIMx\_CNT 间的比较对 OC1REF 不起作用;

001: 匹配时设置通道 1 为有效电平。当计数器 TIMx\_CNT 的值与捕获/比较寄存器 1(TIMx\_CCR1) 相同时, 强制 OC1REF 为高。

010: 匹配时设置通道 1 为无效电平。当计数器 TIMx\_CNT 的值与捕获/比较寄存器 1 (TIMx\_CCR1) 相同时, 强制 OC1REF 为低。

011: 翻转。当 TIMx\_CCR1=TIMx\_CNT 时, 翻转 OC1REF 的电平。

100: 强制为无效电平。强制 OC1REF 为低。

101: 强制为有效电平。强制 OC1REF 为高。

110: PWM 模式 1

— 在向上计数时, 一旦 TIMx\_CNT<TIMx\_CCR1 时通道 1 为有效电平, 否则为无效电平; 在向下计数时, 一旦 TIMx\_CNT>TIMx\_CCR1 时通道 1 为无效电平(OC1REF=0), 否则为有效电平(OC1REF=1)。

111: PWM 模式 2

— 在向上计数时, 一旦 TIMx\_CNT<TIMx\_CCR1 时通道 1 为无效电平, 否则为有效电平; 在向下计数时, 一旦 TIMx\_CNT>TIMx\_CCR1 时通道 1 为有效电平, 否则为无效电平。

位 3      OC1PE: 输出比较 1 预装载使能 (Output compare 1 preload enable)

0: 禁止 TIMx\_CCR1 寄存器的预装载功能, 可随时写入 TIMx\_CCR1 寄存器, 并且新写入的数值立即起作用。

1: 开启 TIMx\_CCR1 寄存器的预装载功能, 读写操作仅对预装载寄存器操作, TIMx\_CCR1 的预

装载值在更新事件到来时被传送至当前寄存器中。

- 位 2 OC1FE: 输出比较 1 快速使能 (Output compare 1 fast enable)  
该位用于加快 CC 输出对触发器输入事件的响应。  
0: 根据计数器与 CCR1 的值, CC1 正常操作, 即使触发器是打开的。当触发器的输入出现一个有效沿时, 激活 CC1 输出的最小延时为 5 个时钟周期。  
1: 输入到触发器的有效沿的作用就象发生了一次比较匹配。因此, OC 被设置为比较电平而与比较结果无关。采样触发器的有效沿和 CC1 输出间的延时被缩短为 3 个时钟周期。该位只在通道被配置成 PWM1 或 PWM2 模式时起作用。
- 位 1:0 CC1S: 捕捉/比较 1 选择 (Capture/Compare 1 selection) 这 2 位定义通道的方向 (输入/输出), 及输入脚的选择:  
00: CC1 通道被配置为输出;  
01: CC1 通道被配置为输入, IC1 映射在 TI1 上;  
10: CC1 通道被配置为输入, IC1 映射在 TI2 上;  
11: CC1 通道被配置为输入, IC1 映射在 TRC 上。

## 输入捕捉模式

- 位 15:12 IC2F: 输入捕捉 2 滤波器
- 位 11:10 IC2PSC[1:0]: 输入捕捉 2 预分频
- 位 9:8 CC2S: 捕捉 / 比较 2 选择 (Capture/compare 2 selection)  
这 2 位定义通道的方向 (输入 / 输出), 及输入脚的选择:  
00: CC2 通道被配置为输出;  
01: CC2 通道被配置为输入, IC2 映射在 TI2 上;  
10: CC2 通道被配置为输入, IC2 映射在 TI1 上;  
11: CC2 通道被配置为输入, IC2 映射在 TRC 上。
- 位 7:4 IC1F: 输入捕获 1 滤波器 (Input capture 1 filter)  
这几位定义了 TI1 输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成, 它记录到 N 个事件后会产生一个输出的跳变:  
0000: 无滤波器, 以 fDTS 采样  
0001: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/8$ , N=2  
0010: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/8$ , N=4  
0011: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/8$ , N=8  
0100: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/2$ , N=6  
0101: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/2$ , N=8  
0110: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/4$ , N=6  
0111: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/4$ , N=8  
1000: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/16$ , N=5  
1001: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/16$ , N=8  
1010: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/16$ , N=5  
1011: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/16$ , N=8  
1100: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/32$ , N=5  
1101: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/32$ , N=8  
1110: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/32$ , N=5  
1111: 采样频率  $f_{\text{SAMPLING}}=f_{\text{DTS}}/32$ , N=8
- 位 3:2 IC1PSC: 输入捕捉 1 预分频  
这 2 位定义了 CC1 输入 (IC1) 的预分频系数。一旦 CC1E='0' (TIMx\_CCER 寄存器中), 则预分频器复位。  
00: 无预分频器, 捕获输入口上检测到的每一个边沿都触发一次捕获  
01: 每 2 个事件触发一次捕获  
10: 每 4 个事件触发一次捕获  
11: 每 8 个事件触发一次捕获
- 位 1:0 CC1S: 捕捉/比较 1 选择

这 2 位定义通道的方向(输入/输出), 及输入脚的选择:

- 00: CC1 通道被配置为输出
- 01: CC1 通道被配置为输入, IC1 映射在 TI1 上
- 10: CC1 通道被配置为输入, IC1 映射在 TI2 上
- 11: CC1 通道被配置为输入, IC1 映射在 TRC 上

## 5.11.8 TIM3 捕捉/比较模式寄存器 2(TIMx\_CCMR2)

地址偏移: 0x1C      复位值: 0x0000

15																14																13																12																11																10																9																8																7																6																5																4																3																2																1																0															
OC4CE		OC4M[2:0]				OC4PE		OC4FE		CC4S[1:0]				OC3CE		OC3M[2:0]				OC3PE		OC3FE		CC3S[1:0]																																																																																																																																																																																																																																							
IC4F[3:0]				IC4PSC[1:0]								IC3F[3:0]				IC3PSC[1:0]																																																																																																																																																																																																																																															
rw		rw		rw		rw		rw		rw		rw		rw		rw		rw		rw		rw		rw																																																																																																																																																																																																																																							

### 输出比较模式

- 位15      OC4CE: 输出比较4 清除允许
  - 位14:12    OC4M: 输出比较4 模式
  - 位11      OC4PE: 输出比较4 预装载允许
  - 位10      OC4FE: 输出比较4 快速允许
  - 位9:8      CC4S: 捕捉/ 比较4 选择
- 这2 位定义通道的方向(输入/ 输出), 及输入脚的选择:
- 00: CC4 通道被配置为输出;
  - 01: CC4 通道被配置为输入, IC4 映射在TI4 上;
  - 10: CC4 通道被配置为输入, IC4 映射在TI3 上;
  - 11: CC4 通道被配置为输入, IC4 映射在TRC 上。
- 位7      OC3CE: 输出比较3 清除允许
  - 位6:4      OC3M: 输出比较3 模式
  - 位3      OC3PE: 输出比较3 预装载允许
  - 位2      OC3FE: 输出比较3 快速允许
  - 位1:0      CC3S: 捕捉/ 比较3 选择
- 这2 位定义通道的方向(输入/ 输出), 及输入脚的选择:
- 00: CC3 通道被配置为输出;
  - 01: CC3 通道被配置为输入, IC3 映射在TI3 上;
  - 10: CC3 通道被配置为输入, IC3 映射在TI4 上;
  - 11: CC3 通道被配置为输入, IC3 映射在TRGI 上。

### 输入捕捉模式

- 位15:12    IC4F: 输入捕捉4 滤波器
  - 位11:10    IC4PSC: 输入捕捉4 预分频
  - 位9:8      CC4S: 捕捉/ 比较4 选择
- 这2 位定义通道的方向(输入/ 输出), 及输入脚的选择:
- 00: CC4 通道被配置为输出;
  - 01: CC4 通道被配置为输入, IC4 映射在TI4 上;
  - 10: CC4 通道被配置为输入, IC4 映射在TI3 上;
  - 11: CC4 通道被配置为输入, IC4 映射在TRC 上。

- 位7:4 IC3F: 输入捕捉3 滤波器
  - 位3:2 IC3PSC: 输入捕捉3 预分频
  - 位1:0 CC3S: 捕捉/比较3 选择
- 这2 位定义通道的方向(输入/输出), 及输入脚的选择:
- 00: CC3 通道被配置为输出
  - 01: CC3 通道被配置为输入, IC3 映射在TI3 上
  - 10: CC3 通道被配置为输入, IC3 映射在TI3 上
  - 11: CC3 通道被配置为输入, IC3 映射在TRC 上

## 5.11.9 TIM3 捕捉/比较使能寄存器(TIMx\_CCER)

地址偏移: 0x20      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CC4NP	Res.	CC4P	CC4E	CC3NP	Res.	CC3P	CC3E	CC2NP	Res.	CC2P	CC2E	CC1NP	Res.	CC1P	CC1E
rw		rw	rw	rw		rw	rw	rw		rw	rw	rw		rw	rw

- 位 15 CC4NP: 捕捉/比较 4 输出极性
- 位 14 保留, 始终读为 ‘0’
- 位 13 CC4P: 捕捉/比较 4 输出极性
- 位 12 CC4E: 捕捉/比较 4 输出使能
- 位 13 CC3NP: 捕捉/比较 3 输出极性
- 位 12 保留, 始终读为 ‘0’
- 位 11:10 保留, 始终读为 ‘0’
- 位 9 CC3P: 捕捉/比较 3 输出极性
- 位 8 CC3E: 捕捉/比较 3 输出使能
- 位 7 CC2NP: 捕捉/比较 2 输出极性
- 位 6 保留, 始终读为 ‘0’
- 位 5 CC2P: 捕捉/比较 2 输出极性
- 位 4 CC2E: 捕捉/比较 2 输出使能
- 位 3 CC1NP: 捕捉/比较 1 输出极性
- 位 2 保留, 始终读为 ‘0’
- 位 1 CC1P: 捕捉/比较 1 输出极性

### 通道 CC1 配置为输出:

- 0: OC1 高有效
- 1: OC1 低有效

### 通道 CC1 配置为输入:

CC1NP/CC1P 用于选择作为触发或捕获的信号 TI1FP1 和 TI2FP1 的极性该位 IC1 还是 IC1 的反相信号。

00: 不反相/上升沿: 捕获发生在 TIxFP1 的上升沿(复位、外部时钟或触发模式的捕捉或触发), TIxFP1 不反相(在门控、编码器模式下的触发)。

01: 反相/下降沿: 捕获发生在 TIxFP1 的下降沿(复位、外部时钟或触发模式的捕捉或触发), TIxFP1 反相(在门控、编码器模式下的触发)。

10: 保留, 不使用此配置



11: 不反相/上升和下降沿: 捕获发生在 TIMx\_FPI 的上升沿和下降沿 (复位、外部时钟或触发模式的捕捉或触发), TIMx\_FPI 不反相 (门控模式的触发)。此配置不能用于编码器模式。

- 位 0 CC1E: 捕捉/比较 1 输出使能 .
- CC1 通道配置为输出:
- 0: 关闭—OC1 禁止输出
  - 1: 开启—OC1 信号输出到对应的输出引脚
- CC1 通道配置为输入: 该位决定了计数器的值是否能捕获入 TIMx\_CCR1 寄存器。
- 0: 捕获禁止
  - 1: 捕获使能

## 5.11.10 TIM3 计数器 (TIMx\_CNT)

地址偏移: 0x24 复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CNT[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 CNT[31:16]: 高16 位值

位15:0 CNT[15:0]: 低16 位值

## 5.11.11 TIM3 预分频 (TIMx\_PSC)

地址偏移: 0x28 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSC[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 PSC[15:0]: 预分频值, 计数器的时钟频率CK\_CNT 等于 fCK\_PSC/(PSC[15:0]+1)。PSC 包含了当更新事件产生时装入当前预分频器寄存器的值。

## 5.11.12 TIM3 自动重装寄存器 (TIMx\_ARR)

地址偏移: 0x2C 复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
ARR[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARR[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 ARR[31:16]: 自动重装高16 位值

位15:0 ARR[15:0]: 自动重装低 16 位值, ARR 包含了将要传送至实际的自动重装载寄存器的数值。当自动重装载的值为空时, 计数器不工作。

## 5.11.13 TIM3 捕捉/比较寄存器 1 (TIMx\_CCR1)

地址偏移: 0x34 复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CCR1[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR1[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 CCR1[31:16]: 捕捉/比较1 高16 位值

位15:0 CCR1[15:0]: 捕捉/比较 1 低 16 位值

**若CC1 通道配置为输出:**

CCR1 包含了装入当前捕捉/比较1 寄存器的值。如果在TIMx\_CCMR1 寄存器 (OC1PE 位) 中未选择预装载特性, 写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕捉/比较1 寄存器中。

当前捕捉/比较寄存器参与同计数器TIMx\_CNT 的比较, 并在OC1 端口上产生输出信号。

**若CC1 通道配置为输入:**

CCR1 包含了由上一次输入捕获1 事件(IC1) 传输的计数器值。

## 5.11.14 TIM3 捕捉/比较寄存器 2 (TIMx\_CCR2)

地址偏移: 0x38      复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CCR2[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR2[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16 CCR2[31:16]: 捕捉/比较2 高16 位值

位15:0 CCR2[15:0]:捕捉/比较 2 低16 位值

**若CC2 通道配置为输出:**

CCR2 包含了装入当前捕捉/比较2 寄存器的值 (预装载值)。

如果在TIMx\_CCMR2 寄存器 (OC2PE 位) 中未选择预装载特性, 写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕捉/比较2 寄存器中。

当前捕捉/比较寄存器参与同计数器TIMx\_CNT 的比较, 并在OC2 端口上产生输出信号。

**若CC2 通道配置为输入:**

CCR2 包含了由上一次输入捕获2 事件(IC2) 传输的计数器值。

## 5.11.15 TIM3 捕捉/比较寄存器 3 (TIMx\_CCR3)

地址偏移: 0x3C      复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CCR3[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR3[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16    CCR3[31:16]: 捕捉/比较3 高16 位值

位15:0     CCR3[15:0]: 捕捉/比较 3 低16 位值

### 若CC3 通道配置为输出:

CCR3 包含了装入当前捕获/比较3 寄存器的值(预装载值)。如果在TIMx\_CCMR3 寄存器(OC3PE 位)中未选择预装载特性,写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时,此预装载值才传输至当前捕获/比较3 寄存器中。当前捕获/比较寄存器参与同计数器TIMx\_CNT 的比较,并在OC3 端口上产生输出信号。

### 若 CC3 通道配置为输入:

CCR3 包含了由上一次输入捕获3 事件(IC3) 传输的计数器值。

## 5.11.16 TIM3 捕捉/比较寄存器 4 (TIMx\_CCR4)

地址偏移: 0x40      复位值: 0x00000000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CCR4[31:16] (TIM2 only)															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR4[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:16    CCR4[31:16]: 捕捉/比较4 高16 位值

位15:0     CCR4[15:0]: 捕捉/比较 4 低16 位值

### 若CC4 通道配置为输出:

CCR4 包含了装入当前捕获/比较4 寄存器的值(预装载值)。如果在TIMx\_CCMR4 寄存器(OC4PE 位)中未选择预装载特性,写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时,此预装载值才传输至当前捕获/比较4 寄存器中。

当前捕获/比较寄存器参与同计数器TIMx\_CNT 的比较,并在OC4 端口上产生输出信号。

### 若 CC4 通道配置为输入:

CCR4 包含了由上一次输入捕获4 事件(IC4) 传输的计数器值。

## 5.11.17 TIM3 DMA 控制寄存器 (TIMx\_DCR)

地址偏移: 0x48      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	DBL[4:0]					Res.	Res.	Res.	DBA[4:0]				
			rw	rw	rw	rw	rw				rw	rw	rw	rw	rw

位15:13 保留, 始终读为 ‘0’

位12:8 DBL[4:0]: DMA 连续传送长度 (DMA burst length)

这些位定义了DMA 在连续模式下的传送长度 (当对TIMx\_DMAR 寄存器进行读或写时, 定时器则进行一次连续传送), 即: 定义传输的字节数目:

00000: 1 个字节

00001: 2 个字节

00010: 3 个字节

.....

.....

10001: 18 个字节

位7:5 保留, 始终读为 ‘0’

位4:0 DBA[4:0]: DMA 基地址 (DMA base address)

这些位定义了DMA 传送的基地址 ( 当对TIMx\_DMAR 寄存器进行读或写时), DBA 定义为从TIMx\_CR1 寄存器所在地址开始的偏移量.

例如:

00000: TIMx\_CR1,

00001: TIMx\_CR2,

00010: TIMx\_SMCR,

.....

实例: 假设传输配置如下: DBL=7 & DBA=TIMx\_CR1。此时向或从TIMx\_CR1 地址连续传送7 个寄存器的内容。

## 5.11.18 TIM3 DMA 完全传送地址寄存器(TIMx\_DMAR)

地址偏移: 0x4C      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DMAB[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 DMAB[15:0]: DMA 连续传送寄存器 (DMA register for burst accesses)

## 5.12 TIM6

### 5.12.1 TIM6 控制寄存器 1 (TIMx\_CR1)

偏移地址: 0x00      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	ARPE	Res.	Res.	Res.	OPM	URS	UDIS	CEN
								rw				rw	rw	rw	rw

- 位15:8    保留, 读始终为 ‘0’
- 位7      ARPE: 自动重装预装载使能 (Auto-reload preload enable)  
 0: TIMx\_ARR 寄存器无缓冲器  
 1: TIMx\_ARR 寄存器有缓冲器
- 位6:4    保留, 读始终为 ‘0’
- 位3      OPM: 单脉冲模式  
 0: 在发生更新事件时, 计数器不停止  
 1: 在发生下次更新事件时, 计数器停止计数 (清除CEN 位)。
- 位 2     URS: 更新请求源 (Update request source)  
 该位由软件设置和清除, 以选择UEV 事件的请求源。  
 0: 如果使能了中断或DMA, 以下任一事件可以产生一个更新中断或DMA 请求:  
     — 计数器上溢或下溢  
     — 设置UG 位  
     — 通过从模式控制器产生的更新  
 1: 如果使能了中断或DMA, 只有计数器上溢或下溢可以产生更新中断或DMA 请求。
- 位 1     UDIS: 禁止更新 (Update disable)  
 该位由软件设置和清除, 以使能或禁止 UEV 事件的产生。  
 0: UEV 使能。更新事件(UEV)可以由下列事件产生:  
     — 计数器上溢或下溢  
     — 设置UG 位  
     — 通过从模式控制器产生的更新产生更新事件后, 带缓冲的寄存器被加载为预加载数值。  
 1: 禁止UEV。不产生更新事件(UEV), 影子寄存器保持它的内容 (ARR、PSC)。但是如果设置了UG 位或从模式控制器产生了一个硬件复位, 则计数器和预分频器将被重新初始化。
- 位0      CEN: 计数器使能  
 0: 计数器禁止  
 1: 计数器使能  
 在单脉冲模式下, 当产生更新事件时CEN 被自动清除。

### 5.12.2 TIM6 控制寄存器 2 (TIMx\_CR2)

偏移地址: 0x04      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	MMS[2:0]			Res.	Res.	Res.	Res.
									rw	rw	rw				

- 位15:7 保留, 始终保留为复位值
- 位6:4 MMS: 主模式选择 (Master mode selection), 这些位用于选择在主模式下向从定时器发送的同步信息 (TRGO), 有以下几种组合:
  - 000: 复位 - 使用TIMx\_EGR 寄存器的UG 位作为触发输出 (TRGO)。如果触发输入产生了复位 (从模式控制器配置为复位模式), 则相对于实际的复位信号, TRGO 上的信号有一定的延迟。
  - 001: 使能 - 计数器使能信号CNT\_EN 被用作为触发输出 (TRGO)。它可用于在同一时刻启动多个定时器, 或控制使能从定时器的时机。计数器使能信号是通过 CEN 控制位和配置为门控模式时的触发输入的 '逻辑或' 产生。当计数器使能信号是通过触发输入控制时, 在TRGO 输出上会有一些延迟, 除非选择了主/从模式。
  - 010: 更新 - 更新事件被用作为触发输出 (TRGO)。例如一个主定时器可以作为从定时器的预分频器使用。
- 位3:0 保留, 读始终为 '0'

## 5.12.3 TIM6 DMA/中断使能寄存器 (TIMx\_DIER)

偏移地址: 0x0C      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	UDE	Res.	Res.	Res.	Res.	Res.	Res.	Res.	UIE
							rw								rw

- 位 15:9 保留, 始终保持为复位值
- 位 8 UDE: 更新 DMA 请求使能
  - 0: 更新DMA 请求禁止
  - 1: 更新DMA 请求允许
- 位7:1 保留, 始终保持为复位值
- 位0 UIE: 更新中断使能
  - 0: 更新中断禁止
  - 1: 更新中断允许

## 5.12.4 TIM6 状态寄存器(TIMx\_SR)

偏移地址: 0x10      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	UIF
															rc_w0

- 位15:1 保留, 始终保持为复位值
- 位0 UIF: 更新中断标志 (Update interrupt flag) 硬件在更新中断时设置该位, 它由软件清除。
  - 0: 没有产生更新。
  - 1: 产生了更新中断。下述情况下由硬件设置该位:
    - 计数器产生上溢或下溢并且TIMx\_CR1 中的UDIS=0
    - 如果TIMx\_CR1 中的URS=0 并且UDIS=0, 当使用TIMx\_EGR 寄存器的UG 位重新初始化计数器CNT 时。

## 5.12.5 TIM6 事件产生寄存器 (TIMx\_EGR)

偏移地址: 0x14      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	UG
															w

位15:1 保留, 始终保持为复位值

位0 UG: 产生更新事件(Update generation) 该位由软件设置, 由硬件自动清除。

0: 无作用

1: 重新初始化定时器的计数器并产生对寄存器的更新。

## 5.12.6 TIM6 定时器(TIMx\_CNT)

偏移地址: 0x24 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:0 CNT[15:0]: 计数器值

## 5.12.7 TIM6 预分频器(TIMx\_PSC)

偏移地址: 0x28 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSC[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:0 PSC[15:0]: 预分频器值

计数器的时钟频率CK\_CNT 等于 fCK\_PSC/(PSC[15:0]+1)。在每一次更新事件时, PSC 的数值被传送到实际的预分频寄存器中。

## 5.12.8 TIM6 自动重装寄存器(TIMx\_ARR)

偏移地址: 0x2C 复位值: 0xFFFF

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARR[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:0 ARR[15:0]: 自动重载数值(Prescaler value)。

ARR 的数值将传送到实际的自动重载寄存器中。如果自动重载数值为空, 则计数器停止。

## 5.13 TIM14

### 5.13.1 TIM14 控制寄存器 1 (TIM14\_CR1)

偏移地址: 0x00 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	CKD[1:0]		ARPE	CMS		DIR	OPM	URS	UDIS	CEN
						r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位15:10 保留, 始终保持复位值.

位9:8 CKD: 时钟分频因子(Clock division)

定义在定时器时钟 (CK\_INT) 频率与数字滤波器 (ETR, TIx) 使用的采样频率之间的分频比例。

00:  $t_{DTS} = t_{CK\_INT}$

01:  $t_{DTS} = 2 \times t_{CK\_INT}$

10:  $t_{DTS} = 4 \times t_{CK\_INT}$

11: 保留

位7 ARPE: 自动重装载预装载允许位 (Auto-reload preload enable)

0: TIMx\_ARR 寄存器没有缓冲

1: TIMx\_ARR 寄存器缓冲器

有效

位6:5 CMS[1:0]: 选择中央对齐模式 (Center-aligned mode selection)

00: 边沿对齐模式。计数器依据方向位 (DIR) 向上或向下计数。

01: 中央对齐模式 1。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位,只在计数器向下计数时被设置。

10: 中央对齐模式 2。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位,只在计数器向上计数时被设置。

11: 中央对齐模式 3。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位,在计数器向上和向下计数时均被设置。

位4 DIR: 方向 (Direction)

0: 计数器向上计数

1: 计数器向下计数

位 3 OPM: 单脉冲模式 (One pulse mode)

0: 在发生更新事件时, 计数器不停止;

1: 在发生下一次更新事件 (清除 CEN 位) 时, 计数器停止。

位2 URS: 更新请求源 (Update request source) 通过软件置位或清除来选择 UEV 事件的源

0: 如果使能了 UEV 则下述任一事件产生 UEV:

- 计数器溢出
- 设置 UG 位

1: 如果使能了 UEV 只有计数器溢出产生 UEV 事件。

位 1 UDIS: 禁止更新 (Update disable)

软件通过该位允许/禁止 UEV 事件的产生

0: 允许 UEV。更新 (UEV) 事件由下述任一事件产生:

- 计数器溢出
- 设置 UG 位

1: 禁止 UEV。不产生更新事件, 影子寄存器 (ARR、PSC、CCRx) 保持它们的值。如果设置了 UG 位则计数器和预分频器被重新初始化。

位0 CEN: 使能计数器 (Counter enable)

0: 禁止计数器;

1: 使能计数器。



## 5.13.2 TIM14 中断使能寄存器 (TIM14\_DIER)

偏移地址: 0x0C      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	CC1IE	UIE
														rw	rw

位15:2 保留, 始终保持复位值.

位1 CC1IE: 捕捉/比较1 中断使能

0:CC1 中断禁止

1:CC1

中断允许

位0 UIE:

更新中断使能

0: 更新中断禁止

1: 更新中断允许

## 5.13.3 TIM14 状态寄存器(TIM14\_SR)

偏移地址: 0x10      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	CC1OF	Res.	Res.	Res.	Res.	Res.	Res.	Res.	CC1IF	UIF
						rc_w0								rc_w0	rc_w0

位 15:10 保留, 始终保持复位值 .

位 9 CC1OF: 捕捉/比较 1 重复捕捉标志 (Capture/Compare 1 overcapture flag)

仅当相应的通道被配置为输入捕获时, 该标记可由硬件置' 1'。写' 0' 可清除该位。

0: 无重复捕获产生

1: 当计数器的值被捕获到 TIMx\_CCR1 寄存器时, CC1IF 的状态已经为' 1'

位 8:2 保留, 始终保持复位值

位 1 CC1IF: 捕捉/比较 1 中断标志 (Capture/Compare 1 interrupt flag)

**如果通道 CC1 配置为输出模式:**

当计数器值与比较值匹配时该位由硬件置' 1' , 由软件清' 0' 。

0: 无匹配发生;

1: TIMx\_CNT 的值与 TIMx\_CCR1 的值匹配

当 TIMx\_CCR1 的内容大于 TIMx\_ARR 时, 在计数器溢出时 CC1IF 位变高

**如果通道 CC1 配置为输入模式:**

当捕获事件发生时该位由硬件置' 1' , 它由软件清' 0' 或通过读 TIMx\_CCR1 清' 0' 。

0: 无输入捕获产生;

1: 计数器值已被捕获 ( 拷贝 )至 TIMx\_CCR1( 在 IC1 上检测到与所选极性相同的边沿 )。

位 0 UIF: 更新中断标记 (Update interrupt flag)

当产生更新事件时该位由硬件置' 1' 。它由软件清' 0' 。

0: 无更新事件产生

1: 更新中断等待响应。当寄存器被更新时该位由硬件置' 1' :

— 若 TIMx\_CR1 寄存器的 UDIS=0, 当计数溢出时;

— 若 TIMx\_CR1 寄存器的 UDIS=0、URS=0, 通过软件写 TIMx\_EGR 寄存器的 UG 位重新初始化定时器时

## 5.13.4 TIM14 事件产生寄存器(TIM14\_EGR)

偏移地址: 0x14      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	CC1G	UG
														w	w

位15:2      保留, 始终保持复位值.

位1      CC1G: 捕捉/比较1 产生

该位由软件置' 1' , 用于产生一个捕获/比较事件, 由硬件自动清' 0' 。

0: 无动作;

1: 在通道CC1 上产生一个捕获/ 比较事件:

**若通道CC1 配置为输出:**

设置CC1IF=1, 若开启对应的中断则产生相应的中断

**若通道CC1 配置为输入:**

当前的计数器值捕获至TIMx\_CCR1 寄存器; 设置CC1IF=1, 若开启对应的中断则产生相应的中断。若CC1IF 已经为1, 则设置CC1OF=1。

位0      UG: 产生更新事件 (Update generation) 该位由软件置' 1' , 由硬件自动清' 0' 。

0: 无动作;

1: 重新初始化计数器, 并产生一个更新事件。

## 5.13.5 TIM14 捕捉/比较模式寄存器 1 (TIM14\_CCMR1)

偏移地址: 0x18      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	OC1M[2:0]			OC1PE	OC1FE	CC1S[1:0]	
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	IC1F[3:0]			IC1PSC[1:0]				
								rw	rw	rw	rw	rw	rw	rw	rw

**输出比较模式**

位

1

5

:

7

保

留

位6:4      OC1M: 输出比较1 模式 (Output compare 1 mode)

该3 位定义了输出参考信号OC1REF 的动作, 而OC1REF 决定了OC1 的值。OC1REF 是高电平有效, 而OC1 的有效电平取决于CC1P 位。

000: 冻结。输出比较寄存器TIMx\_CCR1 与计数器TIMx\_CNT 间的比较对OC1REF 不起作用;

001: 匹配时设置通道 1 为有效电平。当计数器 TIMx\_CNT 的值与捕获 /比较寄存器 1 (TIMx\_CCR1)相同时, 强制OC1REF 为高。

010: 匹配时设置通道 1 为无效电平。当计数器 TIMx\_CNT 的值与捕获 /比较寄存器 1 (TIMx\_CCR1)相同时, 强制OC1REF 为低。

011: 翻转。当TIMx\_CCR1=TIMx\_CNT 时, 翻转OC1REF 的电平。

- 100: 强制为无效电平。强制OC1REF 为低。  
101: 强制为有效电平。强制OC1REF 为高。  
110: PWM 模式1, 一旦TIMx\_CNT<TIMx\_CCR1 时通道1 为有效电平, 否则为无效电平;  
111: PWM 模式2, 一旦TIMx\_CNT<TIMx\_CCR1 时通道1 为无效电平, 否则为有效电平;
- 位3 OC1PE: 输出比较1 预装载使能(Output compare 1 preload enable)  
0: 禁止TIMx\_CCR1 寄存器的预装载功能, 可随时写入TIMx\_CCR1 寄存器, 并且新写入的数值立即起作用。  
1: 开启TIMx\_CCR1 寄存器的预装载功能, 读写操作仅对预装载寄存器操作, TIMx\_CCR1 的预装载值在更新事件到来时被传送至当前寄存器中。
- 位2 OC1FE: 输出比较1 快速使能(Output compare 1 fast enable)  
该位用于加快CC 输出对触发器输入事件的响应。  
0: 根据计数器与CCR1 的值, CC1 正常操作, 即使触发器是打开的。当触发器的输入出现一个有效沿时, 激活CC1 输出的最小延时为5 个时钟周期。  
1: 输入到触发器的有效沿的作用就象发生了一次比较匹配。因此, OC 被设置为比较电平而与比较结果无关。采样触发器的有效沿和CC1 输出间的延时被缩短为3 个时钟周期。该位只在通道被配置成PWM1 或PWM2 模式时起作用。
- 位1:0 CC1S: 捕捉/比较1 选择(Capture/Compare 1 selection)这2 位定义通道的方向(输入/输出), 及输入脚的选择:  
00: CC1 通道被配置为输出;  
01: CC1 通道被配置为输入, IC1 映射在TI1 上;  
10: 保留  
11: 保留

## 输入捕捉模式

- 位15:8 保留
- 位7:4 IC1F: 输入捕获1 滤波器(Input capture 1 filter)  
这几位定义了TI1 输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成, 它记录到N 个事件后会产生一个输出的跳变:  
0000: 无滤波器, 以fDTS 采样 1000 : 采样频率  
fSAMPLING=fDTS/8, N=6  
0001: 采样频率fSAMPLING=fCK\_INT, N=2 1001 : 采样频率  
fSAMPLING=fDTS/8, N=8  
0010: 采样频率fSAMPLING=fCK\_INT, N=4 1010 : 采样频率  
fSAMPLING=fDTS/16, N=5  
0011: 采样频率fSAMPLING=fCK\_INT, N=8 1011 : 采样频率  
fSAMPLING=fDTS/16, N=6  
0100: 采样频率fSAMPLING=fDTS/2, N=6 1100 : 采样频率  
fSAMPLING=fDTS/16, N=8  
0101: 采样频率fSAMPLING=fDTS/2, N=8 1101 : 采样频率  
fSAMPLING=fDTS/32, N=5  
0110: 采样频率fSAMPLING=fDTS/4, N=6 1110 : 采样频率  
fSAMPLING=fDTS/32, N=6  
0111: 采样频率fSAMPLING=fDTS/4, N=8 1111 : 采样频率  
fSAMPLING=fDTS/32, N=8
- 位3:2 IC1PSC: 输入捕捉1 预分频 (Input capture 1 prescaler)  
这2 位定义了CC1 输入(IC1)的预分频系数。一旦CC1E=' 0' (TIMx\_CCER 寄存器中), 则预分频器复位。

00: 无预分频器，捕获输入口上检测到的每一个边沿都触发一次捕获；

01: 每2 个事件触发一次捕获；

10: 每4 个事件触发一次捕获；

11: 每8 个事件触发一次捕获。

位1:0 CC1S: 捕捉/比较1 选择 (Capture/Compare 1 selection) 这2 位定义通道的方向(输入/输出)，及输入脚的选择：

00: CC1 通道被配置为输出；

01: CC1 通道被配置为输入，IC1 映射在TI1 上；

10:

11:

## 5.13.6 TIM14 捕捉/比较使能寄存器(TIM14\_CCER)

偏移地址: 0x20 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	CC1NP	Res.	CC1P	CC1E
												r/w		r/w	r/w

位15:4 保留，始终保持复位值.

位3 CC1NP: 捕捉/比较1 输出极性 (Capture/Compare 1 complementary output Polarity)

通道CC1 配置为输出时，CC1NP 必须操作为清除，CC1NP =0

通道CC1 配置为输入时，CC1NP 与CC1P 联合控制TI1FP1 的极性

位2 保留，始终保持复位值

位1 CC1P: 捕捉/ 比较1 输出极性

**通道 CC1 配**

**置为输出:**

0: OC1 高有

效

1: OC1 低有效

**通道CC1 配置为输入:**

CC1P/CC1NP 用于选择作为触发或捕获的信号TI1FP1 和TI2FP1 的极性，该位IC1 还是IC1 的反相信号。

00: 不反相/上升沿: 捕获发生在TIxFP1 的上升沿 (捕捉模式)，TIxFP1 不反相

00: 反相/下降沿: 捕获发生在TIxFP1 的下降沿 (捕捉模式)，TIxFP1 反相

10: 保留，不使用此配置

11: 不反相 /上升和下降沿: 捕获发生在 TIxFP1 的上升沿和下降沿 (捕捉模式)，TIxFP1 不反相。

位0 CC1E: 捕捉 /比较 1 输出使能 (Capture/Compare 1 output enable)

**CC1 通道配置为输出:**

0: 关闭—OC1 禁止输出。

1: 开启—OC1 信号输出到对应的输出引脚。

**CC1 通道配置为输入:**

该位决定了计数器的值是否能捕获入TIMx\_CCR1 寄存器。

0: 捕获禁止;

1: 捕获使能。

## 5.13.7 TIM14 计数器 (TIM14\_CNT)

偏移地址: 0x24 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 CNT[15:0]: 计数器的值

### 5.13.8 TIM14 预分频器 (TIM14\_PSC)

偏移地址: 0x28 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSC[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 PSC[15:0]: 预分频值  
 计数器的时钟频率CK\_CNT 等于fCK\_PSC/(PSC[15:0]+1)。PSC 包含了当更新事件产生时装入当前预分频器寄存器的值。

### 5.13.9 TIM14 自动重装寄存器 (TIM14\_ARR)

偏移地址: 0x2C 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARR[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 ARR[15:0]: 自动重装寄存器的值  
 ARR 包含了将要传送至实际的自动重装载寄存器的数值。当自动重装载的值为空时，计数器不工作。

### 5.13.10 TIM14 捕捉/比较寄存器 1 (TIM14\_CCR1)

偏移地址: 0x34 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR1[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:0 CCR1[15:0]: 捕捉/比较1 的值

**若CC1 通道配置为输出:**

CCR1 包含了装入当前捕捉/比较1 寄存器的值（预装载值）。如果在TIMx\_CCMR1 寄存器（OC1PE 位）中未选择预装载特性，写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时，此预装载值才传输至当捕捉/比较1 寄存器中。  
 当前捕捉/比较寄存器参与同计数器TIMx\_CNT 的比较，并在OC1 端口上产生输出信号。

**若 CC1 通道配置为输入:**

CCR1 包含了由上一次输入捕获1 事件 (IC1) 传输的计数器值。

## 5.13.11 TIM14 选项寄存器(TIM14\_OR)

偏移地址: 0x50      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	T11_RMP
															rw

位15:1      保留, 始终保持复位值

位0      T11\_RMP: 定时器输入1 重映射 (Timer Input 1 remap) 软件清除或设置

0: TIM14 通道1 连接到GPIO

1: RTC\_CLK 连接到TIM14\_CH1 输入端实现校正功能。

## 5.14 TIM15

### 5.14.1 TIM15 控制寄存器 1 (TIM15\_CR1)

偏移地址: 0x00      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	CKD[1:0]		ARPE	CMS		DIR	OPM	URS	UDIS	CEN
						rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位15:10      保留, 始终保持复位值.

位9:8      CKD: 时钟分频因子(Clock division)

定义在定时器时钟 (CK\_INT) 频率与数字滤波器 (ETR, TIx)使用的采样频率之间的分频比例。

00: tDTS = tCK\_INT

01: tDTS = 2 x tCK\_INT

10: tDTS = 4 x tCK\_INT

11: 保留

位7      ARPE: 自动重载预装载允许位 (Auto-reload preload enable)

0: TIMx\_ARR 寄存器没有缓冲

1: TIMx\_ARR 寄存器缓冲器

有效

位6:5      CMS[1:0]: 选择中央对齐模式 (Center-aligned mode selection)

00: 边沿对齐模式。计数器依据方向位 (DIR) 向上或向下计数。

01: 中央对齐模式 1。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位,只在计数器向下计数时被设置。

10: 中央对齐模式 2。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位,只在计数器向上计数时被设置。

- 置。
- 11: 中央对齐模式 3。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 在计数器向上和向下计数时均被设置。
- 位4 DIR: 方向(Direction)  
0: 计数器向上计数  
1: 计数器向下计数
- 位 3 OPM: 单脉冲模式 (One pulse mode)  
0: 在发生更新事件时, 计数器不停止;  
1: 在发生下一次更新事件 (清除 CEN 位)时, 计数器停止。
- 位2 URS: 更新请求源(Update request source) 通过软件置位或清除来选择UEV 事件的源  
0: 如果使能了UEV 则下述任一事件产生UEV:  
— 计数器溢出  
— 设置UG 位  
1: 如果使能了 UEV 只有计数器溢出产生 UEV 事件。
- 位 1 UDIS: 禁止更新 (Update disable)  
软件通过该位允许/禁止UEV 事件的产生  
0: 允许UEV。更新(UEV) 事件由下述任一事件产生:  
— 计数器溢出  
— 设置 UG 位  
1: 禁止UEV。不产生更新事件, 影子寄存器 (ARR、PSC、CCRx) 保持它们的值。如果设置了UG 位则计数器和预分频器被重新初始化。
- 位0 CEN: 使能计数器 (Counter enable)  
0: 禁止计数器;  
1: 使能计数器。

## 5.14.2 TIM15 控制寄存器 2 (TIM15\_CR2)

偏移地址: 0x04 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	OIS2	OIS1N	OIS1	Res.	MMS[2:0]			CCDS	CCUS	Res.	CCPC
					rw	rw	rw		rw	rw	rw	rw	rw		rw

- Bit 15:11 保留, 读始终为 ‘0’
- Bit 10 OIS2: 输出空闲状态 2(OC2 输出)  
0: OC2=0, 当 MOE=0  
1: OC2=1, 当 MOE=0
- Bit 9 OIS1N: 输出空闲状态 1(OC1N 输出)  
0: OC1N=0, 当 MOE=0 后一个死区时间  
1: OC1N=1, 当 MOE=0 后一个死区时间
- Bit 8 OIS1:输出空闲状态 1(OC1 输出)  
0: OC1=0, 当 MOE=0 (如果 OC1N 被使用还要等一个死区时间)  
1: OC1=1, 当 MOE=0 (如果 OC1N 被使用还要等一个死区时间)
- Bit 7 保留, 读始终为 ‘0’
- Bits 6:4 MMS[1:0]: 主模式选择(Master mode selection)  
这 3 位用于选择在主模式下送到从定时器的同步信息 (TRGO)。可能的组合如下:  
000: 复位 - TIMx\_EGR 寄存器的 UG 位被用于作为触发输出 (TRGO)。如果是触发输入产

生的复位(从模式控制器处于复位模式)，则 TRGO 上的信号相对实际的复位会有一个延迟。

001: 使能 - 计数器使能信号 CNT\_EN 被用于作为触发输出(TRGO)。有时需要在同一时间启动多个定时器或控制在一段时间内使能从定时器。计数器使能信号是通过 CEN 控制位和门控模式下的触发输入信号的逻辑或产生。当计数器使能信号受控于触发输入时，TRGO 上会有一个延迟，除非选择了主/从模式

010: 更新 - 更新事件被选为触发输入(TRGO)。例如，一个主定时器的时钟可以被用作一个从定时器的预分频器。

011: 比较脉冲 - 在发生一次捕获或一次比较成功时，当要设置 CC1IF 标志时(即使它已经为高)，触发输出送出一个正脉冲(TRGO)。

100: 比较 - OC1REF 信号被用于作为触发输出(TRGO)。

101: 比较 - OC2REF 信号被用于作为触发输出(TRGO)。

Bit 3 CCDS: 捕获/比较的 DMA 选择 (Capture/compare DMA selection)

0: 当发生 CCx 事件时，送出 CCx 的 DMA 请求；

1: 当发生更新事件时，送出 CCx 的 DMA 请求。

Bit 2 CCUS: 捕捉/比较控制更新选择 (Capture/compare control update selection)

0: 当捕捉/比较控制位被预装载时 (CCPC=1)，只有通过设置 COMG 位才会被更新

1: 当捕捉/比较控制位被预装载时 (CCPC=1)，在设置 COMG 位或在 TRGI 上产生上升沿时都会被更新

Bit 1 保留，读始终为 '0'

Bit 0 CCPC: 捕捉/比较预装载控制 (Capture/compare preloaded control)

0: CCxE, CCxNE 和 OCxM 位不进行预装载

1: CCxE, CCxNE 和 OCxM 位在被写入后被预装载，只有在 COM 位被设置为 '1' 时才更新

## 5.14.3 TIM15 从模式控制寄存器(TIM15\_SMCR)

偏移地址: 0x08 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	MSM	TS[2:0]				Res.	SMS[2:0]		
								rw	rw	rw	rw		rw	rw	rw	

Bits 15:8 保留，读始终为 '0'

Bit 7 MSM: 主 / 从模式 (Master/slave mode)

0: 无作用

1: 触发输入 (TRGI)上的事件被延迟了，以允许在当前定时器 (通过 TRGO)与它的从定时器间的完美同步。这对要求把几个定时器同步到一个单一的外部事件时是非常有用的。

Bits 6:4 TS[2:0]: 触发选择 (Trigger selection)，这 3 位选择用于同步计数器的触发输入。

000: 内部触发 0 (ITR0) 100: TI1 的边沿检测器 (TI1F\_ED)

001: 内部触发 1 (ITR1) 101: 滤波后的定时器输入 1 (TI1FP1)

010: 内部触发 2 (ITR2) 110: 滤波后的定时器输入 2 (TI2FP2)

011: 内部触发 3 (ITR3)

Bit 3 保留，读始终为 '0'

Bits 2:0 SMS: 从模式选择 (Slave mode selection)

当选择了外部信号，触发信号 (TRGI) 的有效边沿与选中的外部输入极性相关

000: 关闭从模式 - 如果 CEN=1，则预分频器直接由内部时钟驱动。

001: 编码器模式 1 - 根据 TI1FP1 的电平，计数器在 TI2FP2 的边沿向上/下计数。

010: 编码器模式 2 - 根据 TI2FP2 的电平，计数器在 TI1FP1 的边沿向上/下计数。

011: 编码器模式 3 - 根据另一个信号的输入电平，计数器在 TI1FP1 和 TI2FP2 的边



沿向上/下计数。

100: 复位模式 - 选中的触发输入 (TRGI) 的上升沿重新初始化计数器, 并且产生一个更新寄存器的信号。

101: 门控模式 - 当触发输入 (TRGI) 为高时, 计数器的时钟开启。一旦触发输入变为低, 则计数器停止 (但不复位)。计数器的启动和停止都是受控的。

110: 触发模式 - 计数器在触发输入 TRGI 的上升沿启动 (但不复位), 只有计数器的启动是受控的。

111: 外部时钟模式 1 - 选中的触发输入 (TRGI) 的上升沿驱动计数器。

## 5.14.4 TIM15 DMA/中断使能寄存器 (TIM15\_DIER)

偏移地址: 0x0C      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	TDE	COMDE			CC2DE	CC1DE	UDE	BIE	TIE	COMIE			CC2DE	CC1DE	UDE
	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

- Bit 15      保留, 读始终为 '0'
- Bit 14      TDE: 触发 DMA 请求允许  
0: 触发 DMA 请求禁止  
1: 触发 DMA 请求允许
- 位 13      COMDE: COM DMA 请求使能, 占用 DMA1 Channel5  
0: COM DMA 请求禁止  
1: COM DMA 请求允许
- Bit 12:11 保留, 读始终为 '0'
- Bit 10      CC2DE: 捕捉 / 比较 2 DMA 请求允许  
0: CC2 DMA 请求禁止.  
1: CC2 DMA 请求允许
- Bit 9      CC1DE: 捕捉 / 比较 1 DMA 请求允许  
0: CC1 DMA 请求禁止.  
1: CC1 DMA 请求允许
- Bit 8      UDE: 更新 DMA 请求允许  
0: 更新 DMA 请求禁止  
1: 更新 DMA 请求允许
- Bit 7      BIE: 刹车中断允许  
0: 刹车中断禁止  
1: 刹车中断允许
- Bit 6      TIE: 触发中断允许  
0: 触发中断禁止  
1: 触发中断允许
- Bit 5      COMIE: COM 中断允许  
0: COM 中断禁止  
1: COM 中断允许

- Bit 4:3 保留, 始终读为 ‘0’
- Bit 2 CC2IE: 捕捉 / 比较 2 中断允许  
0: CC2 中断禁止  
1: CC2 中断允许
- Bit 1 CC1IE: 捕捉 / 比较 1 中断允许  
0: CC1 中断禁止  
1: CC1 中断允许
- Bit 0 UIE: 更新中断允许  
0: 更新中断禁止  
1: 更新中断允许

## 5.14.5 TIM15 状态寄存器 (TIM15\_SR)

偏移地址: 0x10      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	CC2OF	CC1OF	Res.	BIF	TIF	COMIF	Res.	Res.	CC2IF	CC1IF	UIF
					rc_w0	rc_w0		rc_w0	rc_w0				rc_w0	rc_w0	rc_w0

- Bits 15:10 保留, 读始终为 ‘0’ .
- Bit 9 CC10F: 捕捉/比较 1 重复捕捉标志 (Capture/Compare 1 overcapture flag)  
仅当相应的通道被配置为输入捕获时, 该标记可由硬件置 ‘1’。写 ‘0’ 可清除该位。  
0: 无重复捕获产生  
1: 当计数器的值被捕获到 TIMx\_CCR1 寄存器时, CC1IF 的状态已经为 ‘1’
- Bit 8 保留, 读始终为 ‘0’
- Bit 7 BIF: 刹车中断标记 (Trigger interrupt flag)  
当刹车输入信号有效时由硬件对该位置 ‘1’。刹车信号无效时可由软件清 ‘0’。  
0: 无刹车事件产生  
1: 刹车输入端检测到有效电平
- Bit 6 TIF: 触发器中断标记 (Trigger interrupt flag)  
当发生触发事件 ( 当从模式控制器处于除门控模式外的其它模式时, 在 TRGI 输入 端检测到有效边沿, 或门控模式下的任一边沿 ) 时由硬件对该位置 ‘1’。它由软件 清 ‘0’。  
0: 无触发器事件产生  
1: 触发器中断等待响应
- Bit 5 COMIF: COM 中断标记 (COM interrupt flag)  
当发生 COM 事件 (一旦捕捉/比较控制位——CCxE, CCxNE, OCxM, 被更新) 时, 由硬件对该位置 ‘1’。它由软件清 ‘0’。  
0: 无 COM 事件产生  
1: COM 中断等待响应
- Bits 4:3 保留, 读始终为 ‘0’
- Bit 2 CC2IF: 捕捉/比较 2 中断标志
- Bit 1 CC1IF: 捕捉/比较 1 中断标志 (Capture/Compare 1 interrupt flag)  
如果通道 CC1 配置为输出模式: 当计数器值与比较值匹配时该位由硬件置 ‘1’, 但在中心对称模式下除外。它由软件清 ‘0’。  
0: 无匹配发生;  
1: TIMx\_CNT 的值与 TIMx\_CCR1 的值匹配。  
当 TIMx\_CCR1 的内容大于 TIMx\_ARR 时, 在计数器溢出 (向上或向上/向下计数模式) 或计数器下溢出时 (向下计数模式) 时 CC1IF 位变高

如果通道 CC1 配置为输入模式：当捕获事件发生时该位由硬件置' 1'，它由软件清' 0' 或通过读 TIMx\_CCR1 清' 0'。

0: 无输入捕获产生;

1: 计数器值已被捕获 ( 拷贝 ) 至 TIMx\_CCR1( 在 IC1 上检测到与所选极性相同的边沿 )。

Bit 0 UIF: 更新中断标记 (Update interrupt flag)

当产生更新事件时该位由硬件置' 1'。它由软件清' 0'。

0: 无更新事件产生

1: 更新中断等待响应

当寄存器被更新时该位由硬件置' 1' :

— 若 TIMx\_CR1 寄存器的 UDIS=0, 当对应的重复计数器的值溢出 (更新如果重复计数器=0) 时产生更新事件;

— 若 TIMx\_CR1 寄存器的 UDIS=0、URS=0, 当通过软件对 TIMx\_EGR 寄存器的 UG 对计数器 CNT 重新初始化时产生更新事件;

— 若 TIMx\_CR1 寄存器的 UDIS=0、URS=0, 当计数器 CNT 被触发事件重初始化时产生

## 5.14.6 TIM15 事件产生寄存器 (TIM15\_EGR)

偏移地址: 0x14 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	BG	TG	COMG	Res.	Res.	CC2G	CC1G	UG
								w	w	rw			w	w	w

Bits 15:8 保留, 读始终为 '0' .

Bit 7 BG: 刹车产生 (Break generation) 该位由软件置' 1', 用于产生一个刹车事件, 由硬件自动清' 0'。

0: 无动作

1: 刹车事件产生, 清除 MOET, 设置 TIMx\_SR 寄存器的 TIF=1, 若开启对应的中断和 DMA, 则产生相应的中断和 DMA。

Bit 6 TG: 产生触发事件 (Trigger generation)

该位由软件置' 1', 用于产生一个触发事件, 由硬件自动清' 0'。

0: 无动作

1: TIMx\_SR 寄存器的 TIF=1, 若开启对应的中断和 DMA, 则产生相应的中断和 DMA

Bit 5 COMG: 捕捉/比较控制更新产生 (Capture/Compare control update generation)

该位由软件置' 1', 由硬件自动清' 0'。

0: 无动作

1: 当 CCPC 位被设置时, 才可能更新 CCxE, CCxNE 和 OCxM 位

Bits 4:3 保留, 读始终为 '0'

Bit 2 CC2G: 捕捉/比较 2 产生

Bit 1 CC1G: 捕捉/比较 1 产生

该位由软件置' 1', 用于产生一个捕获/比较事件, 由硬件自动清' 0'。

0: 无动作

1: 在通道 CC1 上产生一个捕获 / 比较事件:

**若通道 CC1 配置为输出:**

设置 CC1IF=1, 若开启对应的中断和 DMA, 则产生相应的中断和 DMA。

**若通道 CC1 配置为输入:**

当前的计数器值捕获至 TIMx\_CCR1 寄存器; 设置 CC1IF=1, 若开启对应的中断和 DMA, 则产生相应的中断和 DMA。若 CC1IF 已经为 1, 则设置 CC1OF=1。

Bit 0 UG: 产生更新事件 (Update generation) 该位由软件置' 1', 由硬件自动清' 0'。

0: 无动作

1: 重新初始化计数器，并产生一个更新事件

注意预分频器的计数器也被清'0'（但是预分频系数不变）。若在中心对称模式下或 DIR=0(向上计数) 则计数器被清'0'，若 DIR=1(向下计数)则计数器取 TIMx\_ARR 的值。

## 5.14.7 TIM15 捕捉/比较模式寄存器 1 (TIM15\_CCMR1)

偏移地址: 0x18      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	OC2M[2:0]			OC2 PE	OC2 FE	CC2S[1:0]		Res.	OC1M[2:0]			OC1 PE	OC1 FE	CC1S[1:0]	
IC2F[3:0]				IC2PSC[1:0]				IC1F[3:0]				IC1PSC[1:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

### 输出比较模式

Bit 15 保留，读始终为 '0' .

Bits 14:12 OC2M[2:0]:输出比较 2 模式

Bit 11 OC2PE:输出比较 2 预装载使能

Bit 10 OC2FE:输出比较 2 快速使能

Bits 9:8 CC2S[1:0]:捕捉/比较 2 选择 (Capture/Compare 2 selection)

该位定义通道的方向(输入/输出)，及输入脚的选择:

00: CC2 通道被配置为输出

01: CC2 通道被配置为输入，IC2 映射在 TI2 上

10: CC2 通道被配置为输入，IC2 映射在 TI1 上

11: CC2 通道被配置为输入，IC2 映射在 TRC 上

Bit 7 保留，读始终为 '0' .

Bits 6:4 OC1M: 输出比较 1 模式 (Output compare 1 mode)

该 3 位定义了输出参考信号 OC1REF 的动作，而 OC1REF 决定了 OC1 和 OC1N 的值。OC1REF 是高电平有效，而 OC1 和 OC1N 的有效电平取决于 CC1P 和 CC1PN 位。

000: 冻结。输出比较寄存器 TIMx\_CCR1 与计数器 TIMx\_CNT 间的比较对 OC1REF 不起作用;

001 : 匹配时设置通道 1 为有效电平。当计数器 TIMx\_CNT 的值与捕获/比较寄存器 1 (TIMx\_CCR1)相同时，强制 OC1REF 为高。

010 : 匹配时设置通道 1 为无效电平。当计数器 TIMx\_CNT 的值与捕获/比较寄存器 1 (TIMx\_CCR1)相同时，强制 OC1REF 为低。

011: 翻转。当 TIMx\_CCR1=TIMx\_CNT 时，翻转 OC1REF 的电平。

100: 强制为无效电平。强制 OC1REF 为低。

101: 强制为有效电平。强制 OC1REF 为高。

110: PWM 模式 1—在向上计数时，一旦 TIMx\_CNT<TIMx\_CCR1 时通道 1 为有效电平，否则为无效电平；在向下计数时，一旦 TIMx\_CNT>TIMx\_CCR1 时通道 1 为无效电平 (OC1REF=0)，否则为有效电平 (OC1REF=1)。

111: PWM 模式 2—在向上计数时，一旦 TIMx\_CNT<TIMx\_CCR1 时通道 1 为无效电平，否则为有效电平；在向下计数时，一旦 TIMx\_CNT>TIMx\_CCR1 时通道 1 为有效电平，否则为无效电平。

Bit 3 OC1PE: 输出比较 1 预装载使能 (Output compare 1 preload enable)

0: 禁止 TIMx\_CCR1 寄存器的预装载功能，可随时写入 TIMx\_CCR1 寄存器，并且新写入的数值立即起作用。

1: 开启 TIMx\_CCR1 寄存器的预装载功能, 读写操作仅对预装载寄存器操作, TIMx\_CCR1 的预装载值在更新事件到来时被传送到当前寄存器中。

Bit 2 OC1FE: 输出比较 1 快速使能 (Output compare 1 fast enable)

该位用于加快 CC 输出对触发器输入事件的响应。

0: 根据计数器与 CCR1 的值, CC1 正常操作, 即使触发器是打开的。当触发器的输入出现一个有效沿时, 激活 CC1 输出的最小延时为 5 个时钟周期。

1: 输入到触发器的有效沿的作用就象发生了一次比较匹配。因此, OC 被设置为比较电平而与比较结果无关。采样触发器的有效沿和 CC1 输出间的延时被缩短为 3 个时钟周期。该位只在通道被配置成 PWM1 或 PWM2 模式时起作用。

Bits 1:0 CC1S: 捕捉/比较 1 选择 (Capture/Compare 1 selection)

这 2 位定义通道的方向(输入/输出), 及输入脚的选择:

00: CC1 通道被配置为输出

01: CC1 通道被配置为输入, IC1 映射在 TI1 上

10: CC1 通道被配置为输入, IC1 映射在 TI2 上

11: CC1 通道被配置为输入, IC1 映射在 TRC 上

## 输入捕捉模式

Bits 15:12 IC2F: 输入捕捉 2 滤波器

Bits 11:10 IC2PSC[1:0]: 输入捕捉 2 预分频

Bits 9:8 CC2S: 捕捉/比较 2 选择 (Capture/compare 2 selection)

这 2 位定义通道的方向(输入/输出), 及输入脚的选择:

00: CC2 通道被配置为输出;

01: CC2 通道被配置为输入, IC2 映射在 TI2 上;

10: CC2 通道被配置为输入, IC2 映射在 TI1 上;

11: CC2 通道被配置为输入, IC2 映射在 TRC 上。

Bits 7:4 IC1F: 输入捕获 1 滤波器 (Input capture 1 filter)

这几位定义了 TI1 输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成, 它记录到 N 个事件后会产生一个输出的跳变:

0000: 无滤波器, 以 fDTS 采样

0001: 采样频率 fSAMPLING=fCK\_INT, N=2

0010: 采样频率 fSAMPLING=fCK\_INT, N=4

0011: 采样频率 fSAMPLING=fCK\_INT, N=8

0100: 采样频率 fSAMPLING=fDTS/2, N=6

0101: 采样频率 fSAMPLING=fDTS/2, N=8

0110: 采样频率 fSAMPLING=fDTS/4, N=6

0111: 采样频率 fSAMPLING=fDTS/4, N=8

1000: 采样频率 fSAMPLING=fDTS/8, N=6

1001: 采样频率 fSAMPLING=fDTS/8, N=8

1010: 采样频率 fSAMPLING=fDTS/16, N=5

1011: 采样频率 fSAMPLING=fDTS/16, N=6

1100: 采样频率 fSAMPLING=fDTS/16, N=8

1101: 采样频率 fSAMPLING=fDTS/32, N=5

1110: 采样频率 fSAMPLING=fDTS/32, N=6

1111: 采样频率 fSAMPLING=fDTS/32, N=8

Bits 3:2 IC1PSC: 输入捕捉 1 预分频

这 2 位定义了 CC1 输入(IC1)的预分频系数。一旦 CC1E='0' (TIMx\_CCER 寄存器中), 则预分频器复位。

00: 无预分频器, 捕获输入口上检测到的每一个边沿都触发一次捕获;

01: 每 2 个事件触发一次捕获;

10: 每 4 个事件触发一次捕获;

11: 每 8 个事件触发一次捕获。

Bits 1:0 CC1S: 捕捉/比较 1 选择

这 2 位定义通道的方向(输入/输出), 及输入脚的选择:

00: CC1 通道被配置为输出

01: CC1 通道被配置为输入, IC1 映射在 TI1 上

10: CC1 通道被配置为输入, IC1 映射在 TI2 上

11: CC1 通道被配置为输入, IC1 映射在 TRC 上

## 5.14.8 TIM15 捕捉/比较使能(TIM15\_CCER)

偏移地址: 0x20 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	CC1NP	Res.	CC2P	CC2E	CC1NP	CC1NE	CC1P	CC1E
								rw		rw	rw	rw	rw	rw	rw

Bits 15:8 保留, 读始终为 '0'

Bit 7 CC2NP: 捕捉/比较 2 输出极性

Bit 6 保留, 读始终为 '0'

Bit 5 CC2P: 捕捉/比较 2 输出极性

Bit 4 CC2E: 捕捉/比较 2 输出使能

Bit 3 CC1NP: 捕捉/比较 1 输出极性

0: OC1N 高有效

1: OC1N 低有效

Bit 2 CC1NE: 捕捉/比较 1 互补输出使能(Capture/Compare 1 complementary output enable)

0: 关闭-OC1N 无效 .

1: 开启-OC1N 输出到相关输出引脚的信号取决于 MOE, OSS1, OSSR, OIS1, OIS1N 和 CC1E 位

Bit 1 CC1P: 捕捉/比较 1 输出极性

**通道 CC1 配置为输出:**

0: OC1 高有效

1: OC1 低有效

**通道 CC1 配置为输入:**

CC1NP/CC1P 用于选择作为触发或捕获的信号 TI1FP1 和 TI2FP1 的极性该位 IC1 还是 IC1 的反相信号。

00: 不反相/上升沿: 捕获发生在 TIxFP1 的上升沿(复位、外部时钟或触发模式的捕捉或触发), TIxFP1 不反相(在门控、编码器模式下的触发)。

01: 反相/下降沿: 捕获发生在 TIxFP1 的下降沿(复位、外部时钟或触发模式的捕捉或触发), TIxFP1 反相(在门控、编码器模式下的触发)。

10: 保留, 不使用此配置

11: 不反相/上升和下降沿: 捕获发生在 TIxFP1 的上升沿和下降沿(复位、外部时钟或触发模式的捕捉或触发), TIxFP1 不反相(门控模式的触发)。此配置不能用于编码器模式。

Bit 0 CC1E: 捕捉/比较 1 输出使能 .

**CC1 通道配置为输出:**

0: 关闭-OC1 禁止输出

1: 开启-输出到对应的输出引脚的 OC1 信号取决于 MOE, OSS1, OSSR, OIS1, OIS1N 和 CC1E 位

**CC1 通道配置为输入:**

该位决定了计数器的值是否能捕获入 TIMx\_CCR1 寄存器。

- 0: 捕获禁止
- 1: 捕获使能

## 5.14.9 TIM15 计数器 (TIM15\_CNT)

偏移地址: 0x24      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0      CNT[15:0]: 计数器的值

## 5.14.10 TIM15 预分频寄存器 (TIM15\_PSC)

偏移地址: 0x28      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSC[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0    PSC[15:0]: 预分寄存器的值

计数器的时钟频率CK\_CNT 等于 fCK\_PSC/(PSC[15:0]+1)。PSC 包含了当更新事件（包括使用TIMx\_EGR 寄存器的UG 或者当配置为复位模式时通过触发控制器清除计数器）产生时装入当前预分频器寄存器的值。

## 5.14.11 TIM15 自动重装寄存器 (TIM15\_ARR)

偏移地址 :  
0x2C  
复位值: 0xFFFF

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARR[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0    ARR[15:0]: 自动重装寄存器 (Auto-reload value)

ARR 包含了将要传送至实际的自动重装载寄存器的数值。当自动重装载的值为空时，计数器不工作。

## 5.14.12 TIM15 重复计数寄存器 (TIM15\_RCR)

偏移地址: 0x30      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	REP[7:0]							
								rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:8    保留，读始终为 ‘0’ 。

Bits 7:0    REP[7:0]: 重复计数器的值 (Repetition counter value) 预装载寄存器被使能后，这些位允许用户设置比较寄存器的更新速率（即周期性地从预装载寄存器传输到当前寄存器）；如果允许产生更新中断，则会同时影响产生更新中断的速率。每次向下计数器REP\_CNT 达到0，会产生一个更新事件并且计数器REP\_CNT 重新从REP 值开始计数。由于REP\_CNT 只有在周期更新事件U\_RC 发生时才重载 REP 值因

此对TIMx\_RCR 寄存器写入的新值只在下次周期更新事件发生时才起作用。这意味着在PWM 模式中，(REP+1)对应着在边沿对齐模式下，PWM 周期的数目。

## 5.14.13 TIM15 捕捉/比较寄存器 1 (TIM15\_CCR1)

偏移地址: 0x34 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR1[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0 CCR1[15:0]:捕捉/比较 1 的值 若 CC1

### 通道配置为输出:

CCR1 包含了装入当前捕获/比较 1 寄存器的值 (预装载值)。如果在 TIMx\_CCMR1 寄存器 (OC1PE 位) 中未选择预装载特性, 写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较 1 寄存器中。当前捕获/比较寄存器参与同计数器 TIMx\_CNT 的比较, 并在 OC1 端口上产生输出 信号。

### 若 CC1 通道配置为输入:

CCR1 包含了由上一次输入捕获 1 事件(IC1)传输的计数器值。

## 5.14.14 TIM15 捕捉/比较寄存器 2 (TIM15\_CCR2)

偏移地址: 0x38 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR2[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0 CCR2[15:0]: 捕捉/比较 2 的值

### 若 CC2 通道配置为输出:

CCR2 包含了装入当前捕获/比较 2 寄存器的值 (预装载值)。如果在 TIMx\_CCMR2 寄存器 (OC2PE 位) 中未选择预装载特性, 写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前捕获/比较 2 寄存器中。

当前捕获/比较寄存器参与同计数器 TIMx\_CNT 的比较, 并在 OC2 端口上产生输出信号。

### 若 CC2 通道配置为输入:

CCR2 包含了由上一次输入捕获 2 事件(IC2)传输的计数器值。

## 5.14.15 TIM15 刹车与死区时间寄存器(TIM15\_BDTR)

偏移地址: 0x44 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MOE	AOE	BKP	BKE	OSSR	OSSI	LOCK[1:0]		DTG[7:0]							
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 15 MOE:主输出使能 (Main output enable) 一旦刹车输入有效, 该位被硬件异步清' 0' 。

根据 AOE 位的设置值, 该位可以由软件清' 0' 或被自动置 1。它仅对配置为输出的通道有效。

0: 禁止 OC 和 OCN 输出或强制为空闲状态;

1: 如果设置了相应的使能位 (TIMx\_CCER 寄存器的 CCxE、CCxNE 位), 则开启 OC 和 OCN 输出。

Bit 14 AOE:自动输出使能 (Automatic output enable)

0: MOE 只能被软件置' 1' ;



- 1: MOE 能被软件置'1'或在下一个更新事件被自动置'1' (如果刹车输入无效)。
- Bit 13 BKP: 刹车输入极性(Break polarity)
  - 0: 刹车输入低电平有效;
  - 1: 刹车输入高电平有效。
- Bit 12 BKE: 刹车使能 (Break enable)
  - 0: 刹车输入禁止 (BRK 和 CCS 时钟失效事件)
  - 1: 刹车输入允许 (BRK 和 CCS 时钟失效事件)
- Bit 11 OSSR: 运行模式下“关闭状态”选择 (Off-state selection for Run mode)
 

该位用于当 MOE=1 且通道为互补输出时。没有互补输出的定时器中不存在 OSSR 位。

  - 0: 当定时器不工作时, 禁止 OC/OCN 输出 (OC/OCN 使能输出信号 =0);
  - 1: 当定时器不工作时, 一旦 CCxE=1 或 CCxNE=1, OC/OCN 使能并输出无效电平, 然后置 OC/OCN 使能输出信号=1。
- Bit 10 OSSI: 运行模式下“空闲状态”选择 (Off-state selection fo Idle mode)
 

该位用于当 MOE=0 时通道为输出。

  - 0: 当定时器不工作时, 禁止 OC/OCN 输出 (OC/OCN 使能输出信号 =0);
  - 1: 当定时器不工作时, 一旦 CCxE=1 或 CCxNE=1, OC/OCN 被强制输出空闲电平, 置 OC/OCN 使能输出信号=1。
- Bits 9:8 LOCK[1:0]: 锁定设置 (Lock configuration) 该位为防止软件错误而提供写保护。
  - 00: 锁定关闭, 寄存器无写保护;
  - 01: 锁定级别 1, 不能写入 TIMx\_BDTR 寄存器的 DTG、BKE、BKP、AOE 位和 TIMx\_CR2 寄存器的 OISx/OISxN 位;
  - 10: 锁定级别 2, 不能写入锁定级别 1 中的各位, 也不能写入 CC 极性位 (一旦相关通道通过 CCxS 位设为输出, CC 极性位是 TIMx\_CCER 寄存器的 CCxP/CCxNP 位) 以及 OSSR/OSSI 位;
  - 11: 锁定级别 3, 不能写入锁定级别 2 中的各位, 也不能写入 CC 控制位 (一旦相关通道通过 CCxS 位设为输出, CC 控制位是 TIMx\_CCMRx 寄存器的 OCxM/OCxPE 位);
- Bits 7:0 DTG[7:0]: 死区发生器设置 (Dead-time generator setup)

## 5.14.16 TIM15 DMA 控制寄存器(TIM15\_DCR)

偏移地址 : 0x48                      复位值 : 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	DBL[4:0]					Res.	Res.	Res.	DBA[4:0]				
			rw	rw	rw	rw	rw				rw	rw	rw	rw	rw

- Bits 15:13      保留, 始终读为 '0'
- Bits 12:8      DBL[4:0]: DMA 连续传送长度 (DMA burst length)
 

这些位定义了 DMA 在连续模式下的传送长度 ( 当对 TIMx\_DMAR 寄存器进行读或写时, 定时器则进行一次连续传送), 即: 定义传输的字节数目:

  - 00000: 1 个字节
  - 00001: 2 个字节
  - 00010: 3 个字节
  - .....
  - 10001: 18 个字节
- Bits 7:5        保留, 始终读为 '0'
- Bits 4:0        DBA[4:0]: DMA 基地址 (DMA base address)
 

这些位定义了 DMA 传送的基地址 (当对 TIMx\_DMAR 寄存器进行读或写时), DBA 定义为从 TIMx\_CR1 寄存器所在地址开始的偏移量

例如:

00000: TIMx\_CR1,  
 00001: TIMx\_CR2,  
 00010: TIMx\_SMCR,  
 .....

## 5.14.17 TIM15 DMA 全传输地址寄存器 (TIM15\_DMAR)

偏移地址: 0x4C     复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DMAB[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0 DMAB[15:0]:DMA 连续传送寄存器 (DMA register for burst accesses)

对 TIMx\_DMAR 寄存器的读或写会导致对以下地址所在寄存器的存取操作:

TIMx\_CR1 地址+ (DBA+DMA 索引) ×4,

其中: “TIMx\_CR1 地址” 是控制寄存器 1(TIMx\_CR1) 所在的地址; “DBA” 是 TIMx\_DCR 寄存器中定义的基地址; “DMA 索引” 是由 DMA 自动控制的偏移量, 它取决于 TIMx\_DCR 寄存器中定义的 DBL。

## 5.15 TIM16 和 TIM17

### 5.15.1 TIM16 和 TIM17 控制寄存器 1 (TIM16\_CR1 and TIM17\_CR1)

偏移地址: 0x00     复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
						CKD[1:0]		ARPE	CMS		DIR	OPM	URS	UDIS	CEN
						rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:10     保留, 读始终为 ‘0’

Bits 9:8     CKD: 时钟分频因子(Clock division)

定义在定时器时钟 (CK\_INT) 频率与数字滤波器 (ETR, TIx) 使用的采样频率之间的分频比例。

00: tDTS = tCK\_INT

01: tDTS = 2 x tCK\_INT

10: tDTS = 4 x tCK\_INT

11: 保留

Bit 7     ARPE: 自动重载预装载允许位 (Auto-reload preload enable)

0: TIMx\_ARR 寄存器没有缓冲;

1: TIMx\_ARR 寄存器缓冲器有效。

位6:5     CMS[1:0]: 选择中央对齐模式 (Center-aligned mode selection)

00: 边沿对齐模式。计数器依据方向位 (DIR) 向上或向下计数。

01: 中央对齐模式 1。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位, 只在计数器向下计数时被设置。

10: 中央对齐模式 2。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位,只在计数器向上计数时被设置。

11: 中央对齐模式 3。计数器交替地向上和向下计数。配置为输出的通道 (TIMx\_CCMRx 寄存器中 CCxS=00) 的输出比较中断标志位,在计数器向上和向下计数时均被设置。

- 位4 DIR: 方向(Direction)  
0: 计数器向上计数  
1: 计数器向下计数
- Bit 3 OPM: 单脉冲模式 (One pulse mode)  
0: 在发生更新事件时, 计数器不停止;  
1: 在发生下一次更新事件(清除 CEN 位)时, 计数器停止
- Bit 2 URS: 更新请求源 (Update request source)  
软件通过该位选择 UEV 事件的源  
0: 如果使能了更新中断或 DMA 请求, 则下述任一事件产生更新中断或 DMA 请求:  
— 计数器溢出/下溢  
— 设置 UG 位  
— 从模式控制器产生的更新  
1: 如果使能了更新中断或 DMA 请求, 则只有计数器溢出/下溢才产生更新中断或 DMA 请求。
- Bit 1 UDIS: 禁止更新 (Update disable)  
软件通过该位允许/禁止 UEV 事件的产生  
0: 允许 UEV。更新 (UEV) 事件由下述任一事件产生:  
— 计数器溢出/下溢  
— 设置 UG 位  
— 从模式控制器产生的更新具有缓存的寄存器被装入它们的预装载值。  
1: 禁止 UEV。不产生更新事件, 影子寄存器 (ARR、PSC、CCRx) 保持它们的值。如果设置了 UG 位或从模式控制器发出了一个硬件复位, 则计数器和预分频器被重新初始化。
- Bit 0 CEN: 使能计数器 (Counter enable)  
0: 禁止计数器  
1: 使能计数器

## 5.15.2 TIM16 和 TIM17 控制寄存器 2 (TIM16\_CR2 和 TIM17\_CR2)

偏移地址 : 0x04      复位值 : 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	OIS1N	OIS1	Res.	Res.	Res.	Res.	CCDS	CCUS	Res.	CCPC
						rw	rw					rw	rw		rw

Bits 15:10 保留, 读始终为‘0’

Bit 9 OIS1N:输出空闲状态 1 (OC1N 输出)  
0: OC1N=0, 当 MOE=0 后一个死区时间  
1: OC1N=1, 当 MOE=0 后一个死区时间

Bit 8 OIS1: 输出空闲状态 1 (OC1 输出)  
0: OC1=0, 当 MOE=0 (如果 OC1N 被使用还要等一个死区时间)  
1: OC1=1, 当 MOE=0 (如果 OC1N 被使用还要等一个死区时间)

Bit 7:4 保留, 读始终为‘0’

- Bit 3      CCDS: 捕获/比较的 DMA 选择 (Capture/compare DMA selection)  
 0: 当发生 CCx 事件时, 送出 CCx 的 DMA 请求;  
 1: 当发生更新事件时, 送出 CCx 的 DMA 请求。
- Bit 2      CCUS: 捕捉/比较控制更新选择 (Capture/compare control update selection)  
 0: 当捕捉/比较控制位被预装载时 (CCPC=1), 只有通过设置 COMG 位才会被更新  
 1: 当捕捉/比较控制位被预装载时 (CCPC=1), 在设置 COMG 位或在 TRGI 上产生上升沿时都会被更新
- Bit 1      保留, 读始终为‘0’.
- Bit 0      CCPC: 捕捉/比较预装载控制 (Capture/compare preloaded control)  
 0: CCxE, CCxNE 和 OCxM 位不进行预装载  
 1: CCxE, CCxNE 和 OCxM 位在被写入后被预装载, 只有在 COM 位被设置为‘1’时才更新

## 5.15.3 TIM16 和 TIM17 DMA/中断允许寄存器(TIM16\_DIER 和 TIM17\_DIER)

偏移地址 : 0x0C      复位值 : 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	CC1DE	UDE	BIE	Res.	COMIE	Res.	Res.	Res.	CC1IE	UIE
						rw	rw	rw		rw				rw	rw

- Bit 15      保留, 读始终为 ‘0’
- Bit 14      TDE: 触发 DMA 请求允许  
 0: 触发 DMA 请求禁止  
 1: 触发 DMA 请求允许
- Bit 13:10 保留, 读始终为 ‘0’
- Bit 9      CC1DE: 捕捉/比较 1DMA 请求允许  
 0: CCI DMA 请求禁止  
 1: CCI DMA 请求允许
- Bit 8      UDE: 更新 DMA 请求允许  
 0: 更新 DMA 请求禁止  
 1: 更新 DMA 请求允许
- Bit 7      BIE: 刹车中断允许  
 0: 刹车中断禁止  
 1: 刹车中断允许
- Bit 6      TIE: 触发中断允许  
 0: 触发中断禁止  
 1: 触发中断允许
- Bit 5      COMIE: COM 中断允许  
 0: COM 中断禁止  
 1: COM 中断允许
- Bit 4:2 保留, 始终读为 ‘0’
- Bit 1      CC1IE: 捕捉 / 比较 1 中断允许  
 0: CCI 中断禁止

- 1: CC1 中断允许
- Bit 0    UIE: 更新中断允许
- 0: 更新中断禁止
- 1: 更新中断允许

## 5.15.4 TIM16 和 TIM17 状态寄存器 (TIM16\_SR 和 TIM17\_SR)

偏移地址 : 0x10            复位值 : 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	CC10F	Res.	BIF	Res.	COMIF	Res.	Res.	Res.	CC1IF	UIF
						rc_w0		rc_w0		rc_w0				rc_w0	rc_w0

- Bits 15:10    保留, 读始终为 ‘0’ .
- Bit 9        CC10F: 捕捉/比较 1 重复捕捉标志 (Capture/Compare 1 overcapture flag)  
仅当相应的通道被配置为输入捕获时, 该标记可由硬件置’ 1’ 。写’ 0’ 可清除该位。  
0: 无重复捕获产生;  
1: 当计数器的值被捕获到 TIMx\_CCR1 寄存器时, CC1IF 的状态已经为’ 1’ 。
- Bit 8        保留, 读始终为 ‘0’ .
- Bit 7        BIF: 刹车中断标记 (Break interrupt flag)  
当刹车输入信号有效时由硬件对该位置’ 1’ 。刹车信号无效时可由软件清’ 0’ 。  
0: 无刹车事件产生;  
1: 刹车输入端检测到有效电平。
- Bit 6        保留, 读始终为 ‘0’
- Bit 5        COMIF: COM 中断标记 (COM interrupt flag)  
当发生 COM 事件(一旦捕捉/比较控制位——CCxE, CCxNE, OCxM, 被更新)时由硬件对该位置’ 1’ 。它由软件清’ 0’ 。  
0: 无 COM 事件产生  
1: COM 中断等待响应
- Bits 4:2     保留, 读始终为 ‘0’ .
- Bit 1        CC1IF: 捕捉/比较 1 中断标志 (Capture/Compare 1 interrupt flag)  
**如果通道 CC1 配置为输出模式:**  
当计数器值与比较值匹配时该位由硬件置’ 1’ , 但在中心对称模式下除外。它由软件清’ 0’ 。  
0: 无匹配发生;  
1: TIMx\_CNT 的值与 TIMx\_CCR1 的值匹配。  
当 TIMx\_CCR1 的内容大于 TIMx\_ARR 时, 在计数器溢出(向上或向上 / 向下计数模式) 或计数器下溢出时(向下计数模式)时 CC1IF 位变高  
**如果通道 CC1 配置为输入模式:**  
当捕获事件发生时该位由硬件置’ 1’ , 它由软件清’ 0’ 或通过读 TIMx\_CCR1 清’ 0’ 。  
0: 无输入捕获产生;  
1: 计数器值已被捕获 ( 拷贝 ) 至 TIMx\_CCR1( 在 IC1 上检测到与所选极性相同的边沿 )。
- Bit 0        UIF: 更新中断标记 (Update interrupt flag)  
当产生更新事件时该位由硬件置’ 1’ 。它由软件清’ 0’ 。  
0: 无更新事件产生;

- 1: 更新中断等待响应。当寄存器被更新时该位由硬件置'1'：
- 若 TIMx\_CR1 寄存器的 UDIS=0, 当对应的重复计数器的值溢出（更新如果重复计数器=0）时产生更新事件；
  - 若 TIMx\_CR1 寄存器的 UDIS=0、URS=0, 当通过软件对 TIMx\_EGR 寄存器的 UG 对计数器 CNT 重新初始化时产生更新事件；
  - 若 TIMx\_CR1 寄存器的 UDIS=0、URS=0, 当计数器 CNT 被触发事件重初始化时产生

## 5.15.5 TIM16 和 TIM17 事件产生寄存器 (TIM16\_EGR 和 TIM17\_EGR)

偏移地址: 0x14      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	BG	Res.	COMG	Res.	Res.	Res.	CC1G	UG
								w		w				w	w

Bits 15:8 保留，读始终为 '0'。

Bit 7 BG: 刹车产生 (Break generation) 该位由软件置'1'，用于产生一个刹车事件，由硬件自动清'0'。

0: 无动作；

1: 刹车事件产生，清除 MOET，设置 TIMx\_SR 寄存器的 TIF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA。

Bit 6 保留，读始终为 '0'

Bit 5 COMG: 捕捉/比较控制更新产生 (Capture/Compare control update generation)

该位由软件置'1'，由硬件自动清'0'。

0: 无动作

1: 当 CCPC 位被设置时，才可能更新 CCxE, CCxNE 和 OCxM 位

Bits 4:2 保留，读始终为 '0'

Bit 1 CC1G: 捕捉/比较 1 产生

该位由软件置'1'，用于产生一个捕获/比较事件，由硬件自动清'0'。

0: 无动作；

1: 在通道 CC1 上产生一个捕获/比较事件：

**若通道 CC1 配置为输出：**

设置 CC1IF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA。

**若通道 CC1 配置为输入：**

当前的计数器值捕获至 TIMx\_CCR1 寄存器；设置 CC1IF=1，若开启对应的中断和 DMA，则产生相应的中断和 DMA。若 CC1IF 已经为 1，则设置 CC1OF=1。

Bit 0 UG: 产生更新事件 (Update generation) 该位由软件置'1'，由硬件自动清'0'。

0: 无动作；

1: 重新初始化计数器，并产生一个更新事件。注意预分频器的计数器也被清'0'（但是预分频系数不变）。若在中心对称模式下或 DIR=0(向上计数) 则计数器被清'0'，若 DIR=1(向下计数)则计数器取 TIMx\_ARR 的值。

## 5.15.6 TIM16 和 TIM17 捕捉/比较模式寄存器 1(TIM16\_CCMR1 和

## TIM17\_CCMR1

偏移地址: 0x18      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	OC1M[2:0]			OC1PE	OC1FE	CC1S[1:0]	
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	IC1F[3:0]			IC1PSC[1:0]		CC1S[1:0]		
								rw	rw	rw	rw	rw	rw	rw	rw

### 输出比较模式

Bit 15:7 保留, 读始终为 '0' .

Bits 6:4 OC1M: 输出比较 1 模式 (Output compare 1 mode)

该 3 位定义了输出参考信号 OC1REF 的动作, 而 OC1REF 决定了 OC1 和 OC1N 的值。 OC1REF 是高电平有效, 而 OC1 和 OC1N 的有效电平取决于 CC1P 和 CC1PN 位。

000: 冻结。输出比较寄存器 TIMx\_CCR1 与计数器 TIMx\_CNT 间的比较对 OC1REF 不起作用;

001 : 匹配时设置通道 1 为有效电平。 当计数器 TIMx\_CNT 的值与捕获/比较寄存器 1(TIMx\_CCR1)相同时, 强制 OC1REF 为高。

010 : 匹配时设置通道 1 为无效电平。 当计数器 TIMx\_CNT 的值与捕获/比较寄存器 1(TIMx\_CCR1)相同时, 强制 OC1REF 为低。

011: 翻转。当 TIMx\_CCR1=TIMx\_CNT 时, 翻转 OC1REF 的电平。

100: 强制为无效电平。强制 OC1REF 为低。

101: 强制为有效电平。强制 OC1REF 为高。

110: PWM 模式 1—在向上计数时, 一旦 TIMx\_CNT<TIMx\_CCR1 时通道 1 为有效电平, 否则为无效电平; 在向下计数时, 一旦 TIMx\_CNT>TIMx\_CCR1 时通道 1 为无效电平 (OC1REF=0), 否则为有效电平 (OC1REF=1)。

111: PWM 模式 2—在向上计数时, 一旦 TIMx\_CNT<TIMx\_CCR1 时通道 1 为无效电平, 否则为有效电平; 在向下计数时, 一旦 TIMx\_CNT>TIMx\_CCR1 时通道 1 为有效电平, 否则为无效电平。

Bit 3 OC1PE: 输出比较 1 预装载使能 (Output compare 1 preload enable)

0: 禁止 TIMx\_CCR1 寄存器的预装载功能, 可随时写入 TIMx\_CCR1 寄存器, 并且 新写入的数值立即起作用。

1: 开启 TIMx\_CCR1 寄存器的预装载功能, 读写操作仅对预装载寄存器操作, TIMx\_CCR1 的预装载值在更新事件到来时被传送到当前寄存器中。

Bit 2 OC1FE: 输出比较 1 快速使能 (Output compare 1 fast enable)

该位用于加快 CC 输出对触发器输入事件的响应。

0: 根据计数器与 CCR1 的值, CC1 正常操作, 即使触发器是打开的。当触发器的输入出现一个有效沿时, 激活 CC1 输出的最小延时为 5 个时钟周期。

1: 输入到触发器的有效沿的作用就象发生了一次比较匹配。因此, OC 被设置为比较电平而与比较结果无关。采样触发器的有效沿和 CC1 输出间的延时被缩短为 3 个时钟周期。该位只在通道被配置成 PWM1 或 PWM2 模式时起作用。

Bits 1:0 CC1S: 捕捉/比较 1 选择 (Capture/Compare 1 selection)

这 2 位定义通道的方向 (输入/输出), 及输入脚的选择:

00: CC1 通道被配置为输出;

01: CC1 通道被配置为输入, IC1 映射在 TI1 上;

10: CC1 通道被配置为输入, IC1 映射在 TI2 上;

11: CC1 通道被配置为输入, IC1 映射在 TRC 上。

### 输入捕捉模式

Bits 15:8 保留，读始终为 ‘0’

Bits 7:4 IC1F: 输入捕获 1 滤波器 (Input capture 1 filter)

这几位定义了 TI1 输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成，它记录到 N 个事件后会产生一个输出的跳变：

- 0000: 无滤波器，以 fDTS 采样
- 0001: 采样频率  $f_{SAMPLING}=f_{CK\_INT}$ , N=2
- 0010: 采样频率  $f_{SAMPLING}=f_{CK\_INT}$ , N=4
- 0011: 采样频率  $f_{SAMPLING}=f_{CK\_INT}$ , N=8
- 0100: 采样频率  $f_{SAMPLING}=f_{DTS}/2$ , N=6
- 0101: 采样频率  $f_{SAMPLING}=f_{DTS}/2$ , N=8
- 0110: 采样频率  $f_{SAMPLING}=f_{DTS}/4$ , N=6
- 0111: 采样频率  $f_{SAMPLING}=f_{DTS}/4$ , N=8
- 1000: 采样频率  $f_{SAMPLING}=f_{DTS}/8$ , N=6
- 1001: 采样频率  $f_{SAMPLING}=f_{DTS}/8$ , N=8
- 1010: 采样频率  $f_{SAMPLING}=f_{DTS}/16$ , N=5
- 1011: 采样频率  $f_{SAMPLING}=f_{DTS}/16$ , N=6
- 1100: 采样频率  $f_{SAMPLING}=f_{DTS}/16$ , N=8
- 1101: 采样频率  $f_{SAMPLING}=f_{DTS}/32$ , N=5
- 1110: 采样频率  $f_{SAMPLING}=f_{DTS}/32$ , N=6

1111: 采样频率  $f_{SAMPLING}=f_{DTS}/32$ , N=8 Bits 3:2 IC1PSC: 输入捕捉 1 预分频

这 2 位定义了 CC1 输入 (IC1) 的预分频系数。一旦 CC1E=’ 0’ (TIMx\_CCER 寄存器中)，则预分频器复位。

- 00: 无预分频器，捕获输入口上检测到的每一个边沿都触发一次捕获；
- 01: 每 2 个事件触发一次捕获；
- 10: 每 4 个事件触发一次捕获；
- 11: 每 8 个事件触发一次捕获。

Bits 1:0 CC1S: 捕捉/比较 1 选择

这 2 位定义通道的方向 (输入/输出)，及输入脚的选择：

- 00: CC1 通道被配置为输出；
- 01: CC1 通道被配置为输入，IC1 映射在 TI1 上；
- 10: CC1 通道被配置为输入，IC1 映射在 TI2 上；
- 11: CC1 通道被配置为输入，IC1 映射在 TRC 上。

## 5.15.7 TIM16 和 TIM17 捕捉/比较使能寄存器(TIM16\_CCER 和 TIM17\_CCER)

偏移地址: 0x20 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	CC1NP	CC1NE	CC1P	CC1E
												rw	rw	rw	rw

Bits 15:4 保留，读始终为 ‘0’ .

Bit 3 CC1NP: 捕捉/比较 1 输出极性 .

- 0: OC1N 高有效
- 1: OC1N 低有效



- Bit 2 CC1NE: 捕捉/比较1互补输出使能 (Capture/Compare 1 complementary output enable)  
 0: 关闭-OC1N 无效  
 1: 开启-OC1N 输出到相关输出引脚的信号取决于 MOE, OSS1, OSSR, OIS1, OIS1N 和 CC1E 位
- Bit 1 CC1P: 捕捉/比较1输出极性  
**通道 CC1 配置为输出:**  
 0: OC1 高有效  
 1: OC1 低有效  
**通道 CC1 配置为输入:**  
 CC1NP/CC1P 用于选择作为触发或捕获的信号 TI1FP1 和 TI2FP1 的极性该位 IC1 还是 IC1 的反相信号。  
 00: 不反相/上升沿: 捕获发生在 TIxFP1 的上升沿 (复位、外部时钟或触发模式的捕捉或触发), TIxFP1 不反相 (在门控、编码器模式下的触发)。  
 01: 反相/下降沿: 捕获发生在 TIxFP1 的下降沿 (复位、外部时钟或触发模式的捕捉或触发), TIxFP1 反相 (在门控、编码器模式下的触发)。  
 10: 保留, 不使用此配置  
 11: 不反相/上升和下降沿: 捕获发生在 TIxFP1 的上升沿和下降沿 (复位、外部时钟或触发模式的捕捉或触发), TIxFP1 不反相 (门控模式的触发)。此配置不能用于编码器模式。
- Bit 0 CC1E: 捕捉 / 比较 1 输出使能 .  
**CC1 通道配置为输出:**  
 0: 关闭-OC1 禁止输出。  
 1: 开启-输出到对应的输出引脚的 OC1 信号取决于 MOE, OSS1, OSSR, OIS1, OIS1N 和 CC1E 位。  
**CC1 通道配置为输入:**  
 该位决定了计数器的值是否能捕获入 TIMx\_CCR1 寄存器。  
 0: 捕获禁止  
 1: 捕获使能

## 5.15.8 TIM16 和 TIM17 计数器(TIM16\_CNT 和 TIM17\_CNT)

偏移地址: 0x24 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0 CNT[15:0]: 计数器的值

## 5.15.9 TIM16 和 TIM17 预分频寄存器(TIM16\_PSC 和 TIM17\_PSC)

偏移地址: 0x28 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSC[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0 PSC[15:0]: 预分寄存器的值

计数器的时钟频率CK\_CNT 等于fCK\_PSC/(PSC[15:0]+1)。PSC 包含了当更新事件 (包括使用TIMx\_EGR 寄存器的UG 或者当配置为复位模式时通过触发控制器清除计数器) 产生时装入当前预分频器寄存器的值。

## 5.15.10 TIM16 和 TIM17 自动重装寄存器 (TIM16\_ARR 和 TIM17\_ARR)

偏移地址: 0x2C 复位值: 0xFFFF

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARR[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0 ARR[15:0]: 自动重装寄存器 (Auto-reload value)

ARR 包含了将要传送至实际的自动重装载寄存器的数值。当自动重装载的值为空时，计数器不工作。

## 5.15.11 TIM16 和 TIM17 重复计数寄存器 (TIM16\_RCR 和 TIM17\_RCR)

偏移地址: 0x30 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	REP[7:0]							
								rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:8 保留, 读始终为 '0' .

Bits 7:0 REP[7:0]: 重复计数器的值 (Repetition counter value) 预装载寄存器被使能后, 这些位允许用户设置比较寄存器的更新速率 (即周期性地从预装载寄存器传输到当前寄存器); 如果允许产生更新中断, 则会同时影响产生更新中断的速率。每次向下计数器 REP\_CNT 达到 0, 会产生一个更新事件并且计数器 REP\_CNT 重新从 REP 值开始计数由于 REP\_CNT 只有在周期更新事件 U\_RC 发生时才重载 REP 值, 因此对 TIMx\_RCR 寄存器写入的新值只在下次周期更新事件发生时才起作用。这意味着在 PWM 模式中, (REP+1) 对应着在边沿对齐模式下, PWM 周期的数目。

## 5.15.12 TIM16 和 TIM17 捕捉/比较寄存器 1 (TIM16\_CCR1 和 TIM17\_CCR1)

偏移地址: 0x34 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CCR1[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0 CCR1[15:0]: 捕捉/比较 1 的值

### 若 CC1 通道配置为输出:

CCR1 包含了装入当前捕捉/比较 1 寄存器的值 (预装载值)。

如果在 TIMx\_CCMR1 寄存器 (OC1PE 位) 中未选择预装载特性, 写入的数值会被立即传输至当前寄存器中。否则只有当更新事件发生时, 此预装载值才传输至当前 捕捉/比较 1 寄存器中。

当前捕捉/比较寄存器参与同计数器 TIMx\_CNT 的比较, 并在 OC1 端口上产生输出 信号。

### 若 CC1 通道配置为输入:

CCR1 包含了由上一次输入捕捉 1 事件 (IC1) 传输的计数器值。

## 5.15.13 TIM16 和 TIM17 刹车与死区时间寄存器(TIM16\_BDTR 和 TIM17\_BDTR)

偏移地址: 0x44 复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MOE	AOE	BKP	BKE	OSSR	OSSI	LOCK[1:0]		DTG[7:0]							
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 15 MOE:主输出使能 (Main output enable) 一旦刹车输入有效, 该位被硬件异步清' 0'。根据 AOE 位的设置值, 该位可以由 软件清' 0' 或被自动置 1。它仅对配置为输出的通道有效。

0: 禁止 OC 和 OCN 输出或强制为空闲状态;

1: 如果设置了相应的使能位(TIMx\_CCER 寄存器的 CCxE、CCxNE 位), 则开启 OC 和 OCN 输出。

Bit 14 AOE: 自动输出使能 (Automatic output enable)

0: MOE 只能被软件置' 1' ;

1: MOE 能被软件置' 1' 或在下一个更新事件被自动置' 1' ( 如果刹车输入无效)。

Bit 13 BKP: 刹车输入极性 (Break polarity)

0: 刹车输入低电平有效;

1: 刹车输入高电平有效。

Bit 12 BKE: 刹车使能 (Break enable)

0: 刹车输入禁止 (BRK 和 CCS 时钟失效事件 )

1: 刹车输入允许 (BRK 和 CCS 时钟失效事件 )

Bit 11 OSSR: 运行模式下“关闭状态”选择 (Off-state selection for Run mode)

该位用于当 MOE=1 且通道为互补输出时。没有互补输出的定时器中不存在 OSSR 位。

0: 当定时器不工作时, 禁止 OC/OCN 输出 (OC/OCN 使能输出信号 =0);

1: 当定时器不工作时, 一旦 CCxE=1 或 CCxNE=1, OC/OCN 使能并输出无效电平, 然后置 OC/OCN 使能输出信号 =1。

Bit 10 OSSI: 运行模式下“空闲状态”选择 (Off-state selection fo Idle mode)

该位用于当 MOE=0 时通道为输出。

0: 当定时器不工作时, 禁止 OC/OCN 输出 (OC/OCN 使能输出信号 =0);

1: 当定时器不工作时, 一旦 CCxE=1 或 CCxNE=1, OC/OCN 被强制输出空闲电平, 置 OC/OCN 使能输出信号=1。

Bits 9:8 LOCK[1:0]: 锁定设置 (Lock configuration) 该位为防止软件错误而提供写保护。

00: 锁定关闭, 寄存器无写保护;

01: 锁定级别 1, 不能写入 TIMx\_BDTR 寄存器的 DTG、BKE、BKP、AOE 位和 TIMx\_CR2 寄存器的 OISx/OISxN 位;

10: 锁定级别 2, 不能写入锁定级别 1 中的各位, 也不能写入 CC 极性位(一旦相关通道通过 CCxS 位设为输出, CC 极性位是 TIMx\_CCER 寄存器的 CCxP/CCxNP 位) 以及 OSSR/OSSI 位;

11: 锁定级别 3, 不能写入锁定级别 2 中的各位, 也不能写入 CC 控制位(一旦相关通道通过 CCxS 位设为输出, CC 控制位是 TIMx\_CCMRx 寄存器的 OCxM/OCxPE 位);

Bits 7:0 DTG[7:0]: 死区发生器设置 (Dead-time generator setup)

## 5.15.14 TIM16 和 TIM17 DMA 控制寄存器 (TIM16\_DCR 和

## TIM17\_DCR)

偏移地址 : 0x48 复位值 : 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	DBL[4:0]					Res.	Res.	Res.	DBA[4:0]				
			rw	rw	rw	rw	rw				rw	rw	rw	rw	rw

Bits 15:13 保留, 读始终为 ‘0’ .

Bits 12:8 DBL[4:0]: DMA 连续传送长度 (DMA burst length)  
 这些位定义了 DMA 在连续模式下的传送长度(当对 TIMx\_DMAR 寄存器进行读或写时, 定时器则进行一次连续传送), 即: 定义传输的字节数目:

- 00000: 1 个字节
- 00001: 2 个字节
- 00010: 3 个字节
- .....
- .....
- 10001: 18 个字节

Bits 7:5 保留, 始终读为 ‘0’

Bits 4:0 DBA[4:0]: DMA 基地址 (DMA base address)  
 这些位定义了 DMA 传送的基地址(当对 TIMx\_DMAR 寄存器进行读或写时), DBA 定义为从 TIMx\_CR1 寄存器所在地址开始的偏移量 .

- 例如:
- 00000: TIMx\_CR1,
  - 00001: TIMx\_CR2,
  - 00010: TIMx\_SMCR,
  - .....

## 5.15.15 TIM16 和 TIM17 DMA 全传输地址寄存器(TIM16\_DMAR 和

### TIM17\_DMAR)

偏移地址 : 0x4C 复位值 : 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DMAB[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bits 15:0 DMAB[15:0]: DMA 连续传送寄存器 (DMA register for burst accesses)

对 TIMx\_DMAR 寄存器的读或写会导致对以下地址所在寄存器的存取操作:

$$TIMx\_CR1 \text{ 地址} + (DBA + \text{DMA 索引}) \times 4,$$

其中: “TIMx\_CR1 地址” 是控制寄存器 1(TIMx\_CR1) 所在的地址;

“DBA” 是 TIMx\_DCR 寄存器中定义的基地址;

“DMA 索引” 是由 DMA 自动控制的偏移量, 它取决于 TIMx\_DCR 寄存器中定义的 DBL。

## 5.16 IWDG

### 5.16.1 关键字寄存器 (IWDG\_KR)

地址偏移：0x00 复位值：0x0000 0000 (reset by Standby mode)

31	30	29	28	27	26	5	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
KEY[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

位 31:16 保留，必须保持复位时的值。

位 15:0 KEY[15:0]: 关键值（只写，读的话会是 0x0000）

这些位必须周期性的由软件写入 0xAAAA，否则当计数器向下计数到 0 的时候会产生硬件复位请求。写入 0x5555 会使能对 IWDG\_PR, IWDG\_RLR 和 IWDG\_WINR 三个寄存器的访问许可。写入 0xCCCC 启动看门狗（除非已经由选项字节在上电的时候就启动了它）

### 5.16.2 预分频寄存器 (IWDG\_PR)

地址偏移：0x04 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PR[2:0]		
													rw	rw	rw

位 31:3 保留，必须保持复位时的值。

位 2:0 PR[2:0]: 预分频器

这些位平时处于写保护状态，用来选择对输入时钟的预分频系数。为了能够改变预分频器的分频系数，IWDG\_SR 寄存器中的 PVU 位必须先清零。

000: 四分频

001: 8 分频

010: 16 分频

011: 32 分频

100: 64 分频

101: 128 分频

110: 256 分频

111: 256 分频

### 5.16.3 重加载寄存器 (IWDG\_RLR)

地址偏移：0x08 复位值：0x0000 0FFF (reset by Standby mode)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	RL[11:0]											
				rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:12 保留，必须保持复位时的值。

位 11:0 RL[11:0]: 看门狗计数器重置值

这些位平时处于写保护状态，这个值是由软件来设置的，并且每次向 IWWDG\_KR 寄存器写入 0xAAAA 的时候，这个值会被更新到看门狗计数器中，如果想延时长一点，这个值就该大一些。因为看门狗计数器正是从这个值开始向下计数。定时的长度是由这个值和预分频器的设置值来共同决定的。

## 5.16.4 状态寄存器 (IWDG\_SR)

地址偏移: 0x0C      复位值: 0x0000 0000 (not reset by Standby mode)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	WVU	RVU	PVU
													r	r	r

位 31:3 保留，必须保持复位时的值。

位 2 WVU: 看门狗计数器窗口值更新

该位由硬件置位，用来表明正在更新窗口值。当 VDD 供电区域中完成了看门狗定时器的重加载时，该位会被硬件清零。（这需要 5 个 40KHz 的 RC 振荡周期）只有当 WVU 的值为零时才能再次改写窗口值设置。该位只在窗口功能打开的时候有效。

位 1 RVU: 看门狗计数器重置值更新

该位由硬件置位，用来表明正在更新定时器重置值。当 VDD 供电区域中完成了看门狗定时器的重加载时，该位会被硬件清零。（这需要 5 个 40KHz 的 RC 振荡周期）只有当 RVU 的值为零时才能再次改写重置值设置。

位 0 PVU: 看门狗预分频器设置更新该位由硬件置位，用来表明正在更新预分频器设置。当 VDD 供电区域中完成了看门狗定时器的重加载时，该位会被硬件清零。（这需要 5 个 40KHz 的 RC 振荡周期）只有当 WVU 的值为零时才能再次改写预分频器设置值。

## 5.16.5 窗口寄存器 (IWDG\_WINR)

地址偏移 : 0x10      复位值 : 0x0000 0FFF (reset by Standby mode)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	WIN[11:0]											
				rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:12 保留，必须保持复位时的值。

位 11:0 WIN[11:0]: 看门狗计数器窗口值

## 5.17 WWDG

### 5.17.1 控制寄存器(WWDG\_CR)

地址偏移: 0x00      复位值: 0x0000 007F

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	WDGA	T[6:0]						
								rs	rw						

位31:8      保留。

位7          WDGA: 激活位

此位由软件置'1'，但仅能由硬件在复位后清'0'。当WDGA=1时，看门狗可以产生复位。

0: 禁止看门狗

1: 启用看门狗

位6:0      T[6:0]: 7-bit 计数器(MSB 到o LSB)

这些位用来存储看门狗的计数器值。每(4096x2<sup>WDGTB</sup>)个PCLK1周期减1。当计数器值从0x40变为0x3F时(T6变成0)，产生看门狗复位。

### 5.17.2 配置寄存器 (WWDG\_CFR)

地址偏移: 0x04      复位值: 0x0000 007F

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	EWI	WDGTB[1:0]		W[6:0]						
						rs	rw		rw						

位31:10    保留。

位9          EWI: 提前唤醒中断

此位若置'1'，则当计数器值达到0x40，即产生中断。此中断只能由硬件在复位后清除。

位8:7      WDGTB[1:0]: 时基预分频器的时基可以设置如下:

00: CK 计时器时钟(PCLK1 除以4096) 除以1

01: CK 计时器时钟(PCLK1 除以4096) 除以2

10: CK 计时器时钟(PCLK1 除以4096) 除以4

11: CK 计时器时钟(PCLK1 除以4096) 除以8

位6:0      W[6:0]: 7-bit 窗口值

这些位包含了用来与递减计数器进行比较用的窗口值。

### 5.17.3 状态寄存器(WWDG\_SR)

地址偏移: 0x08      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	EWIF
															rc_w0

位31:1 保留。

位0 EWIF: 提前唤醒中断标志

当计数器的值达到0x40 时, 此位由硬件置' 1'。它必须通过软件写' 0' 来清除。

对此位写' 1' 无效。若中断未被启用, 此位也会被置' 1'。

## 5.18 RTC

### 5.18.1 RTC 时间寄存器 (RTC\_TR)

偏移地址 : 0x00 上电复位值 : 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PM	HT[1:0]		HU[3:0]			
									rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	MNT[2:0]			MNU[3:0]				Res.	ST[2:0]			SU[3:0]			
	rw	rw	rw	rw	rw	rw	rw		rw	rw	rw	rw	rw	rw	rw

位 31-23 保留, 必须保持复位时的值。

位 22 PM: AM/PM 标记

0: AM or 24 小时制

1: PM

位 21:20 HT[1:0]: 时, 十位值以 BCD 格式存储。

位 16:16 HU[3:0]: 时, 个位值以 BCD 格式存储。

位 15 保留, 必须保持复位时的值。

位 14:12 MNT[2:0]: 分, 十位值以 BCD 格式存储。

位 11:8 MNU[3:0]: 分, 个位值以 BCD 格式存储。

位 7 保留, 必须保持复位时的值。

位 6:4 ST[2:0]: 秒, 十位值以 BCD 格式存储。

位 3:0 SU[3:0]: 秒, 个位值以 BCD 格式存储。

### 5.18.2 RTC 日期寄存器 (RTC\_DR)

偏移地址 : 0x04 上电复位值 : 0x0000 2101

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	YT[3:0]				YU[3:0]			
								rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDU[2:0]			MT	MU[3:0]				Res.	Res.	DT[1:0]		DU[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw			rw	rw	rw	rw	rw	rw



- 位 31:24 保留，必须保持复位时的值。
- 位 23:20 YT[3:0]: 年，十位值以 BCD 格式存储。
- 位 19:16 YU[3:0]: 年，个位值以 BCD 格式存储。
- 位 15:13 WDU[2:0]: 星期
  - 000: 禁用
  - 001: 星期一
  - ...
  - 111: 星期日
- 位 12 MT: 月，十位值以 BCD 格式存储。
- 位 11:8 MU: 月，个位值以 BCD 格式存储。
- 位 7:6 保留，必须保持复位时的值。
- 位 5:4 DT[1:0]: 日，十位值以 BCD 格式存储。
- 位 3:0 DU[3:0]: 日，个位值以 BCD 格式存储。

## 5.18.3 RTC 控制寄存器 (RTC\_CR)

偏移地址：0x08 上电复位值：0x0000 0000 系统复位：无影响。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	COE	OSEL[1:0]		POL	COSEL	BKP	SUB1H	ADD1H
								r/w	r/w	r/w	r/w	r/w	r/w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TSIE	WUTIE	Res.	ALRAIE	TSE	WUTE	Res.	ALRAE	Res.	FMT	BYPHAD	REFCKON	TSEDGE	WUCKSEL[2:0]		
r/w	r/w		r/w	r/w	r/w		r/w		r/w	r/w	r/w	r/w	r/w	r/w	r/w

- 位 31:24 保留，必须保持复位时的值。
- 位 23 COE: 校准输出使能。  
该位使能 RTC\_CALIB 输出。  
0: 校准输出禁用;  
1: 校准输出启用。
- 位 22:21 OSEL[1:0]: 输出选择。  
该位用于选择 RTC\_ALARM 输出关联的标志位。  
00: 输出禁用;  
01: Alarm A 输出启用;  
10: 保留;  
11: 保留。
- 位 20 POL: 输出极性。  
该位用于设置 RTC\_ALARM 的输出极性。  
0: 根据 OSEL[1:0]位, ALRAF 有效时, 引脚为高电平;  
1: 根据 OSEL[1:0]位, ALRAF 有效时, 引脚为低电平。
- 位 19 COSEL: 校准输出选择。  
COE=1 时, 该位用于选择 RTC\_CALIB 的输出信号。  
0: 校准输出为 512 Hz;  
1: 校准输出为 1 Hz。
- 位 18 BKP: 备份。  
该位可由用户写入, 用于记录夏令时是否已经发生变化。
- 位 17 SUB1H: 减少 1 小时 (冬季时间变化)。读该位会恒为“0”。  
在初始化模式之外设置该位, 如果当前小时位不为 0, 日历时间将减少 1 小时。如果当前小时位为 0, 则该位无效。

- 0: 无效。  
1: 当前时间减少 1 小时，用于校准冬季时间变化。
- 位 16 ADD1H: 增加 1 小时（夏季时间变化）。  
读该位会恒为“0”。在初始化模式外设置该位，日历时间会增加 1 小时。  
0: 无效;  
1: 当前时间增加 1 小时，用于校准夏季时间变化。
- 位 15 TSIE: 时间戳中断使能。  
0: 时间戳中断禁用;  
1: 时间戳中断启用。
- 位 14 WUTIE: Wakeup timer interrupt enable  
0: wakeup timer interrupt disabled  
1: wakeup timer interrupt enabled
- 位 13 保留，必须保持复位时的值。
- 位 12 ALRAIE: Alarm A 中断使能。  
0: Alarm A 中断禁用;  
1: Alarm A 中断启用。
- 位 11 TSE: 时间戳使能  
0: 时间戳禁用;  
1: 时间戳启用。
- 位 10 WUTE: wakeup timer enable  
0: wakeup timer disabled  
1: wakeup timer enabled
- 位 9 保留，必须保持复位时的值。
- 位 8 ALRAE: Alarm A 使能  
0: Alarm A 禁用;  
1: Alarm A 启用。
- 位 7 保留，必须保持复位时的值。
- 位 6 FMT: 时间格式  
0: 24 小时 / 天 格式;  
1: AM/PM 时间格式。
- 位 5 BYPSHAD: 绕过影子寄存器  
0: 从影子寄存器读取日历值，每两个 RTCCLK 周期更新一次;  
1: 直接从日历计数器读取日历值。
- 位 4 REFCKON: RTC\_REFIN 参考时钟检测使能 (50 或 60 Hz)  
0: RTC\_REFIN 检测禁用;  
1: RTC\_REFIN 检测启用。
- 位 3 TSEEDGE: 时间戳事件有效边沿  
0: RTC\_TS 输入上升沿生成一个时间戳事件;  
1: RTC\_TS 输入下降沿生成一个时间戳事件。  
当 TSEEDGE 的值改变时 TSE 必须为零，以避免产生不必要的 TSF 值。
- 位 2:0 WUCKSEL[2:0]: wakeup clock selection  
000: RTC/16 clock is selected  
001: RTC/8 clock is selected  
010: RTC/4 clock is selected  
011: RTC/2 clock is selected  
10x: ck\_spre clock is selected  
11x: ck\_spre clock is selected and 65535 is added to WUT counter value.

## 5.18.4 RTC 初始化和状态寄存器 (RTC\_ISR)

偏移地址 : 0x0C    复位值 : 0x0000 0007

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	RECALPF
															r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	TAMP2F	TAMP1F	TSOVF	TSF	WUTF	Res.	ALRAF	INIT	INITF	RSF	INITS	SHPF	WUTWF	Res.	ALRAWF
	rc_w0	rc_w0	rc_w0	rc_w0	rc_w0		rc_w0	rw	r	rc_w0	r	r	r		r

- 位 31:17 保留, 必须保持复位时的值。
- 位 16    RECALPF: 校准挂起标志  
当软件向 RTC\_CALR 做写操作时, RECALPF 状态标志位自动置“1”, 表示 RTC\_CALR 寄存器被封锁。当有其他新的校准设置执行时, 该位回到“0”。
- 位 15    保留, 必须保持复位时的值。
- 位 14    TAMP2F: RTC\_TAMP2 检测标志  
当在 RTC\_TAMP2 输出检测到侵入事件时该标志由硬件置位。 该标志由软件写入“0”后清除。
- 位 13    TAMP1F: RTC\_TAMP1 检测标志  
当在 RTC\_TAMP1 输出检测到侵入事件时该标志由硬件置位。 该标志由软件写入“0”后清除。
- 位 12    TSOVF: 时间戳溢出标志  
该标志在 TSF 已经被置 1, 又产生时间戳事件时由硬件置位。由软件写入“0”后清除。 建议在检查 TSF 位清除后再清除 TSOVF, 否则如果在 TSF 位清除前产生一个时间戳事件, 溢出可能会被忽略。
- 位 11    TSF: 时间戳标志  
当产生时间戳事件时该标志由硬件置位。 该标志由软件写入“0”后清除。
- 位 10    WUTF: Wakeup timer flag  
该标志当 wakeup auto-reload counter 变为 0 时, 被硬件置 1。软件写 0 清该标志。
- 位 9    保留, 必须保持复位时的值。
- 位 8    ALRAF: Alarm A 标志  
当时间/日期寄存器(RTC\_TR/RTC\_DR) 与 Alarm A 寄存器(RTC\_ALRMAR) 匹配时, 该标志由硬件置位。该标志由软件写入“0”后清除。
- 位 7    INIT: 初始化模式  
0: 运行模式  
1: 在初始化模式下编程时间和日期寄存器(RTC\_TR 和 RTC\_DR), 以及预分频器寄存器(RTC\_PRER)。计数器停止, 直至 INIT 复位后计数器将从新值开始计数。
- 位 6    INITF: 初始化标志  
该位置“1”, RTC 处在初始化状态, 时间、日期和预分频器寄存器可被更新。  
0: 日历寄存器不可更新;  
1: 日历寄存器可更新。
- 位 5    RSF: 寄存器同步标志  
每当日历寄存器中的内容复制到影子寄存器(RTC\_SSRx, RTC\_TRx and RTC\_DRx)中时, 该位由硬件置位。当移位操作被挂起(SHPF=1)或处于忽略影子寄存器模式(BYP SHAD=1)下时, 该位由硬件在初始化模式下清除。该位也可由软件清除。在初始化模式下, 该位可由硬件/软件清除。  
0: 日历影子寄存器尚未同步;  
1: 日历影子寄存器已经同步。
- 位 4    INITS: 初始化状态标志

当日历中“年”字段不为“0”时，该位由硬件置位。

0: 日历尚未被初始化;  
1: 日历已经被初始化。

位 3 SHPF: 移位操作挂起  
0: 没有移位操作被挂起  
1: 有移位操作被挂起

当通过向 RTC\_SHIFTR 寄存器写入产生一个移位操作时，该位立即由硬件置位。  
当相应的移位操作执行完毕后，该位由软件清除。直接对 SHPF 写入是无效的。

位 2 WUTWF: wakeup timer write flag  
0:wakeup timer 配置更新不被允许  
1:wakeup timer 配置更新被允许

位 1 保留，必须保持复位时的值。

位 0 ALRAWF: Alarm A 写标志  
当 RTC\_CR 的 ALRAE 被清“0”后，Alarm A 的值发生变化时，该位由硬件置位。该位由硬件在初始化模式下清除。  
0: Alarm A 不可更新;  
1: Alarm A 可以更新。

## 5.18.5 RTC 预分频器寄存器(RTC\_PRER)

偏移地址：0x10 上电复位值：0x007F 00FF 系统复位：无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PREDIV_A[6:0]						
									rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	PREDIV_S[14:0]														
	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:23 保留，必须保持复位时的值。

位 22:16 PREDIV\_A[6:0]: 异步预分频器系数  $ck_{apre} \text{ 频率} = \text{RTCCLK 频率} / (\text{PREDIV\_A}+1)$

位 15 保留，必须始终保位复位状态。

位 14:0 PREDIV\_S[14:0]: 同步预分频器系数  $ck_{spre} \text{ 频率} = ck_{apre} \text{ 频率} / (\text{PREDIV\_S}+1)$

## 5.18.6 RTC WUTR 寄存器 (RTC\_WUTR)

偏移地址：0x14 上电复位值：0x007F 00FF 系统复位：无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WUT[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 15:0 WUT[15:0]: wakeup auto reload value

## 5.18.7 RTC alarm A 寄存器(RTC\_ALRMAR)

偏移地址：0x1C 上电复位值：0x0000 0000 系统复位：无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MSK4	WDSEL	DT[1:0]		DU[3:0]				MSK3	PM	HT[1:0]		HU[3:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MSK2	MNT[2:0]			MNU[3:0]				MSK1	ST[2:0]			SU[3:0]			
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

- 位 31 MSK4: Alarm A 日期屏蔽  
0: 如果日期 / 星期匹配, Alarm A 置位  
1: 日期 / 星期的值对 Alarm A 无影响
- 位 30 WDSEL: 日期选择  
0: DU[3:0] 表示日期  
1: DU[3:0] 表示星期数。DT[1:0] 不起作用。
- 位 29:28 DT[1:0]: 日期, 十位值。以 BCD 格式存储。
- 位 27:24 DU[3:0]: 日期, 个位值。以 BCD 格式存储。
- 位 23 MSK3: Alarm A “时”屏蔽  
0: 如果“小时”匹配, Alarm A 置位  
1: “小时”的值对 Alarm A 无影响
- 位 22 PM: AM/PM 标志  
0: AM 或 24 小时制  
1: PM
- 位 21:20 HT[1:0]: 小时, 十位值。以 BCD 格式存储。
- 位 19:16 HU[3:0]: 小时, 个位值。以 BCD 格式存储。
- 位 15 MSK2: Alarm A “分”屏蔽  
0: 如果“分”匹配, Alarm A 置位  
1: “分”的值对 Alarm A 无影响
- 位 14:12 MNT[2:0]: 分, 十位值。以 BCD 格式存储。
- 位 11:8 MNU[3:0]: 分, 个位值。以 BCD 格式存储。
- 位 7 MSK1: Alarm A “秒”屏蔽  
0: 如果“秒”匹配, Alarm A 置位  
1: “秒”的值对 Alarm A 无影响
- 位 6:4 ST[2:0]: 秒, 十位值。以 BCD 格式存储。
- 位 3:0 SU[3:0]: 秒, 个位值。以 BCD 格式存储。

## 5.18.8 RTC 写保护寄存器 (RTC\_WPR)

偏移地址 : 0x24 复位值 : 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	KEY							
								w	w	w	w	w	w	w	w

- 位 31:8 保留, 必须保持复位时的值。
- 位 7:0 KEY: 写保护键。该字节由软件写入。始终读为“0x00”

## 5.18.9 RTC 亚秒寄存器 (RTC\_SSR)

偏移地址 : 0x28 复位值 : 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SS[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 31:16 保留，必须保持复位时的值。

位 15:0 SS: 亚秒值

SS[15:0] 是同步预分频器计数器中的值。“秒”的小数部分由下列公式给出：

$$\text{Second fraction} = (\text{PREDIV}_S - \text{SS}) / (\text{PREDIV}_S + 1)$$

## 5.18.10 RTC 移位控制寄存器 (RTC\_SHIFTR)

偏移地址：0x2C 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
ADD1S	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
w															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	SUBFS[14:0]														
	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

位 31 ADD1S: 增加一秒

0: 无效

1: 时钟/日历增加一秒。该位只能写入且始终读为“0”。当移位操作挂起 (RTC\_ISR 中 SHPF=1)，写操作对该位无影响。

该性质与 SUBFS 一起可用于在某次单独操作中，有效增加时钟的值，增加值为若干分之一秒。

位 31:15 保留，必须保持复位时的值。

位 14:0 SUBFS: 减少若干分之一秒

该位只能写入，如果读则恒为“0”。当一个操作在执行时 (RTC\_ISR 的 SHPF=1)，写该位无效。写入 SUBFS 的值将添加到同步预分频器计数器。如果计数器是倒计时的，时钟将被延迟，延迟时间由以下公式得出：

$$\text{Delay (seconds)} = \text{SUBFS} / (\text{PREDIV}_S + 1)$$

当 ADD1S 功能与 SUBFS 一同使用时，时钟 (推进时钟) 将增加若干分之一秒，具体增加值有以下公式得出：

$$\text{Advance (seconds)} = (1 - (\text{SUBFS} / (\text{PREDIV}_S + 1)))$$

## 5.18.11 RTC 时间戳事件寄存器 (RTC\_TSTR)

偏移地址：0x30 上电复位值：0x0000 0000 系统复位：无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PM	HT[1:0]		HU[3:0]			
									r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	MNT[2:0]			MNU[3:0]				Res.	ST[2:0]			SU[3:0]			
	r	r	r	r	r	r	r		r	r	r	r	r	r	r

位 31:23 保留，必须保持复位时的值。

位 22 PM: AM/PM 标记

0: AM 或 24 小时制

1: PM

位 21:20 HT[1:0]: 小时，十位值。以 BCD 格式存储。

位 19:16 HU[3:0]: 小时，个位值。以 BCD 格式存储。

- 位 15 保留，必须保持复位时的值。
- 位 14:12 MNT[2:0]: 分，十位值。以 BCD 格式存储。
- 位 11:8 MNU[3:0]: 分，个位值。以 BCD 格式存储。
- 位 7 保留，必须保持复位时的值。
- 位 6:4 ST[2:0]: 秒，十位值。以 BCD 格式存储。
- 位 3:0 SU[3:0]: 秒，个位值。以 BCD 格式存储。

## 5.18.12 RTC 时间戳日期寄存器 (RTC\_TSDR)

偏移地址：0x34 上电复位值：0x0000 0000 系统复位：无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WDU[1:0]			MT	MU[3:0]				Res.	Res.	DT[1:0]		DU[3:0]			
r	r	r	r	r	r	r	r			r	r	r	r	r	r

- 位 31:16 保留，必须保持复位时的值。
- 位 15:13 WDU[1:0]: 星期数
- 位 12 MT: 月，十位值。以 BCD 格式存储
- 位 11:8 MU[3:0]: 月，个位值。以 BCD 格式存储
- 位 7:6 保留，必须保持复位时的值。
- 位 5:4 DT[1:0]: 日期，十位值。以 BCD 格式存储
- 位 3:0 DU[3:0]: 日期，个位值。以 BCD 格式存储

## 5.18.13 RTC 时间戳亚秒寄存器 (RTC\_TSSSR)

偏移地址：0x38 上电复位值：0x0000 0000 系统复位：无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SS[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

- 位 31:16 保留，必须保持复位时的值。
- 位 15:0 SS: 亚秒值  
当发生时间戳事件时，SS[15:0] 是同步预分频器计数器中的值。

## 5.18.14 RTC 校准寄存器 (RTC\_CALR)

偏移地址：0x3C 上电复位值：0x0000 0000 系统复位：无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CALP	CALW8	CALW16	Res.	Res.	Res.	Res.	CALM[8:0]								
rw	rw	rw					rw	rw	rw	rw	rw	rw	rw	rw	rw

- 位 31:16 保留，必须保持复位时的值。
- 位 15 CALP: RTC 频率增加 488.5ppm  
0: 无 RTCCLK 脉冲增加。

1: 每 211 脉冲增加一个 RTCCLK 脉冲 (频率增加 488.5 ppm)

该功能与 CALM 一起使用, 采用好的分辨率的同时降低日历的频率。如果输入频率为 32768 Hz, 则在一个 32 秒窗口中 RTCCLK 脉冲增加数可由下列公式得出:  $(512 * CALP) - CALM$ 。

- 位 14 CALW8: 采用 8 秒校准周期, CALW8 置“1”, 选择 8 秒校准周期。
- 位 13 CALW16: 采用 16 秒校准周期, 当 CALW16 置“1”, 激活 16 秒校准周期。  
如果 CALW8=1, 该位不能为“1”。
- 位 12:9 保留, 必须保持复位时的值。
- 位 8:0 CALM[8:0]: 校准减

减少日历频率: 在 220RTCCLK 脉冲范围内 (如果输出频率为 32768Hz, 则为 32 秒) 通过屏蔽 CALM 将减少日历 (按 0.9537 ppm 分辨率) 的频率。要增加日历频率: 此功能应与 CALP 一同使用。

## 5.18.15 RTC 侵入和复用功能配置寄存器 (RTC\_TAFCR)

偏移地址 : 0x40 上电复位值 : 0x0000 0000 系统复位 : 无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PC15 MODE	PC15 VALUE	PC14 MODE	PC14 VALUE	PC13 MODE	PC13 VALUE	Res.	Res.
								r/w	r/w	r/w	r/w	r/w	r/w		
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TAMPP UDIS	TAMPPRCH[1:0] ]		TAMPFLT[1:0]		TAMPFREQ[2:0]			TAMPT S	Res.	Res.	TAMP2 TRG	TAMP2 E	TAMPIE	TAMP1 TRG	TAMP1 E
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w			r/w	r/w	r/w	r/w	r/w

- 位 31:24 保留, 必须保持复位时的值。
- 位 23 PC15MODE: PC15 模式  
0: PC15 受 GPIO 配置寄存器约束, 因此 PC13 在待机模式下浮空。  
1: LSE 禁用时, PC15 强制为推挽输出模式。
- 位 22 PC15VALUE: PC15 值  
如果 LSE 禁用且 PC15MODE = 1, PC15VALUE 设置 PC15 的输出值。
- 位 21 PC14MODE: PC14 模式  
0: PC14 受 GPIO 配置寄存器约束, 因此 PC13 在待机模式下浮空。  
1: LSE 禁用时, PC14 强制为推挽输出模式
- 位 20 PC14VALUE: PC14 值  
如果 LSE 禁用且 PC14MODE = 1, PC14VALUE 设置 PC14 的输出值。
- 位 19 PC13MODE: PC13 模式  
0: PC13 受 GPIO 配置寄存器约束, 因此 PC13 在待机模式下浮空。  
1: RTC 复用功能禁用时, PC13 强制为推挽输出模式。
- 位 18 PC13VALUE: RTC\_ALARM 输出形式 / PC13 值  
如果 PC13 用于输出 RTC\_ALARM, PC13VALUE 设置输出:  
0: RTC\_ALARM 为开漏输出;  
1: RTC\_ALARM 为推挽输出  
如果所有 RTC 复用功能禁用且 PC13MODE = 1, PC13VALUE 设置 PC13 输出值。
- 位 17:16 保留, 必须保持复位时的值。
- 位 15 TAMPPUDIS: RTC\_TAMPx 上拉禁用  
由该位决定是否所有 RTC\_TAMPx 引脚在采样前进行预充电。  
0: RTC\_TAMPx 引脚在采样前进行预充电 (使能内部上拉)  
1: RTC\_TAMPx 引脚的预充电功能禁用。
- 位 14:13 TAMPPRCH[1:0]: RTC\_TAMPx 预充电时间  
该位决定采样前上拉电阻启用时间。TAMPPRCH 适用于每次 RTC\_TAMPx 输入。  
0x0: 1 个 RTCCLK 周期



- 0x1: 2 个 RTCCLK 周期
- 0x2: 4 个 RTCCLK 周期
- 0x3: 8 个 RTCCLK 周期
- 位 12:11 TAMPFLT[1:0]: RTC\_TAMPx 过滤器计数  
该位决定在特定电平 (TAMP\*TRG) 下 (能够激活侵入事件) 的连续样本数。  
TAMPFLT 适用于每次 RTC\_TAMPx 输入。  
0x0: 输入转换为有效电平 (RTC\_TAMPx 输入无内部上拉) 的边沿现象将激活侵入事件。  
0x1: 侵入事件在有效电平下 2 个连续样本后被激活。  
0x2: 侵入事件在有效电平下 4 个连续样本后被激活。  
0x3: 侵入事件在有效电平下 8 个连续样本后被激活。
- 位 10:8 TAMPFREQ[2:0]: 侵入抽样频率  
确定 RTC\_TAMPx 输入的采样频率。  
0x0: RTCCLK / 32768 (当 RTCCLK = 32768 Hz 时为 1 Hz)  
0x1: RTCCLK / 16384 (当 RTCCLK = 32768 Hz 时为 2 Hz)  
0x2: RTCCLK / 8192 (当 RTCCLK = 32768 Hz 时为 4 Hz)  
0x3: RTCCLK / 4096 (当 RTCCLK = 32768 Hz 时为 8 Hz)  
0x4: RTCCLK / 2048 (当 RTCCLK = 32768 Hz 时为 16 Hz)  
0x5: RTCCLK / 1024 (当 RTCCLK = 32768 Hz 时为 32 Hz)  
0x6: RTCCLK / 512 (当 RTCCLK = 32768 Hz 时为 64 Hz)  
0x7: RTCCLK / 256 (当 RTCCLK = 32768 Hz 时为 128 Hz)
- 位 7 TAMPPTS: 侵入检测事件的有效时间戳  
0: 侵入检测事件产生的时间戳不需保存。  
1: 侵入检测事件产生的时间需保存。  
即使 RTC\_CR 中的 TSE=0, TAMPPTS 依然有效。
- 位 6:5 保留, 必须保持复位时的值。
- 位 2 TAMP1E: 侵入中断使能  
0: 侵入中断禁用  
1: 侵入中断启用
- 位 1 TAMP1TRG: RTC\_TAMP1 输出的有效电平 如果 TAMPFLT != 00  
0: RTC\_TAMP1 输入保持低电平将触发一个侵入检测事件。  
1: RTC\_TAMP1 输入保持高电平将触发一个侵入检测事件。 如果 TAMPFLT = 00:  
0: RTC\_TAMP1 输入上升沿将触发一个侵入检测事件。  
1: RTC\_TAMP1 输入下降沿将触发一个侵入检测事件。 位 0 TAMP1E: RTC\_TAMP1 输出检测使能  
0: RTC\_TAMP1 检测禁用  
1: RTC\_TAMP1 检测启用

## 5.18.16 RTC alarm A 亚秒寄存器 (RTC\_ALRMASR)

偏移地址 : 0x44 上电复位值 : 0x0000 0000 系统复位 : 无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	MASKSS[3:0]			Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
				rw	rw	rw									
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	SS[14:0]														
	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	w	rw	rw

位 31:28 保留, 必须保持复位时的值。

位 27:24 MASKSS[3:0]: 从该位起品比最明显的位。

0: Alarm A 不匹配亚秒值。报警在秒单元增加（假设其余字段是相互匹配的）时置 1。

1: SS[14:1] 不参与 Alarm A 匹配。只有 SS[0] 参与匹配。

2: SS[14:2] 不参与 Alarm A 匹配。只有 SS[1:0] 参与匹配。

3: SS[14:2] 不参与 Alarm A 匹配。只有 SS[2:0] 参与匹配。

...

12: SS[14:12] 不参与 Alarm A 匹配。只有 SS[11:0] 参与匹配。

13: SS[14:13] 不参与 Alarm A 匹配。只有 SS[12:0] 参与匹配。

14: SS[14] 不参与 Alarm A 匹配。只有 SS[13:0] 参与匹配。

15: 15 个 SS 位均需参与匹配，且需匹配成功以激活报警。

同步计数器溢出位（位 15）始终不参与匹配。只有在移位操作后，该位才不为“0”。

位 23:15 保留，必须保持复位时的值。

位 14:0 SS[14:0]: 亚秒值

比较亚秒值与同步预分频器计数器中的内容，从而判断报警是否已经被激活。

## 5.18.17 RTC Backup registers (RTC\_BKPxR)

偏移地址：0x50-0x60 RTC 复位值：0x0000 0000 系统复位：无影响

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
BKP[31:16]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BKP[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	w	rw	rw	rw

位 31:0 用户可以读写这些寄存器，VDD 掉电后，数据仍然保存不丢失。

## 5.19 I2C

### 5.19.1 控制寄存器 1 (I2Cx\_CR1)

地址偏移：0x00 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res	Res.	Res.	Res	Res	Res	Res	PECE N	ALER TEN	SMBD EN	SMBH EN	GCEN	WUPE N	NOST RETC H	SBC
0	0	0	0	0	0	0	0	rw	rw	rw	rw	rw	0	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RXDM AEN	TXDM AEN	Res	ANFO FF	DNF				ERRIE	TCIE	STOPI E	NACKI E	ADDRI E	RXIE	TXIE	PE
rw	rw	0	rw	rw				rw	rw	rw	rw	rw	rw	rw	rw
0	0	0	0	0				0	0	0	0	0	0	0	0

位 31:24 保留，必须保持复位时的值。

位 23 PECE: 启用 PEC

0: PEC 计算禁用

1: 启用 PEC 计算

- 位 22    ALERTEN: SMBus 通知使能  
设备模式 (SMBHEN = 0) :  
0: 释放 SMBA 引脚为高, 并禁用 NACK 之后的通知响应地址头: 0001100x。  
1: 拉低 SMBA 引脚并启用 ACK 之后的通知响应地址头: 0001100x。  
HOST 模式 (SMBHEN = 1) :  
0: SMBus 通知引脚 (SMBA) 不支持。  
1: 支持 SMBus 通知引脚 (SMBA) 。
- 位 21    SMBDEN: SMBus 器件的默认地址启用  
0: 禁用设备的默认地址。地址 0b1100001x 会被 NACK。  
1: 启用设备的默认地址。地址 0b1100001x 会被 ACK。
- 位 20    SMBHEN: SMBus HOST 地址启用  
0: 禁用 HOST 地址。地址 0b0001000x 会被 NACK。  
1: 启用 HOST 地址。地址 0b0001000x 会被 ACK。
- 位 19    GCEN: 广播呼叫地址使能  
0: 禁止广播呼叫。地址 0b00000000 会被 NACK。  
1: 启用广播呼叫。地址 0b00000000 会被 ACK。
- 位 18    WUPEN: 从 STOP 模式唤醒  
0: 禁止从 STOP 唤醒  
1: 允许从 STOP 模式唤醒
- 位 17    NOSTRETCH: 禁止时钟延长 该位用于在从机模式中禁止时钟延长。  
0: 允许时钟延长  
1: 禁止时钟延长  
该位用于在从机模式使能硬件字节控制。  
0: 从机字节控制模式关闭  
1: 从机字节控制模式使能
- 位 16    SBC: 从机字节控制置 1 时, I2C 的 SCL 和 SDA 线都被释放。  
内部状态机和所有的状态为回到其复位值。控制位的内容被保留。
- 位 15    RXDMAEN: DMA 接收请求使能  
0: 关闭 DMA 接收请求  
1: 开启 DMA 接收请求
- 位 14    TXDMAEN: DMA 发送请求使能  
0: 关闭 DMA 发送功能  
1: 开启 DMA 发送功能
- 位 13    SWRST: 软件复位
- 位 12    ANFOFF: 模拟噪声滤波器关闭  
0: 模拟噪声滤波器开启  
1: 模拟噪声滤波器关闭
- 位 11:8    DNF[3:0]: 数字噪声滤波器  
这些位用来配置 SDA 和 SCL 输入上的数字噪声滤波器。数字滤波器会用 DNF[3:0]\* tI2C\_CLK 的长度来工作。  
0000: 数字滤波器禁用  
0001: 数字滤波器启用, 并且滤波能力达到 1 个 tI2C\_CLK  
.....  
1111: 数字滤波器启用, 其滤波能力达到 15 个 tI2C\_CLK
- 位 7    ERRIE: 错误中断使能  
0: 错误检测中断禁止  
1: 错误检测中断使能
- 位 6    TCIE: 传输完成中断使能

- 0: 传输完成中断禁用
- 1: 传输完成中断使能
- 位 5 STOPIE: STOP 检测中断使能
  - 0: 停止检测 (STOPF) 中断禁止
  - 1: 停止检测 (STOPF) 中断使能
- 位 4 NACKIE: 收到 NACK 中断使能
  - 0: (NACKF) 收到中断禁用
  - 1: (NACKF) 收到中断允许
- 位 3 ADDRIE: 地址匹配中断使能 (仅从机)
  - 0: 地址匹配 (ADDR) 中断禁用
  - 1: 启用地址匹配 (ADDR) 中断
- 位 2 RXIE: 接收中断使能
  - 0: 接收 (RXNE) 中断禁止
  - 1: 启用接收 (RXNE) 中断
- 位 1 TXIE: Tx 中断使能
  - 0: 发送 (TXIS) 中断禁止
  - 1: 发送 (TXIS) 中断使能
- 位 0 PE: 外设使能
  - 0: 外设禁用
  - 1: 外设使能

## 5.19.2 控制寄存器 2 (I2Cx\_CR2)

地址偏移: 0x04 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	PEC BYTE	AUTO END	RE LOAD	NBYTES[7:0]							
					rs	rw	rw	rw							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NACK	STOP	START	HEAD 10R	ADD10	RD_W RN	SADD[9:0]									
rs	rs	rs	rw	rw	rw	rw									

- 位 31:27 保留, 必须保持复位时的值。
- 位 26 PECBYTE: 包错误检查字节
 

这个位由软件置位, 在 PEC 传输完后由硬件清零, 或者在收到 STOP 条件后, 在收到地址匹配事件后以及在 PE=0 或者 SWRST 被写为 1 的时候都会被硬件清零。

  - 0: 没有 PEC 传送。
  - 1: 要求发送/接收 PEC
- 位 25 AUTOEND: 自动结束模式 (主机模式) 此位由软件置 1 和清零。
  - 0: 软件结束模式: 当 NBYTES 个数据传输完毕后, TC 标志被置 1, SCL 被拉低。
  - 1: 自动结束模式: NBYTES 个数据传输完后, 会自动发送一个停止条件。
- 位 24 RELOAD: NBYTES 重装载模式 由软件设置和清除。
  - 0: 在传输完 NBYTES 个字节后, 传输结束。
  - 1: 传输 NBYTES 个字节后, 传输并不结束 (NBYTES 将被重装载)。当 NBYTES 个数据传输完毕后, TC 标志被置 1, SCL 被拉低。
- 位 23:16 NBYTES[7:0]: 字节数
 

这里写入要发送 / 接收的字节数。从机模式并且 SBC=0 的时候, 这个地方的值无所谓。
- 位 15 NACK: 产生 NACK (从机模式)
 

这个位由软件置位, 在 NACK 发送后由硬件清零, 或者在收到 STOP 条件后, 在收到

地址匹配事件后以及在 PE=0 或者 SWRST 被写为 1 的时候都会被硬件清零。

0: 在当前字节收到后发送 ACK。

1: 当前字节接收到后发送一个 NACK。

- 位 14 STOP: 产生停止条件（主机模式）  
 该位由软件置 1，在检测到 STOP 条件或者 PE=0 或者 SWRST 被置 1 时由硬件清零。在主机模式下：  
 0: 不产生 STOP 条件。  
 1: 当前字节传输完后产生停止条件。
- 位 13 START: 产生起始条件  
 该位通过软件设置，在发送完一个起始条件和地址序列之后由硬件清零，或者由于仲裁丢失、超时错误、PE=0 以及 SWRST 被置 1 等事件由硬件清零。这个位也可以由软件向 I2Cx\_ICR 寄存器的 ADDRCF 位写 1 来清零。  
 0: 没有起始条件产生  
 1: 产生 START/RESTART 条件：  
 一如果 I2C 已经是在主机模式下并且 AUTOEND = 0, RELOAD=0, 并且 NBYTES 个字节发送完毕后设置此位会产生重复起始条件。  
 一否则只要总线空闲，设置此位将会立即产生一个起始条件。
- 位 12 HEAD10R: 10 位地址头只读方向（主接收器模式）  
 0: 主机发送完整的 10 位从机地址读序列：起始 +2 字节 10 位地址（写方向）+ 重新起始 +10 位地址中的前 7 位（读方向）。  
 1: 主机只发送 10 位地址的前 7 位，跟着是读方向。
- 位 11 ADD10: 10 位地址模式（主机模式）  
 0: 主机按 7 位地址模式操作，  
 1: 主机按 10 位地址模式操作
- 位 10 RD\_WRN: 传输方向（主机模式）  
 0: 主机请求一个写传输。  
 1: 主机请求一个读传输。
- 位 9:8 SADD [9:8]: 从机地址位 9:8（主机模式）  
 在 7 位地址模式下（ADD10 = 0）：不用管这些个位 在 10 位地址模式下（ADD10 = 1）：这些位应写入要发送的从机地址位的 9:8
- 位 7:1 SADD [7:1]: 从机地址位 7:1（主机模式）  
 在 7 位地址模式下（ADD10 = 0）：这些位应写入要发送的 7 位从机地址位；在 10 位地址模式下（ADD10 = 1）：这些位应写入要发送的从机地址位的 7:1
- 位 0 SADD0: 从机地址的 0 位（主模式）  
 在 7 位地址模式下（ADD10 = 0）：不用管这个位；在 10 位地址模式下（ADD10=1）：这些位应写入要发送的从机地址位的位 0

## 5.19.3 本机地址 1 寄存器 (I2Cx\_OAR1)

地址偏移: 0x08 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OA1EN	Res.	Res.	Res.	Res.	OA1 MODE	OA1[9:8]	OA1[7:1]						OA1[0]		
rw					rw	rw	rw						rw		

位 31:16 保留，必须保持复位时的值。

位 15 OA1EN: 本机地址 1 启用

- 0: 禁用本机地址 1。接收到从机地址 OA1 后会用 NACK 回应。
- 1: 本机地址 1 启用 接收到从机地址 OA1 后会用 ACK 回应。
- 位 14:11 保留, 必须保持复位时的值。
- 位 10 OA1MODE 本机地址 1 的 10 位模式
  - 0: 本机地址 1 是 7 位地址。
  - 1: 本机地址 1 是一个 10 位的地址。
- 位 9:8 OA1[9:8]: 接口地址的 9:8 位
  - 7 位地址模式: 无所谓
  - 10 位地址模式: 地址的位 9:8
- 位 7:1 OA1[7:1]: 接口地址的 7:1
- 位 0 OA1 的[0]: 接口地址的 0 位
  - 7 位地址模式: 无所谓
  - 10 位地址模式: 地址的 0 位

## 5.19.4 本机地址 2 寄存器 (I2Cx\_OAR2)

地址偏移: 0x0C      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OA2EN	Res.	Res.	Res.	Res.	OA2MSK[2:0]			OA2[7:1]						Res.	
rw					rw			rw							

- 位 31:16 保留, 必须保持复位时的值。
- 位 15 OA2EN: 本机地址 2 启用
  - 0: 禁用本机地址 2。接收到从机地址 OA2 后会用 NACK 回应。
  - 1: 本机地址 2 启用 接收到从机地址 OA2 后会用 ACK 回应。
- 位 14:11 保留, 必须保持复位时的值。
- 位 10:8 OA2MSK [2:0]: 本机地址 2 屏蔽
  - 000: 没有屏蔽
  - 001: OA2 [1] 被屏蔽掉, 可忽略。只有 OA2 [7:2] 参与比较。
  - 010: OA2 [2:1] 被屏蔽掉, 可忽略。只有 OA2 [7:3] 参与比较。
  - 011: OA2 [3:1] 被屏蔽掉, 可忽略。只有 OA2 [7:4] 参与比较。
  - 100: OA2 [4:1] 被屏蔽掉, 可忽略。只有 OA2 [7:5] 参与比较。
  - 101: OA2 [5:1] 被屏蔽掉, 可忽略。只有 OA2 [7:6] 参与比较。
  - 110: OA2 [6:1] 被屏蔽掉, 可忽略。只有 OA2 [7] 参与比较。
  - 111: OA2 [7:1] 被屏蔽掉, 可忽略。没有比较, 所有的 (除保留地址) 收到的 7 位地址都会用 ACK 回应。
- 位 7:1 OA2 [7:1]: 接口地址位 7:1
- 位 0 保留, 必须保持复位时的值。

## 5.19.5 时序寄存器 (I2Cx\_TIMINGR)

地址偏移: 0x10      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRESC[3:0]				Res.	Res.	Res.	Res.	SCLDEL[3:0]				SDADEL[3:0]			
rw								rw				rw			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCLH[7:0]								SCLL[7:0]							
rw								rw							

位 31:28 PRESC [3:0]: 时序预分频器

位 27:24 保留, 必须保持复位时的值。

位 23:20 SCLDEL [3:0]: 数据建立时间

此字段用于生成发送模式中 SDA 的沿和 SCL 上升沿之间的延迟  $t_{SCLDEL}$ 。 $t_{SCLDEL} = (SCLDEL+1) \times t_{PRESC}$

位 19:16 SDADEL [3:0]: 数据保持时间, 此字段用于生成发送模式中 SCL 的下降沿和 SDA 的沿之间的延迟  $t_{SDADEL}$ 。 $t_{SDADEL} = SDADEL \times t_{PRESC}$

位 15:8 SCLH[7:0]: SCL 高电平时间 (主机模式)

此字段用于在主机模式下产生 SCL 的高电平时间。 $t_{SCLH} = (SCLH+1) \times t_{PRESC}$

位 7:0 SCLL [7:0]: SCL 低电平时间 (主机模式)

此字段用于在主机模式下产生 SCL 的低电平时间。 $t_{SCLL} = (SCLL+1) \times t_{PRESC}$

## 5.19.6 超时寄存器 (I2Cx\_TIMEOUTR)

地址偏移: 0x14 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TEXTEN	Res.	Res.	Res.	TIMEOUTB											
rw				rw											
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TIMOUTEN	Res.	Res.	TIDLE	TIMEOUTA											
rw			rw	rw											

位 31 TEXTEN: 外部时钟超时启用

0: 外部时钟超时检测被禁用

1: 外部时钟超时检测启用。

位 30:29 保留, 必须保持复位时的值。

位 27:16 TIMEOUTB [11:0]: 总线超时 B

此字段用于配置累计时钟延长超时: 在主机模式下, 要检测的累计主机时钟低延长时间 ( $t_{LOW:MEXT}$ )。在从机模式下, 要检测的累积从机时钟低延长时间 ( $t_{LOW:SEXT}$ )。 $t_{TLOW:EXT} = (TIMEOUTB+1) \times 2048 \times t_{I2C\_CLK}$

位 15 TIMOUTEN: 时钟超时检测启用

0: SCL 超时检测被禁用

1: 启用 SCL 超时检测: 当 SCL 保持低的时间超过  $t_{TIMEOUT}$  ( $TIDLE=0$ ) 或保持高的时间超过  $t_{IDLE}$  ( $TIDLE=1$ ), 会检测到一个超时错误 ( $TIMEOUT=1$ )。

位 14:13 保留, 必须保持复位时的值。

位 12 TIDLE: 空闲时钟超时检测

0: TIMEOUTA 用于检测 SCL 低电平超时

1: TIMEOUTA 用于同时检测 SCL 和 SDA 高电平超时 (总线空闲条件)

位 11:0 TIMEOUTA [11:0]: 总线超时 A

此字段用于配置:

— 在  $TIDLE=0$  的时候, SCL 低超时条件  $t_{TIMEOUT}$   $t_{TIMEOUT} = (TIMEOUTA+1) \times 2048 \times t_{I2C\_CLK}$

—  $TIDLE=1$  的时候, 总线空闲条件 (SCL 和 SDA 同时为高)

$t_{IDLE} = (TIMEOUTA+1) \times 4 \times t_{I2C\_CLK}$

## 5.19.7 中断和状态寄存器 (I2Cx\_ISR)

地址偏移: 0x18      复位值: 0x0000 0001

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	ADDCODE[6:0]						DIR	
								r						r	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BUSY	Res.	ALERT	TIME OUT	PEC ERR	OVR	ARLO	BERR	TCR	TC	STOPF	NACKF	ADDR	RXNE	TXIS	TXE
r		r	r	r	r	r	r	r	r	r	r	r	r	r_w1	r_w1

位 31:24 保留, 必须保持复位时的值。

位 23:17 ADDCODE[6:0]: 匹配的地址码 (从机模式)

这些位由地址匹配事件发生时所接收到的地址 (ADDR= 1) 来更新。在 10 位地址的情况下, ADDCODE 提供 10 位地址的头 2 位以后的地址。

位 16 DIR: 传输方向 (从机模式) 此标志在地址匹配事件发生时 (ADDR= 1) 更新。

0: 写传输, 从机进入接收模式。

1: 读传输, 从机进入发送模式。

位 15 BUSY: 总线忙

位 14 保留, 必须保持复位时的值。

位 13 ALERT: SMBus 通知

该标志在 SMBHEN=1 (SMBus HOST 配置) 及 ALERTEN=1 的条件下, 在 SMBA 脚上检测到 SMBALERT 事件 (下降沿) 时, 由硬件置 1。通过设置 ALERTCF 位, 由软件清零。

位 12 TIMEOUT: 超时或 tLOW 检测标志

在超时或外部时钟超时发生时, 该标志被硬件置 1。通过设置 TIMEOUTCF 位, 由软件清零。

位 11 PECERR: 接收中的 PEC 错误

该标志在收到的 PEC 值和 PEC 寄存器的内容不匹配时, 由硬件置 1。收到错误的 PEC 后, 会自动发送一个 NACK。这个位可以通过将 PECCF 位置 1, 由软件清零。

位 10 OVR: 溢出 / 欠载 (从机模式)

此标志在从机模式下 NOSTRETCH = 1 时, 发生溢出 / 欠载错误的时候, 由硬件置 1。通过设置 OVRCF 位, 由软件清零。

位 9 ARLO: 仲裁丢失

该标志在总线仲裁丢失的情况下由硬件置 1。通过设置 ARLOCF 位, 由软件清零。

位 8 BERR: 总线错误

此标志在检测到错位的起始或者停止条件的时候由硬件置 1。通过设置 BERRCF 位, 由软件清零。

位 7 TCR: 传输完成重加载

该标志在 RELOAD=1, 并且 NBYTES 个数据发送完毕后, 由硬件置 1。向 NBYTES 写入是一个非零的值时, TCR 标志由软件清除。

位 6 TC: 发送完毕 (主机模式)

该标志在 RELOAD=0, AUTOEND=0, 并且 NBYTES 个数据发送完毕后, 由硬件置 1。它在软件将 START 或 STOP 位置 1 的时候清零。

位 5 STOPF: 停止检测标志

该标志在外设参与传输的下列情况下, 在总线上检测到一个停止条件时, 由硬件置 1:

— 作为主机, 如果由外设生成一个停止条件的时候。

— 或作为从机, 如果外设在本次传输之前被正确的寻址到了。这个位可以通过将 STOPCF 位置 1, 由软件清零。

位 4 NACKF: 收到 NACK 标志



- 该标志在一个字节传输后收到一个 NACK 的时候由硬件设置。 这个位可以通过将 NACKCF 位置 1，由软件清零。
- 位 3 ADDR: 地址匹配 (从机模式)  
这个位在收到的从机地址与其中一个有效的从机地址匹配的时候，由硬件置 1。 通过设置 ADDR CF 位，由软件清零。
- 位 2 RXNE: 接收数据寄存器非空 (接收)  
此位在当接收到的数据被复制到 I2Cx\_RXDR 寄存器，准备好被软件读取的时候由硬件置位。 在读取 I2Cx\_RXDR 时 RXNE 会被清除。
- 位 1 TXIS: 发送中断状态 (发送)  
在 I2Cx\_TXDR 寄存器为空的时候由硬件置 1，这时必须把要发的数据写到 I2Cx\_TXDR 寄存器。下一个要发送的数据被写到 I2Cx\_TXDR 寄存器的时候它会被清除。该位只在 NOSTRETCH = 1 的时候可以由软件写成 1，以生成一个 TXIS 事件 (如果 TXIE =1 就有中断，如果 TXDMAEN=1 就有 DMA 请求)。
- 位 0 TXE: 发送数据寄存器空 (发送)  
在 I2Cx\_TXDR 寄存器为空的时候由硬件置 1。下一个要发送的数据被写到 I2Cx\_TXDR 寄存器的时候它会被清除。  
该位可通过软件写 1，以清空发送数据寄存器 I2Cx\_TXDR。

## 5.19.8 中断清除寄存器 (I2Cx\_ICR)

地址偏移 : 0x1C      复位值 : 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	ALERT CF	TIM OUTF	PECCF	OVR CF	ARLO CF	BERR CF	Res.	Res.	STOP CF	NACK CF	ADDR CF	Res.	Res.	Res.
		w	w	w	w	w	w			w	w	w			

- 位 31:14 保留，必须保持复位时的值。
- 位 13 ALERTCF: 通知标志清零  
对这个位写 1，会清除 I2Cx\_ISR 寄存器中的 ALERT 标志位。
- 位 12 TIMOUTCF: 超时检测标志清除  
对这个位写 1，会清除 I2Cx\_ISR 寄存器中的 TIMEOUT 标志位。
- 位 11 PECCF: PEC 错误标志清除  
对这个位写 1，会清除 I2Cx\_ISR 寄存器中的 PECERR 标志位。
- 位 10 OVR CF: 溢出 / 欠载标志清除  
对这个位写 1，会清除 I2Cx\_ISR 寄存器中的 OVR 标志位。
- 位 9 ARLOCF: 仲裁丢失标志清除  
对这个位写 1，会清除 I2Cx\_ISR 寄存器中的 ARLO 标志位。
- 位 8 BERRCF: 总线错误标志清除  
对这个位写 1，会清除 I2Cx\_ISR 寄存器中的 BERRF 标志位。
- 位 7:6 保留，必须保持复位时的值。
- 位 5 STOPCF: 停止检测标志清除  
对这个位写 1，会清除 I2Cx\_ISR 寄存器中的 STOPF 标志位。
- 位 4 NACKCF: 收到 NACK 标志清除  
对这个位写 1，会清除 I2Cx\_ISR 寄存器中的 NACKF 标志位。
- 位 3 ADDR CF: 地址匹配标志清除  
对这个位写 1，会清除 I2Cx\_ISR 寄存器中的 ADDR 标志位。对这个位写 1，还会清除 I2C\_CR2 寄存器中的 START 位。
- 位 2:0 保留，必须保持复位时的值。

## 5.19.9 PEC 寄存器 (I2Cx\_PECR)

地址偏移: 0x20      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	PEC[7:0]							
								r							

位31:8      保留, 必须保持复位时的值。

位7:0      PEC [7:0] 包错误检查寄存器

当PECEN = 1 时, 此字段包含内部PEC 结果。PEC 在PE = 0 或SWRST 被置1 时, 由硬件清零。

## 5.19.10 接收数据寄存器 (I2Cx\_RXDR)

地址偏移 : 0x24      复位值 : 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	RXDATA[7:0]							
								r							

位31:8      保留, 必须保持复位时的值。

位7:0      RXDATA [7:0] 8 位接收数据, 从I<sup>2</sup>C 总线接收的数据字节。

## 5.19.11 发送数据寄存器 (I2Cx\_TXDR)

地址偏移: 0x28      复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	TXDATA[7:0]							
								rw							

位31:8      保留, 必须保持复位时的值。

位7:0      TXDATA[7:0] 8 位发送数据要发送到I2C 总线上的数据字节。

## 5.20 USART

### 5.20.1 控制寄存器 1 (USARTx\_CR1)

地址偏移: 0x00      复位值:  
0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	M1	EOBIE	RTOIE	DEAT[4:0]				DEDT[4:0]					
			r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OVER8	CMIE	MME	M0	WAKE	PCE	PS	PEIE	TXEIE	TCIE	RXNEIE	IDLEIE	TE	RE	UESM	UE
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 31:29 保留, 必须保持复位时的值

位 28 M1: word length  
M[1:0]=00, 1 个起始位, 8 个数据位, n 个停止位  
M[1:0]=01, 1 个起始位, 9 个数据位, n 个停止位  
M[1:0]=10, 1 个起始位, 7 个数据位, n 个停止位

位 27 EOBIE: 块尾中断使能  
由软件置 1 和清零。  
0: 中断禁止  
1: 当 USART\_ISR 寄存器中的 EOBIF 标志被置 1 时引发 USART 中断

位 26 RTOIE: 接收超时中断接收超时中断使能 由软件置 1 和清零。  
0: 中断禁止  
1: 当 USART\_ISR 寄存器中的 RTOF 标志被置 1 时引发 USART 中断。

位 25:21 DEAT[4:0]: 驱动使能提前时间  
这个 5 位数字定义 DE(驱动器使能)信号激活和第一个发送字节的起始位的时间间隔。它以采样时间为单位 (1/8 或者 1/16 位时间, 由过采样率决定)  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

位 20:16 DEDT[4:0]: 驱动使能滞后时间  
这个 5 位数字是一个发送消息的最后一个字节的停止位和释放 DE 信号之间的时间间隔。它以采样时间为单位 (1/8 或者 1/16 位时间, 由过采样率决定)  
如果 USART\_TDR 寄存器在 DEDT 时间内被改写, 新的数据只会在 DEDT 和 DEAT 时间都过去之后才会被发送。  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

位 15 OVER8: 过采样模式  
0: 16 倍过采样  
1: 8 倍过采样  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

位 14 CMIE: 字符匹配中断使能  
由软件置 1 和清零。  
0: 中断禁止  
1: 当 USART\_ISR 寄存器中的 CMF 标志被置 1 时引发 USART 中断。

位 13 MME: 静默模式使能  
这个位开启 USART 的静默模式功能。当置为 1 时, USART 可以在活动模式和静默模式之间切换, 和 WAKE 位的定义一样, 由软件置 1 和清零。  
0: 接收器长期处于活动模式  
1: 接收器可以在活动模式和静默模式间切换。

位 12 M: 字长

- 这个位决定串口字长。 由软件置 1 和清零。
- 0: 1 个起始位, 8 位数据位, n 个停止位  
1: 1 个起始位, 9 个数据位, n 个停止位  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 11 WAKE: 接收器唤醒方式  
这个位决定 USART 从静默模式唤醒的方式。 由软件置 1 和清零。  
0: 空闲线  
1: 地址标记  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 10 PCE: 校验控制使能  
这个位选择硬件校验控制 (产生和检测) 功能。 当校验控制被打开, 计算好的校验位被插入到最高位 (M=1 时是第九位, M=0 时是第八位), 并检测接收数据的校验位。 由软件置 1 和清零。 一旦这个位被置 1, 在当前字节之后就激活了校验控制 (在收发的时候都有)。  
0: 校验控制禁止  
1: 校验控制使能  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 9 PS: 校验选择  
这个位选择在校验生成和检测功能被打开的时候 (PCE=1) 使用奇校验还是使用偶校验。 由软件置 1 和清零。 校验方式会在当前字节结束后生效。  
0: 偶校验  
1: 奇校验  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 8 PEIE: 校验错误中断使能  
由软件置 1 和清零。  
0: 中断禁止  
1: 在 USART\_ISR 寄存器中的 PE 被置 1 的时候会产生 USART 中断。
- 位 7 TXEIE: 发送寄存器空中断使能  
由软件置 1 和清零。  
0: 中断禁止  
1: 在 USART\_ISR 寄存器中的 TXE 被置 1 的时候会产生 USART 中断
- 位 6 TCIE: 发送完毕中断使能  
由软件置 1 和清零。  
0: 中断禁止  
1: 在 USART\_ISR 寄存器中的 TC 位被置 1 的时候会产生 USART 中断
- 位 5 RXNEIE: 接收寄存器非空中断使能  
由软件置 1 和清零。  
0: 中断禁止  
1: 在 USART\_ISR 寄存器中的 ORE 或者 RXNE 被置 1 的时候会产生 USART 中断。
- 位 4 IDLEIE: 空闲中断使能  
由软件置 1 和清零。  
0: 中断禁止  
1: 在 USART\_ISR 寄存器中的 IDLE 位被置 1 的时候会产生 USART 中断
- 位 3 TE: 发送器使能  
这个位打开发送器。 由软件置 1 和清零。  
0: 发送器关闭  
1: 发送器打开  
2: 当 TE 被置为 1 后, 和发送开始之间有 1 个位的延迟时间。

- 位 2 RE: 接收器使能  
这个位打开接收器。由软件置 1 和清零。  
0: 接收器被关闭  
1: 接收器被打开并开始等待起始位
- 位 1 UESM: USART 在 Stop 模式下使能  
当这个位为零, USART 不能够将 MCU 从 Stop 模式下唤醒。当这个位为 1 时, USART 可以将 MCU 从 Stop 模式唤醒, 条件是 USART 的时钟选择位 HSI 或 LSE。由软件置 1 和清零。  
0: USART 不能从 Stop 模式中唤醒 MCU。  
1: USART 可以从 Stop 模式中唤醒 MCU。当这个功能被打开, USART 的时钟源必须为 HSI 或者是 LSE
- 位 0 UE: USART 使能  
当这个位被清零, USART 的预分频器和输出都立即停止, 并且当前的操作也被取消。对 USART 的设置都不会丢, 但 USART\_ISR 中所有的状态标志都会被复位。由软件置 1 和清零。  
0: USART 预分频器和输出关闭, 低功耗模式  
1: USART 开启

## 5.20.2 控制寄存器 2 (USARTx\_CR2)

地址偏移: 0x04 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
ADD[7:4]				ADD[3:0]				RTOEN	ABRMOD[1:0]		ABREN	MSBFIRST	DATAINV	TXINV	RXINV
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SWAP	LINEN	STOP[1:0]		CLKEN	CPOL	CPHA	LBCL	SSM	LBDIE	LBDL	ADDM7	Res	Res	Res	Res
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw				

- 位 31:28 ADD[7:4]: USART 的节点地址  
这个位域给出 USART 节点的地址或等待确认的字符码。这用在多机通讯并且进入静默状态或者 Stop 模式的时候, 用于 7 位地址标记的检测。发送器发出的字符的最高位应该为 1。也用在正常接收过程中的字符检测中, 这时不打开静默状态(例如, 在 ModBus 协议下对块尾的检测)。这个时候, 整个收到的 8 位字节与 ADD[7:0] 进行全面比较, 如果匹配, 将会引起 CMF 标志被硬件置起。这个位域只能在接收器被关闭 (RE=0) 或者在 USART 被关闭的时候 (UE=0) 才能改写。
- 位 27:24 ADD[3:0]: USART 的节点地址  
这个位域给出 USART 节点的地址或等待确认的字符码。这用在多机通讯并且进入静默状态或者 Stop 模式的时候, 用于 7 位地址标记的检测。这个位域只能在接收器被关闭 (RE=0) 或者在 USART 被关闭的时候 (UE=0) 才能改写。
- 位 23 RTOEN: 接收器超时检测功能使能 由软件置 1 和清零。  
0: 接收器超时检测功能关闭  
1: 接收器超时检测功能开启  
当这个功能开启, 只要 RX 线发现空闲 (不是接收) 达到 RTOR 寄存器 (接收超时寄存器) 中设置的时间长度后, USART\_ISR 寄存器中的 RTOF 标志会被硬件置 1。
- 位 22:21 ABRMOD[1:0]: 自动波特率检测模式 由软件设置或清零  
00: 对起始位的测量被用来检测波特率。  
01: 使用下降沿对下降沿的测量。(接收数据必须以单个的 1 作为开头, 帧格式为

- Start 1 0 xxxxxx)
- 10: 保留
- 11: 保留
- 这个位域只能在 ABREN=0 或者 USART 未被使能的时候 (UE=0) 改写。
- 位 20 ABREN: 自动波特率检测使能 由软件置 1 和清零。
- 0: 自动波特率检测被禁止。
- 1: 自动波特率检测被打开
- 位 19 MSBFIRST: 高位在前
- 由软件置 1 和清零。
- 0: 数据在发送和接收的时候, 采用起始位在前, 后面跟着第 0 位的顺序。
- 1: 数据在发送和接收的时候, 采用起始位在前, 后面跟着最高位 (位 7 或者 8) 的顺序。 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 18 DATAINV: 二进制数反向 由软件置 1 和清零。
- 0: 数据寄存器中的逻辑数据在发送和接收的时候, 采用正 / 直接逻辑。(1=H, 0=L)
- 1: 数据寄存器中的逻辑数据在发送和接收的时候, 采用负 / 反向逻辑。(1=L, 0=H). 校验位也一样反向。这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 17 TXINV: TX 脚有效电平反向
- 由软件置 1 和清零。
- 0: TX 脚信号工作于标准逻辑电平 (VDD =1/idle, Gnd=0/mark)
- 1: TX 脚信号被反向。(VDD =0/mark, Gnd=1/idle). 这可以用于 TX 线上带有外部反相器的时候。
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 16 RXINV: RX 脚有效电平反向
- 由软件置 1 和清零。
- 0: RX 脚信号工作于标准逻辑电平 (VDD =1/idle, Gnd=0/mark)
- 1: RX 脚信号被反向。(VDD =0/mark, Gnd=1/idle). 这可以用于 RX 线上带有外部反相器的时候。
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 15 SWAP: 交换 TX/RX 引脚
- 由软件置 1 和清零。
- 0: TX/RX 引脚按照标准引脚分配来使用
- 1: TX 和 RX 的引脚功能交换使用。 这用于和其它 UART 口进行交叉互联的时候。
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 14 LINEN: LIN 模式使能
- 由软件置 1 和清零。
- 0: LIN 模式禁止
- 1: LIN 模式使能
- LIN 模式打开后, 可以具备发送 LIN 同步断开 (13 个低位) 的功能, 用 USART\_CR1 寄存器的 SBKRQ 位实现, 同时还具备 LIN 同步断开信号的检测功能。 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 13:12 STOP[1:0]: 停止位
- 这些位用来定制停止位的个数。
- 00: 1 个停止位:
- 01: 保留
- 10: 2 个停止位:
- 11: 1.5 个停止位
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 11 CLKEN: 时钟使能

- 这个位用来打开 SCLK 引脚的功能
- 0: SCLK 引脚被禁止  
1: SCLK 引脚被使能  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 10 CPOL: 时钟极性  
这个位允许用户选择同步模式下 SCLK 引脚上的时钟输出的极性。它连同 CPHA 位一起决定所需要的时钟 / 数据时序关系。  
0: 在没有数据传输的时候保持低电平  
1: 在没有数据传输的时候保持高电平  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 9 CPHA: 时钟相位  
这个位允许用户选择同步模式下 SCLK 引脚上的时钟输出的相位。它连同 CPOL 位一起决定所需要的时钟 / 数据时序关系。(见图 238 和图 239)  
0: 第一个时钟沿对准第一位数据  
1: 第二和时钟沿对准第一位数据  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 8 LBCL: 末位时钟脉冲  
这个位用来选择在同步模式下, SCLK 脚上传输最后一个位 (MSB) 的时候是否必须输出时钟脉冲。  
0: SCLK 脚上在传输末位数据的时候不输出时钟脉冲。  
1: SCLK 脚上在传输末位数据的时候输出时钟脉冲。  
警告: 末位是第 8 位还是第 9 位, 取决于 USART\_CR1 寄存器中的 M 位的设置。  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 7 保留, 必须保持复位时的值。
- 位 6 LBDIE: LIN 断开信号检测中断使能 断开中断屏蔽 (利用断开分隔符来检测)  
0: 中断禁止  
1: 在 USART\_ISR 寄存器中的 LBDF 被置 1 的时候会产生 USART 中断
- 位 5 LBDL: LIN 断开检测长度  
这个位用来选择使用 11 位还是 10 位断开检测。  
0: 10 位断开检测  
1: 11 位断开检测  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 4 ADDM7:7 位地址检测或 4 位地址检测选择  
这个位用来选择使用 4 位地址检测还是 7 位地址检测。  
0: 4 位地址检测  
1: 7 位地址检测 (8 位数据模式下)  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 3:0 保留, 必须保持复位时的值。

### 5.20.3 控制寄存器 3 (USARTx\_CR3)

地址偏移: 0x08 复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	WUFIE	WUS		SCARCNT2:0]			Res.
										r/w	r/w	r/w	r/w	r/w	r/w	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DEP	DEM	DDRE	OVR DIS	ONE BIT	CTSIE	CTSE	RTSE	DMAT	DMAR	SCEN	NACK	HDSEL	IRLP	IREN	EIE	
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	v	v	r/w	r/w	r/w	r/w

位 31:23 保留, 必须保持复位时的值。

- 位 22 WUFIE: 从 Stop 模式唤醒中断使能 由软件置 1 和清零。  
0: 中断禁止  
1: 在 USART\_ISR 寄存器中的 WUF 被置 1 的时候会产生 USART 中断
- 位 21:20 WUS[1:0]: 从 Stop 模式唤醒中断标志选择 这个位域指定激活 WUF 标志的事件。  
00: 在发生地址匹配事件的时候激活 WUF  
01: 保留  
10: WUF 在检测到起始位的时候激活  
11: WUF 在得到接受数据寄存器非空事件时激活 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 19:17 SCARCNT[2:0]: 智能卡模式重试计数器  
这个位域指定智能卡模式中接收和发送的重试次数。在发送模式下,它指定的是在产生发送错误 (FE=1) 之前自动重试发送的次数。在接收模式下,它指定的是在产生接收错误事件前 (RXNE 和 PE=1) 所作的错误接收的尝试的次数。  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。  
当 USART 被使能,这个位域只允许写成 0x0,这是为了避免盲目的自动重发数据。  
0x0: 重发功能关闭 - 在发送模式下不进行自动重发操作。  
0x1 to 0x7: 自动重传的尝试次数 (在提示错误之前)
- 位 16 保留, 必须保持复位时的值。
- 位 15 DEP: 驱动使能输出脚的极性选择  
0: DE 信号高有效  
1: DE 信号低有效  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 14 DEM: 驱动器使能模式  
它允许用户通过 DE (驱动使能) 信号来激活外部收发器的控制端。  
0: DE 功能被禁止  
1: DE 功能被打开。 DE 信号在 RTS 脚输出。  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 13 DDRE: 在接收错误的时候禁止 DMA  
0: 在发生接收错误的时候不禁止 DMA。相应的错误标志被置 1,但 RXNE 仍保持零以阻止数据溢出覆盖。作为结果,不会发起 DMA 请求,所以错误的不会被传输 (因为没有 DMA 请求),但下一个正确的数据会被传送。(用于智能卡模式)  
1: 在发生接收错误之后, DMA 被关闭。相应的错误标志会随着 RXNE 的置 1 而被置 1。DMA 请求会被屏蔽,直到相关的错误标志被清零。这意味着软件必须先禁止 DMA 请求 (DMAR=0) 或者在清零错误标志前先清零 RXNE 标志。  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 12 OVRDIS: 溢出检测禁止 这个位用于禁止对接收溢出现象的检测。  
0: 当之前接收到的数据没有在新接收到数据之前读走时,会引起溢出错误标志 ORE 被硬件置 1。  
1: 溢出检测功能关闭。如果在新的接收数据到来时, RXNE 标志仍然是 1,但 ORE 标志还不是 1 时,新的数据会将 USART\_RDR 中以前的内容覆盖掉。这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 11 ONEBIT: 单次采样方式使能  
这个位允许用户选择采样方式。当选择单次采样方式的时候,噪声监测标志 (NF) 就被禁止了。  
0: 三次采样方式  
1: 单次采样方式  
这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 10 CTSIE: CTS 中断使能



- 0: 中断禁止
- 1: 在 USART\_ISR 寄存器中的 CTSIF 被置 1 的时候会产生 USART 中断
- 位 9 CTSE: CTS 功能使能
- 0: 关闭 CTS 硬件流控
- 1: 打开 CTS 硬件流控, 只有在 nCTS 输入上收到有效信号(被拉低)时才会发送数据。如果在数据传送时 nCTS 输入变为无效, 会在数据发送完成后暂停。如果写数据到发送寄存器的时候, nCTS 处于无效状态, 那么这个数据的发送会被推迟直到 nCTS 信号变成有效。
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 8 RTSE: RTS 使能
- 0: 关闭 RTS 硬件流控
- 1: RTS 输出使能, 只有在有接收空间的时候才请求下一个数据。当前数据发送完成后, 发送操作就需要暂停下来。如果可以接收数据了, 将 nRTS 输出置为有效(拉低)。
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 7 DMAT: DMA 发送使能
- 该位由软件置 1 和清零
- 1: 为发送数据使能 DMA 模式
- 0: 关闭发送 DMA 模式
- 位 6 DMAR: DMA 接收使能
- 该位由软件置 1 和清零
- 1: 为接收数据使能 DMA 模式
- 0: 关闭接收 DMA 模式
- 位 5 SCEN: 智能卡模式使能
- 该位用于打开智能卡模式。
- 0: 关闭智能卡模式
- 1: 打开智能卡模式
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 4 NACK: 智能卡 NACK 发送使能
- 0: 出现校验错误的时候不发送 NACK
- 1: 出现校验错误的时候, 发送 NACK
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 3 HDSEL: 半双工选择
- 选择单线半双工模式
- 0: 不选择半双工模式
- 1: 选择半双工模式
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 2 IRLP: IrDA 低功耗模式选择
- 用来选择 IrDA 的普通模式还是低功耗模式
- 0: 正常模式
- 1: 低功耗模式
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 1 IREN: 红外模式使能
- 由软件置 1 和清零。
- 0: 不使能红外模式
- 1: 使能红外模式
- 这个位域只能在 USART 未被使能的时候 (UE=0) 改写。
- 位 0 EIE: 错误中断使能
- 在允许帧错误, 溢出错误或噪声错误产生中断请求时要打开这个开关。

0: 中断禁止

1: 当 USART\_ISR 寄存器中的 FE=1 或 ORE=1 或 NF=1 时, 会产生中断。

## 5.20.4 波特率寄存器 (USARTx\_BRR)

地址偏移: 0x0C      复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BRR[15:0]															
rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW

位 31:16 保留, 必须保持复位时的值。

位 15:4 BRR[15:4]: USARTDIV 的整数部分

这 12 位定义 USART 分频器除法因子的整数部分 USARTDIV[15:4]

位 3:0 BRR[3:0]: USARTDIV 的小数部分

当 OVER8=1, BRR[3:0]= USARTDIV[3:0];当 OVER8=0, BRR[3:0]= USARTDIV[3:0]右移

1 位

## 5.20.5 保护时间和预分频器寄存器 (USARTx\_GTPR)

地址偏移: 0x10      复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GT[7:0]								PSC[7:0]							
rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW

位 31:16 保留, 必须保持复位时的值。

位 15:8 GT[7:0]: 保护时间值

这个位域用来设置保护时间长度, 以波特时钟为单位。在智能卡模式下要用到。在保护时间过去之后才会设置发送完成标志。这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

位 7:0 PSC[7:0]: 预分频器值

- 在红外低功耗和正常模式下:  $PSC[7:0] = IrDA$  正常和低功耗模式波特率 对 USART

时钟源进行分频以获得低功耗模式下的频率: 时钟源按寄存器给定的值来分频 (8 位有效): 00000000: 保留 - 不要写这种无聊的值

00000001: 1 分频

00000010: 2 分频

...

- 智能卡模式: PSC[4:0]: 预分频器值

用于设定对 USART 时钟源的分频系数, 得到智能卡时钟。按寄存器中的值 (低 5 位有效) 乘以 2 得到的值作为分频系数来分频:

00000: 保留 - 不要写这种无聊的值

00001: 2 分频

00010: 4 分频

00011: 6 分频

...

这个位域只能在 USART 未被使能的时候 (UE=0) 改写。

## 5.20.6 接收超时寄存器 (USARTx\_RTOR)

地址偏移: 0x14      复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
BLEN[7:0]								RTO[23:16]							
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RTO[15:0]															
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:24 BLEN[7:0]: 块长度

这个位域给出了智能卡模式 T=1 的接收时的块长度。这个值等于 信息块字符数 + 结束部分 (1-LEC/2-CRC) -1 。 例如:

BLEN = 0 -> 0 个信息字符 + LEC BLEN = 1 -> 0 个信息字符 + CRC

BLEN = 255 -> 254 个信息字符 +CRC ( 总共 256 个字符) 智能卡模式中, 当

TXE=0, 会导致块长度计数器清零。

这个位域也可以在其它模式中使用。这时, 块长度计数器在 RE=0 的时候清零 和 / 或在 EOBCF 位被写 1 的时候清零。

位 23:0 RTO[23:0]: 接收超时值 这个位域给出了接收超时的设置, 单位是波特时钟的时长。标准模式下, 最后一个字节接收后, 在整个 RTO 值规定的时长内, 再也没有检测到新的起始位的时候, RTOF 标志会被硬件置 1。

在智能卡模式中, 这个值被用来实现 CWT 和 BWT。 详细信息参见智能卡相关章节。这里, 超时测量时从最后一个字节的其实位开始算的。

## 5.20.7 请求寄存器 (USARTx\_RQR)

地址偏移: 0x18      复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	TXFRQ	RXFRQ	MMRQ	SBKRQ	ABRR Q
											w_r0	w_r0	w_r0	w_r0	w_r0

位 31:5 保留, 必须保持复位时的值。

位 4 TXFRQ: 发送数据清空请求

对这个位写 1 会直接令 TX 标志被硬件置 1

这里允许取消数据发送。 这个位只能在智能卡模式下使用, 当数据由于所发生的错误导致还没发出去, USART\_ISR 寄存器的 FE 标志是 1 的时候用。

如果 USART 不支持智能卡模式, 该位为保留位并由硬件强制为零。

位 3 RXFRQ: 接收数据清空请求

对这个位写 1 会直接令 RXNE 标志被硬件清零 这里允许直接丢弃还没有读的接收数据, 免得被提示溢出错误。

位 2 MMRQ: 静默模式请求

对这个位写 1 将导致 USART 进入静默模式, 同时清除 RWU 标志。

位 1 SBKRQ: 请求发送断开字符

对这个位写 1 会令 SBKF 标志置 1, 并在发送状态机可用的时候向线路发出一个断开字符。

位 0      ABRQ: 自动波特率检测请求  
 向这个位写 1 会清除 USART\_ISR 中的 ABRF 标志, 并在下一次数据接收的时候开始一次自动波特率测量。

## 5.20.8 中断和状态寄存器 (USARTx\_ISR)

地址偏移: 0x1C      复位值: 0x00C0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	REACK	TEACK	WUF	RWU	SBKF	CMF	BUSY
									r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ABRF	ABRE	Res.	EOBF	RTOF	CTS	CTSIF	LBDIF	TXE	TC	RXNE	IDLE	ORE	NF	FE	PE
r	r		r	r	r	r	r	r	r	r	r	r	r	r	r

- 位 31:23 保留, 必须保持复位时的值。
- 位 22      REACK: 接收使能通知标志  
 这个位有硬件控制, 当接收使能信号被 USART 读到的时候, 会给出一个回执。这可以在进入 Stop 模式之前, 用来确认 USART 是不是已经准备好接收了。
- 位 21      TEACK: 发送使能通知标志  
 这个位有硬件控制, 当发送使能信号被 USART 读到的时候, 会给出一个回执。这可以在写 USART\_CR1 寄存器的 TE=0 以产生一个空闲帧请求, 跟着又将 TE 写成 1 的时候, 用于保证 TE=0 的最小周期的时候用。
- 位 20      WUF: 从 Stop 模式唤醒标志  
 当检测到唤醒事件时由硬件置 1。具体时间有 WUS 位域来定义。由软件向 USART\_ICR 寄存器的 PECF 位写 1, 可以清除这个标志。如果 USART\_CR3 寄存器的 WUF=1, 会产生中断请求。
- 位 19      RWU: 接收器从静默模式唤醒  
 这个位表示 USART 处于静默模式时, 当唤醒和静默模式切换时, 由硬件清零和置 1。静默模式控制顺序 (地址还是空闲) 用 USART\_CR1 寄存器的 WAKE 位来选择。如果选择由空闲信号唤醒, 那这个位就只能由软件置 1 了, 方法是向 USART\_RQR 寄存器置 1  
 0: 接收器处于活动模式  
 1: 接收器处于静默模式
- 位 18      SBKF: 断开信号发送标志  
 这个位表示当要求发送一个断开字符时, 由软件置 1, 方法是向 USART\_CR3 寄存器的 SBKRQ 位写 1。当断开字符的停止位传出后, 由硬件自动清零。  
 0: 没发送断开字符  
 1: 断开字符将会被发送
- 位 17      CMF: 字符匹配标志  
 当收到一个字符和 ADD[7:0] 中设置的内容相同时, 由硬件置 1。由软件向 USART\_ICR 寄存器的 CMCF 位写 1, 可以清除这个标志。  
 如果 USART\_CR1 寄存器中的 CMIE 位是 1, 就会产生中断请求。  
 0: 没发现字符匹配  
 1: 有发现字符匹配
- 位 16      BUSY: 忙标志  
 由硬件置 1 和清零。当 RX 线在通讯时 (成功检测到起始位), 这个位被硬件置 1。接收结束后 (不管成功与否) 会由硬件清零。  
 0: USART 处于空闲 (没接收)  
 1: 正在接收数据
- 位 15      ABRF: 自动波特率检测标志  
 当自动波特率功能打开时 (RXNE 也被置 1, 如果 RXNEIE=1 产生中断) 或者当自动

- 波特率操作不成功时（ABRE, RXNE 和 FE 也都被置 1 的时候），这个位被硬件置 1。
- 开始一轮新的波特率检测（向 USART\_RQR 寄存器的 ABRQ 写 1）的时候会被清除。
- 位 14 ABRE: 自动波特率检测错误  
在波特率测量失败的时候（超量程或者字符比较失败）由硬件置 1。由软件清零，方法是向 USART\_CR3 寄存器的 ABRRQ 位写 1。
- 位 13 保留，必须保持复位时的值。
- 位 12 EOBFF: 块结束标志  
当一个完整的块被接收时由硬件置 1（例如 T=1 智能卡模式中）。当收到的字节数（从块开始，包括序言部分）大于等于 BLEN+4 的时候完成检测。如果 USART\_CR2 寄存器的 EOBFIE=1，会产生中断请求。由软件向 USART\_ICR 寄存器的 EOBFIF 位写 1，可以清除这个标志。
- 0: 还没到块结束  
1: 块结束（足够字节数）已经到了
- 位 11 RTOF: 接收超时标志  
如果没有通讯的时间长度达到了 RTOR 寄存器中设定的超时值，这个位会被硬件置 1。由软件向 USART\_ICR 寄存器的 RTOCF 位写 1，可以清除这个标志。如果 USART\_CR2 寄存器的 RTOIE=1，会产生中断请求。在智能卡模式中，这个超时相当于 CWT 或 BWT 计时。
- 0: 尚未超时  
1: 已经达到超时
- 位 10 CTS: CTS 标志  
该位由硬件置 1 和清零 这是 nCTS 输入脚状态的反向拷贝。
- 0: nCTS 线是高  
1: nCTS 线是低
- 位 9 CTSIF: CTS 中断标志  
如果 CTSE 位为 1，那么当 nCTS 输入状态变化的时候，由硬件置 1。由软件向 USART\_ICR 寄存器的 CTSCF 位写 1，可以清除这个标志。如果 USART\_CR3 寄存器的 CTSIE=1，会产生中断请求。
- 0: nCTS 线的状态无变化  
1: nCTS 线的状态有变化
- 位 8 LBDF: LIN 断开检测  
当检测到 LIN 断开字符时由硬件置 1。由软件向 USART\_ICR 寄存器的 LBDFCF 位写 1，可以清除这个标志。如果 USART\_CR2 寄存器的 LBDFIE=1，会产生中断请求。
- 0: 没检测到 LIN 断开字符  
1: 检测到 LIN 断开字符
- 位 7 TXE: 发送数据寄存器空  
当 USART\_TDR 寄存器中的值被取到移位寄存器的同时，这个位被硬件置 1。再向 USART\_TDR 寄存器写数据就会同时清掉这个位。TXE 标志还可以用其它方式清除，例如向 USART\_RQR 寄存器的 TXFRQ 位写 1，为了丢弃数据（仅于智能卡模式 T=0，传送失败的情形）。如果 USART\_CR1 寄存器中的 TXEIE 位被置起时，则会产生中断。
- 0: 没有数据被传到移位寄存器  
1: 有数据被传到移位寄存器，发送数据寄存器为空。
- 位 6 TC: 发送完成  
在 TXE 为 1 的条件下，当数据发送完成的时候，这个位会被硬件置 1。如果 USART\_CR1 寄存器中的 TCIE 位是 1，就会产生中断请求。向 USART\_TDR 寄存器再次写入数据，或者向 USART\_ICR 寄存器的 TCCF 位写 1，都可以清除这个标志。如果 USART\_CR1 寄存器中的 TCIE 位是 1，就会产生中断请求。

	0: 发送未完成
	1: 发送完成
位 5	<p>RXNE: 接收数据寄存器非空</p> <p>当接收移位寄存器的内容被传递到 USART_RDR 寄存器中时, 这个位被硬件置 1。读取 USART_TDR 寄存器的数据就会同时清掉这个位。RXNE 标志也可以通过对 USART_RQR 寄存器中的 RXFRQ 位写 1 来清除。如果 USART_CR1 寄存器中的 RXNEIE 位是 1, 就会产生中断请求。</p>
	0: 没收到数据
	1: 收到的数据已经可读
位 4	<p>IDLE: 空闲线检测到</p> <p>当检测到线路空闲时由硬件置 1。如果 USART_CR1 寄存器中的 IDLEIE 位是 1, 就会产生中断请求。由软件向 USART_ICR 寄存器的 IDLECF 位写 1, 可以清除这个标志。</p>
	0: 没有检测到线路空闲
	1: 检测到线路空闲
位 3	<p>ORE: 溢出错误</p> <p>在 RXNE=1 的条件下(也就是上次数据还没有读走), 串口接收寄存器又接收好了一个字节的数据并准备往 RDR 寄存器去转移的时候, 会由硬件将这个位置 1。由软件向 USART_ICR 寄存器的 ORECF 位写 1, 可以清除这个标志。如果 USART_CR1 寄存器中的 RXNEIE 位或 EIE 位是 1, 就会产生中断请求。</p>
	0: 没有溢出错误
	1: 检测到溢出错误
位 2	<p>NF: 噪声检测标志</p> <p>当收帧的时候检测到噪声, 这一位会由硬件置 1。由软件向 USART_ICR 寄存器的 NFCF 位写 1, 可以清除这个标志。</p>
	0: 没有检测到噪声
	1: 检测到噪声
位 1	<p>FE: 帧错误</p> <p>当一个不同步现象、强噪声或一个断开符号被检测到的时候, 这个位有硬件置 1。由软件向 USART_ICR 寄存器的 FECF 位写 1, 可以清除这个标志。在智能卡模式中发送数据时, 当重发尝试的次数达到上限, 由没有收到成功的回应(卡一直响应 NACK)的时候, 这个位也会被硬件置 1。如果 USART_CR1 寄存器中的 EIE 位是 1, 会产生中断请求。</p>
	0: 没有检测到帧错误
	1: 有检测到帧错误或者有收到断开字符
位 0	<p>PE: 校验错误标志</p> <p>当在接收数据的时候发现校验错误, 这个位会由硬件置 1。由软件向 USART_ICR 寄存器的 PECF 位写 1, 可以清除这个标志。如果 USART_CR1 寄存器中的 PEIE 位是 1, 会产生中断请求。</p>
	0: 没有校验错误
	1: 有校验错误

## 5.20.9 中断标志清除寄存器 (USARTx\_ICR)

地址偏移: 0x20      复位值: 0x0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	WUCF	Res	Res	CMCF	Res
											w_r0			w_r0	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	EOBCF	RTOCF	Res	CTSCF	LBDCF	Res	TCCF	Res	IDLECF	ORECF	NCF	FECF	PECF
			w_r0	w_r0		w_r0	w_r0		w_r0		w_r0	w_r0	w_r0	w_r0	w_r0

- 位 31:21 保留，必须保持复位时的值。
- 位 20 WUCF: 从 Stop 模式唤醒标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 WUF 标志位。
- 位 19:18 保留，必须保持复位时的值。 位 17 CMCF: 字符匹配标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 CMF 标志位。 位 16:13 保留，必须保持复位时的值。
- 位 12 EOBCF: 块结束标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 EOBF 标志位。
- 位 11 RTOCF: 接收超时标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 RTOF 标志位。
- 位 10 保留，必须保持复位时的值。 位 9 CTSCF: CTS 标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 CTSCF 标志位。
- 位 8 LBDCF: LIN 断开检测标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 LBDF 标志位。
- 位 7 保留，必须保持复位时的值。 位 6 TCCF: 发送完成标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 TC 标志位。 位 5 保留，必须保持复位时的值。
- 位 4 IDLECF: 线路空闲检测标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 IDLE 标志位。
- 位 3 ORECF: 溢出错误标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 ORE 标志位。
- 位 2 NCF: 噪声检测标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 NF 标志位。
- 位 1 FECF: 帧错误标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 FE 标志位。
- 位 0 PECF: 校验错误标志的清除  
对这个位写 1，会清除 USART\_ISR 寄存器中的 PE 标志位。

## 5.20.10 数据接收寄存器 (USARTx\_RDR)

地址偏移: 0x24      复位值: undefined

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	RDR[8:0]								
							r	r	r	r	r	r	r	r	r

- 位 31:9 保留，必须保持复位时的值。
- 位 8:0 RDR[8:0]: 接收数据的值包含所收到的字节。  
RDR 寄存器提供输入移位寄存器和内部总线间的并行接口。 当接收数据时打开了校验位，读这个寄存器得到的最高位是校验位。

## 5.20.11 数据发送寄存器 (USARTx\_TDR)

地址偏移: 0x28      复位值: undefined

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res	Res	Res	Res	Res	Res	Res	TDR[8:0]								
							rw	rw	rw	rw	rw	rw	rw	rw	rw

位 31:9 保留, 必须保持复位时的值。

位 8:0 TDR[8:0]: 发送数据的值用于写入要发送的数据字节。

TDR 寄存器提供发送移位寄存器和内部总线间的并行接口。当发送的时候设置了校验功能 (USART\_CR1 中的 PCE=1), 向最高位 (位 7 还是 位 8 取决于设置的字长) 写入的信息是无效的, 因为它总是要被校验位代替了之后 再去发送的。

## 5.21 SPI

### 5.21.1 SPI 控制寄存器 1 (SPIx\_CR1)

地址偏移: 0x00      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BIDI MODE	BIDI OE	CRC EN	CRC NEXT	CRCL	RX ONLY	SSM	SSI	LSB FIRST	SPE	BR [2:0]			MSTR	CPOL	CPHA
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位 15 BIDIMODE: 双向数据模式使能

0: 选择 2 线的单向数据模式  
1: 选择单线双向数据模式

位 14 BIDIOE: 双向模式输出使能

和 BIDIMODE 位一起决定在“单线双向”模式下数据的输出方向  
0: 输出禁止 (只收模式);  
1: 输出使能 (只发模式)。

位 13 CRCEN: 硬件 CRC 计算使能

0: CRC 计算禁用  
1: CRC 计算使能

位 12 CRCNEXT: 下一个发送 CRC

0: 下一个发送的值来自发送缓冲区。  
1: 下一个发送的值来自发送 CRC 寄存器。

位 11 CRCL: CRC 长度

由软件设置和清零, 用于选择 CRC 长度。  
0: 8 位 CRC 长度  
1: 16 位 CRC 长度

位 10 RXONLY: 只接收

和 BIDIMODE 位一起决定在“2 线单向”模式下数据的输出方向。在多个从设备的配置中, 在未被访问的从设备上该位被置 1, 使得只有被访问的从设备有输出, 从而不会造成数据线上数据冲突。  
0: 全双工 (发送和接收)



- 1: 输出禁止 ( 只收模式 );
- 位 9 SSM: 软件从机管理  
当 SSM 被置位时, NSS 引脚上的电平由 SSI 位的值决定。  
0: 禁止软件从设备管理;  
1: 启用软件从设备管理
- 位 8 SSI: 内部从设备选择  
此位只有当 SSM 位为 1 的时候才有效果。它决定了 NSS 上的电平, 在 NSS 引脚上的 I/O 操作无效。
- 位 7 LSBFIRST: 帧格式  
0: 先发送 MSB;  
1: 先发送 LSB。
- 位 6 SPE: SPI 使能  
0: 禁止 SPI 设备;  
1: 开启 SPI 设备。
- 位 5:3 BR[2:0]: 波特率控制  
000: fPCLK/2  
001: fPCLK/4  
010: fPCLK/8  
011: fPCLK/16  
100: fPCLK/32  
101: fPCLK/64  
110: fPCLK/128  
111: fPCLK/256
- 位 2 MSTR: 主设备选择  
0: 配置为从设备  
1: 配置为主设备
- 位 1 CPOL: 时钟极性  
0: 空闲状态时, SCK 保持低电平;  
1: 空闲状态时, SCK 保持高电平。
- 位 0 CPHA: 时钟相位  
0: 第一个时钟沿对准第一位数据  
1: 第二和时钟沿对准第一位数据

## 5.21.2 SPI 控制寄存器 2 (SPIx\_CR2)

地址偏移: 0x04 复位值: 0x0000

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserv ed	LDMA _TX	LDMA _RX	FRXT H	DS [3:0]				TXEIE	RXNEIE	ERRIE	FRF	NSSP	SSOE	TXDMAEN	RXDMAEN	
	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

- 位 15 保留, 必须保持复位时的值。
- 位 14 LDMA\_TX: 最后一次 DMA 发送  
此位是在数据打包模式中, 用来定义 DMA 数据传输的总数是奇数还是偶数。它只有在 SPIx\_CR2 寄存器的 TXDMAEN 位被设置, 并且打包模式已开启 (数据长度小于等于 8 位和写入访问 SPIx\_DR 是 16 位宽) 时有意义。它必须在 SPI 被禁止 (SPIx\_CR1 寄存器的 SPE = 0) 时写入。  
0: 传输的数据数量为偶数  
1: 传输的数据数量为奇数
- 位 13 LDMA\_RX: 最后一次 DMA 接收

- 此位是在数据打包模式中，用来定义 DMA 数据接收的总数是奇数还是偶数。它只有在 SPI<sub>x</sub>\_CR2 寄存器的 RXDMAEN 位被设置，并且打包模式已开启（数据长度小于等于 8 位和写入访问 SPI<sub>x</sub>\_DR 是 16 位宽）时有意义。它必须在 SPI 被禁止（SPI<sub>x</sub>\_CR1 寄存器的 SPE = 0）时写入。
- 0: 传输的数据数量为偶数  
1: 传输的数据数量为奇数
- 位 12 FRXTH: FIFO 接收门限  
此位用来设置触发 RXNE 事件时的 RXFIFO 的阈值。  
0: 如果 FIFO 的存储水平大于或等于 1/2（16 位），产生 RXNE 事件。  
1: 如果 FIFO 的存储水平大于或等于 1/4（8 位），产生 RXNE 事件。
- 位 11:8 DS[3:0] 数据位宽  
这些位配置 SPI 传输数据的位宽：  
0000: 不使用  
0001: 不使用  
0010: 不使用  
0011: 4 位  
0100: 5 位  
0101: 6 位  
0110: 7 位  
0111: 8 位  
1000: 9 位  
1001: 10 位  
1010: 11 位  
1011: 12 位  
1100: 13 位  
1101: 14 位  
1110: 15 位  
1111: 16 位  
如果软件试图写一个“不使用”的值，他们会被迫赋值“0111”（8 位）。
- 位 7 TXEIE: TX 缓冲器空中断使能  
0: TXE 中断屏蔽  
1: TXE 中断没有被屏蔽。用于在 TXE 标志置 1 的时候产生一个中断请求。
- 位 6 RXNEIE: RX 缓冲区非空中断使能  
0: RXNE 中断屏蔽  
1: TXE 中断没有被屏蔽。用于在 RXNE 标志置 1 的时候产生一个中断请求。
- 位 5 ERRIE: 错误中断使能  
这个位控制在出现错误事件（CRCERR, OVR, SPI 模式中的 MODF, TI 模式中的 FRE 和 UDR, I2S 模式中的 OVR）时是否产生中断。  
0: 错误中断屏蔽  
1: 错误中断使能
- 位 4 FRF: 帧格式  
0: SPI Motorola 模式  
1: SPI TI 模式
- 位 3 NSSP: NSS 脉冲管理  
该位仅在主模式下使用。它允许 SPI 在连续传输时，两个数据传输之间产生一个 NSS 脉冲。在单个数据传输的情况下，它会在传输结束后将 NSS 脚强制为高电平。在 CPHA=1 或 FRF=1 的时候，这个位没有什么意义。  
0: 没有 NSS 脉冲

- 1: 产生 NSS 脉冲
- 位 2 SSOE: SS 输出使能
  - 0: 在主模式下 SS 输出被禁用, SPI 接口可以工作在多主机的配置下。
  - 1: SPI 接口启用的同时主模式下启用 SS 输出。SPI 接口不能在多主环境下工作。
- 位 1 TXDMAEN: Tx 缓冲 DMA 使能
  - 当此位被设置, TXE 标志被设置时, 产生一个 DMA 请求。
  - 0: Tx 缓冲 DMA 禁止
  - 1: Tx 缓冲 DMA 使能
- 位 0 RXDMAEN: Rx 缓冲 DMA 使能
  - 当此位被设置, RXNE 标志被设置时, 产生一个 DMA 请求。
  - 0: Rx 缓冲 DMA 禁止
  - 1: Rx 缓冲 DMA 使能

### 5.21.3 SPI 状态寄存器 (SPIx\_SR)

地址偏移: 0x08      复位值: 0x0002

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved	FTLVL[1:0]		FRLVL[2:0]		FRE	BSY	OVR	MODF	CRC ERR	UDR	CHSID E	TXE	RXNE			
	r	r	r	r	r	r	r	r	rc_w0	r	r	r	r			

- 位 15:13 保留, 必须保持复位时的值。
- 位 12:11 FTLVL [1:0]: FIFO 发送存储水平, 由硬件设置或清零
  - 00: FIFO 空
  - 01: 1/4 FIFO
  - 10: 1/2 FIFO
  - 11: FIFO 满 (当 FIFO 门限大于 1/2 时认为是满)
- 位 10:9 FRLVL [1:0]: FIFO 接收存储水平 由硬件设置或清零
  - 00: FIFO 空
  - 01: 1/4 FIFO
  - 10: 1/2 FIFO
  - 11: FIFO 满
- 位 8 FRE: TI 帧格式错误
  - 0: 没发生帧格式错误
  - 1: 发生了一个帧格式错误
- 位 7 BSY: 忙标志
  - 0: SPI (或 I2S) 不忙
  - 1: (SPI 或 I2S) 通信忙或发送缓冲区不为空 由硬件设置和清除。
- 位 6 OVR: 溢出标志
  - 0: 没有发生溢出
  - 1: 发生溢出
  - 此标志由硬件置位, 由软件序列复位。
- 位 5 MODF: 模式故障
  - 0: 无模式故障发生
  - 1: 模式故障发生
  - 此标志由硬件置位, 由软件序列复位。
- 位 4 CRCERR: CRC 错误标志
  - 0: 收到的 CRC 值和 SPIx\_RXCRCR 的值是匹配的
  - 1: 收到的 CRC 值和 SPIx\_RXCRCR 值不匹配 此标志由硬件置位, 由软件清零。
- 位 3 UDR: 欠载标志
  - 0: 没有欠载发生

- 1: 欠载发生  
此标志由硬件置位, 由软件序列复位。
- 位 2 CHSIDE: 通道标志  
0: 需要传输或者接收左声道;  
1: 需要传输或者接收右声道;
- 位 1 TXE: 发送缓冲区为空标志  
0: Tx 缓冲区非空  
1: TX 缓冲器空
- 位 0 RXNE: 接收缓冲区非标志  
0: RX 缓冲区空  
1: Rx 缓冲非空

## 5.21.4 SPI 数据寄存器 (SPIx\_DR)

地址偏移: 0x0C      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DR[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 15:0 DR[15:0]: 数据寄存器  
待发送或者已经收到的数据, 数据寄存器作为 Rx 和 Tx FIFOs 的接口。当读取数据寄存器时, RXFIFO 会被访问, 而写入数据寄存器则会访问 TXFIFO。

## 5.21.5 SPI 的 CRC 多项式寄存器 (SPIx\_CRCPR)

地址偏移: 0x10      复位值: 0x0007

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CRCPOLY[15:0]															
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w

位 15:0 CRCPOLY [15:0]: CRC 多项式寄存器  
该寄存器包含 CRC 计算多项式。根据需要, 可以配置成另一个多项式。

## 5.21.6 SPI 接收 CRC 寄存器 (SPIx\_RXCRCR)

地址偏移: 0x14      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RxCRC[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 15:0 RxCRC [15:0]: RX CRC 寄存器  
当启用 CRC 计算功能, RxCRC [15:0]位包含根据收到的字节计算出来的 CRC 值。当 SPIx\_CR1 寄存器的 CRCEN 位被写为 1 的时候, 这个寄存器被复位。CRC 计算使用 SPI\_CRCPR 中的多项式。  
当数据帧格式被设置为 8 位 (SPIx\_CR1 的 CRCL 位为 0) 时, 仅低 8 位参与计算, 并且按照 CRC8 的方法进行;  
当数据帧格式为 16 位 (SPIx\_CR1 的 CRCL 位为 1) 时, 寄存器中的所有 16 位都参与计算, 并且按照 CRC16 的方法进行;

## 5.21.7 SPI 发送 CRC 寄存器 (SPIx\_TXCRCR)

地址偏移: 0x18      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TxCRC[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 15:0 TxCRC[15:0]: Tx CRC 寄存器  
 当启用 CRC 计算功能, TxCRC [7:0]位包含根据发送的字节计算出来的 CRC 值。当 SPIx\_CR1 寄存器的 CRCEN 位被写为 1 的时候, 这个寄存器被复位。CRC 计算使用 SPI\_CRCPR 中的多项式。  
 当数据帧格式被设置为 8 位 (SPIx\_CR1 中的 CRCL 位为 0) 时, 仅低 8 位参与计算, 并且按照 CRC8 的方法进行;  
 当数据帧格式为 16 位 (SPIx\_CR1 的 CRCL 位为 1) 时, 寄存器中的所有 16 位都参与计算, 并且按照 CRC16 的方法进行;

## 5.21.8 SPIx\_I2S 配置寄存器 (SPIx\_I2SCFGR)

地址偏移: 0x1C      复位值: 0x0000

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved		I2SMOD	I2SE	I2SCFG		PCMSY NC	Reserved		I2SSTD		CKPOL	DATLEN		CHLEN	
		rw	rw	rw	rw	rw			rw	rw	rw	rw	rw	rw	

位 15:12 保留: 由硬件强制为 0  
 位 11 I2SMOD: I2S 模式选择  
 0: 选中 SPI 模式  
 1: 选中 I2S 模式  
 位 10 I2SE: I2S 使能  
 0: I2S 的外设被禁用  
 1: I2S 外设被使能  
 位 9:8 I2SCFG: I2S 配置模式  
 00: 从机 - 发送  
 01: 从机 - 接收  
 10: 主机 - 发送  
 11: 主机 - 接收  
 位 7 PCMSYNC: PCM 帧同步  
 0: 短帧同步  
 1: 长帧同步  
 位 6 保留: 由硬件强制为 0  
 位 5:4 I2SSTD: I2S 标准选择  
 00: I2S 飞利浦标准  
 01: 高字节对齐标准 (左对齐)  
 10: 低字节对齐标准 (右对齐)  
 11: PCM 标准  
 位 3 CKPOL: 静止态时钟极性  
 0: I2S 时钟静止态为低电平;  
 1: I2S 时钟静止态为高电平;  
 位 2:1 DATLEN: 待传输数据长度  
 00: 16 位数据长度  
 01: 24 位数据长度  
 10: 32 位数据长度  
 11: 不允许

位 0 CHLEN: 声道长度 (每个音频通道的数据位数)  
 0: 16 位宽  
 1: 32 位宽  
 只有在 DATLEN= 00 时该位的写操作才有意义, 否则声道长度都由硬件固定为 32 位。

## 5.21.9 SPIx\_I2S 预分频寄存器 (SPIx\_I2SPR)

地址偏移: 0x20 复位值: 0x0002

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	Reserved							MCKOE	ODD	I2SDIV						
								rw	rw	rw						

位 15:10 保留: 由硬件强制为 0  
 位 9 MCKOE: 主时钟输出使能  
 0: 主时钟输出被禁用  
 1: 主时钟输出启用  
 位 8 ODD: 奇系数预分频  
 0: 实际分频系数 = I2SDIV \*2;  
 1: 实际分频系数 = (I2SDIV \*2) +1  
 位 7:0 I2SDIV: I2S 线性预分频器  
 不允许设置 I2SDIV [7:0] =0 或者 I2SDIV [7:0] =1 的值。

## 5.22 DIVSQRT

DIVSQRT 简介请参考对应的数据手册章节。DIVSQRT 的寄存器基址为 0x40030000。

### 5.22.1 被除数寄存器 (DIVIDEND)

软件配置除法运算所需的被除数值。如果在 DVSQ 加速器处于工作状态的时候对 DIVIDEND 寄存器进行读写访问, 则总线将处于等待状态直到 DVSQ 加速器的操作完成。DIVIDEND 寄存器只能被软件写访问更新, 硬件运算不会更新 DIVIDEND 寄存器。

偏移地址: 0x00

位	31						0
名称	DIVIDEND						
读写属性	R/W						
复位值	0x00000000						

[bit31:0] 被除数寄存器

Bit[31:0]	描述
读操作	读出寄存器里存储的值。
写操作	更新除法运算的被除数。

### 5.22.2 除数寄存器 (DIVISOR)

软件配置除法运算所需的除数值。当 CSR.DFS = 0 时, 如果软件写 DIVISOR 寄存器会立即使能除法运算。如果在 DVSQ 加速器处于工作状态的时候对 DIVISOR 寄存器进行读写访问, 则总线将处于等待状态直到 DVSQ 加速器的操作完成。DIVISOR 寄存器只能被软件写访问更新, 硬件运算不会更新 DIVISOR 寄存器。

偏移地址: 0x04

位	31							0
名称	DIVISOR							
读写属性	R/W							
复位值	0x00000000							

[bit31:0] DIVISOR:除数寄存器

Bit[31:0]	描述
读操作	读出寄存器里存储的值。
写操作	更新除法运算所需的除数值。

### 5.22.3 控制和状态寄存器(CSR)

本寄存器控制除法和开方运算工作，并返回 DVSQ 加速器的工作状态。CSR 寄存器的值会被 DVSQ 加速器硬件更新，软件可以轮询 CSR 寄存器来判断除法和开方运算是否已经完成。如果在 DVSQ 加速器处于工作状态的时候对 CSR 寄存器进行写操作，则总线将处于等待状态直到 DVSQ 加速器的操作完成。

偏移地址: 0x08

位	31	30	29	28				24
名称	BUSY	DIV	SQRT	保留				
读写属性	R	R	R	-				
复位值	0	0	0	-				

位	23							16
名称	保留							
读写属性	-							
复位值	-							

位	15							8
名称	保留							
读写属性	-							
复位值	-							

位	7	6	5	4	3	2	1	0
名称	HPRESQRT	OV_FLAG	OV_INT_EN	DZ_FLAG	DZ_INT_EN	DPS	UNSIGN_DIV	DIV_SRT
读写属性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

[bit31] BUSY: DVSQ 加速器工作状态标志

Bit[31]	描述
读操作	0 DVSQ 加速器处于空闲状态。

	1	DVSQ 加速器处于工作状态，表示有除法或开方运算正在工作。
写操作		无效操作。

[bit31]BUSY 信号与 [bit30]DIV 和 [bit29]SQRT 结合起来可以标识 DVSQ 加速器的工作状态，具体当 [BUSY, DIV, SQRT] 为不同值时表示的含义为：

- 3b 000, 标识 DVSQ 加速器处于空闲态，并且还没有执行过除法或开方操作。
  - 3b 001, 标识 DVSQ 加速器处于空闲态，并且 DVSQ 加速器完成的上一个运算为开方运算。
  - 3b 010, 标识 DVSQ 加速器处于空闲态，并且 DVSQ 加速器完成的上一个运算为除法运算。
  - 3b 101, 标识 DVSQ 加速器处于工作态，并且正在进行的是开方运算。
  - 3b 110, 标识 DVSQ 加速器处于工作态，并且正在进行的是除法运算。
- [BUSY, DIV, SQRT] 的值的其余组合没有定义。

### [bit30] DIV: 除法运算标志

Bit[30]		描述
读操作	0	表示 DVSQ 加速器进行的上一个运算或者当前运算不是除法运算。
	1	表示 DVSQ 加速器进行的上一个运算或者当前运算为除法运算。
写操作		无效操作。

### [bit29] SQRT: 开方运算标志

Bit[29]		描述
读操作	0	表示 DVSQ 加速器进行的上一个运算或者当前运算不是开方运算。
	1	表示 DVSQ 加速器进行的上一个运算或者当前运算为开方运算。
写操作		无效操作。

### [bit7] HPRESQRT: 高精度开方运算选择寄存器

软件可以使用 Q notation 来增加开方运算的精度。关于 Q notation 的具体描述请参考 Wikipedia。

如果使用 Q notation 来进行开方运算，无符号  $Q_{m.n}$  记号法需要  $m+n$  位作为被开方数 ( $m+n = 32$ )，产生的结果为  $Q(m/2).(n/2)$  格式。这占用  $n$  位被开方数作为小数位 ( $n < 31$ )，因此如果软件需要高精度开方结果的时候，将比较大的影响被开方数的表示范围。

DVSQ 加速器提供了一种同时满足高精度开方和被开方数表示范围的方法，当 HPRESQRT 被置位为 1 时，DVSQ 加速器内部附加 32 位 ‘0’ 到被开方数寄存器后面，即：RADICAND ([RADICAND.0x00000000])。然后把把这个新的数作为被开方数带入开方运算单元进行运算。这时被开方数为  $Q32.32$ ，开方结果为  $Q16.16$ 。这样被开方数的结果不会受到影响，并且同时达到高精度开方的要求。如果 HPRESQRT 被设置为 ‘0’，则被开方数的小数位由软件决定，并且满足  $m+n=32$ 。

Bit[7]		描述
读操作		读出寄存器里存储的值。
写操作	0	DVSQ 执行普通精度开方运算。
	1	DVSQ 执行高精度开方运算。

### [bit6] OV\_FLAG: 带符号数除法溢出标志

在进行带符号数除法的时候，如果被除数为  $0x8000\_0000$ ，同时除数为  $0xFFFF\_FFFF$ ，则结果超出了 32 位补码的表示范围。在这种情况下，DVSQ 加速器置位 OV\_FLAG，并且返回的商为  $0x8000\_0000$ ，余数为  $0x0000\_0000$ 。

OV\_FLAG 可以被软件清除，如果发生带符号数除法溢出，OV\_FLAG 一直保持为高，直到被软件清除，或者 DVSQ 加速器开始下一次除法或开方运算。



Bit[6]		描述
读操作	0	上一次除法运算没有发生溢出。
	1	上一次除法运算溢出。
Writing	0	清除 OV_FLAG 标志。
	1	无效操作。

**[bit5] OV\_INT\_EN: 带符号数除法溢出中断使能**

Bit[5]		描述
读操作		读出寄存器里存储的值。
写操作	0	关闭带符号数除法溢出中断。
	1	使能带符号数除法溢出中断。

**[bit4] DZ\_FLAG: 除数为 0 标志**

无论是带符号数除法还是不带符号数除法，当除数为‘0’时，DVSQ 加速器都会把 DZ\_FLAG 置位为 1, 并且返回的商和余数都为 0x0000\_0000。

DZ\_FLAG 可以被软件清除，如果发生除数为‘0’的情况，DZ\_FLAG 保持为高，直到被软件清除，或者 DVSQ 加速器开始下一次除法或开方运算。

Bit[4]		描述
读操作	0	上一次运算的除数不为 0。
	1	上一次运算的除数为 0。
写操作	0	清除 DZ_FLAG 标志。
	1	无效操作。

**[bit3] DZ\_INT\_EN: 除数为 0 中断使能**

Bit[3]		描述
读操作		读出寄存器里存储的值。
写操作	0	关闭除数为 0 中断。
	1	使能除数为 0 中断。

**[bit2] DFS: 快速启动除法运算关闭**

DVSQ 加速器支持两种方式启动除法运算。默认方式为‘快速启动’，如果对 DIVISOR 进行写操作，就立即启动除法运算。另一种启动方式为：软件置位 CSR[DIV\_SRT] 寄存器后才开始除法运算。由 DFS 位选择使用哪一种启动方式。

Bit[2]		描述
读操作		读出寄存器里存储的值。
写操作	0	使能快速启动除法运算。
	1	关闭快速启动除法运算。

**[bit1] UNSIGN\_DIV: 无符号数除法**

Bit[1]		描述
读操作		读出寄存器里存储的值。
写操作	0	执行带符号数除法。
	1	执行无符号数除法。

**[bit0] DIV\_SRT: 开始除法运算**

Bit[0]		描述

读操作		一直返回为 0。
写操作	0	无效操作。
	1	如果 CSR[DFS] = 1，则开始除法运算；否则不进行任何下一步动作。

## 5.22.4 被开方数寄存器(RADICAND)

软件通过写 RADICAND 寄存器配置开方运算的被开方数。如果在 DVSQ 加速器处于工作状态的时候对 RADICAND 寄存器进行读写访问，则总线将处于等待状态直到 DVSQ 加速器的操作完成。RADICAND 寄存器只能被软件写访问更新，硬件运算不会更新 RADICAND 寄存器。

偏移地址：0x0C

位	31						0
名称	RADICAND						
读写属性	R/W						
复位值	0x00000000						

[bit31:0] RADICAND:被开方数寄存器

Bit[31:0]	描述
读操作	读出寄存器里存储的值。
写操作	更新开方运算所需的被开方数。

## 5.22.5 结果寄存器 (RES)

RES 寄存器存储除法运算的商或开方运算的平方根结果。在 DVSQ 加速器完成除法或开方运算后会更新 RES 寄存器。如果在 DVSQ 加速器处于工作状态的时候对 RES 寄存器进行读写访问，则总线将处于等待状态直到 DVSQ 加速器的操作完成。在 DVSQ 寄存器进行运算的时候有可能被系统中断服务程序打断，软件需要保存 DVSQ 加速器的上下文。因此 RES 寄存器和 REMAINDER 寄存器可以被软件写操作更新。

偏移地址：0x10

位	31						0
名称	RES						
读写属性	R/W						
复位值	0x00000000						

[bit31:0] RES:结果寄存器

Bit[31:0]	描述
读操作	读出寄存器里存储的值。
写操作	更新结果寄存器中的值。

## 5.22.6 余数寄存器(REMAINDER)

REMAINDER 寄存器保存除法运算的余数结果。DVSQ 加速器进行除法运算或开方运算的时候都会自动更新 REMAINDER 寄存器。如果在 DVSQ 加速器处于工作状态的时候对 REMAINDER 寄存器进行读写访问，则总线将处于等待状态直到 DVSQ 加速器的操作完成。

偏移地址：0x14

位	31						0
名称	REMAINDER						

读写属性	R/W
复位值	0x00000000

[bit31:0] REMAINDER:余数寄存器

Bit[31:0]	描述
读操作	读出寄存器里存储的值。
写操作	更新结果寄存器中的值。

## 5.22.7 DIVSQRT 寄存器镜像

所有寄存器支持字，半字和字节访问。寄存器列表如下：

寄存器	除法	开方	描述
DIVIDEND	0	X	被除数寄存器
DIVISOR	0	X	初始寄存器
CSR	0	0	控制和状态寄存器
RADICAND	X	0	被开方数
RES	0	0	商或开方结果
REMAINDER	0	X	除法余数结果

注：‘0’表示操作会使用这个寄存器；‘X’表示操作不会使用这个寄存器。

## 5.23 DBGMCU

HK32F030 产品集成了一个 MCU ID Code, 这个 ID 是用来区分 HK MCU 不同的 partnumber 和 die 版本。这个 ID 可以通过 SWD 接口或者用户软件来读取。

### 5.23.1 DBGMCU\_IDCODE

Address: 0x40015800

Only 32-bit access supported. Read-only

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
REV_ID															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	DEV_ID											
				r	r	r	r	r	r	r	r	r	r	r	r

Bits 31:16 REV\_ID[15:0] Revision identifier

Bits 15:12 Reserved: read 0b0110.

Bits 11:0 DEV\_ID[11:0]: Device identifier

Device	DEV_ID	REV_ID
HK32F030x4	0x440	0x2000
HK32F030x6	0x444	0x2000
HK32F030x8	0x440	0x2000

## 5.24 器件电子签名

### 5.24.1 UID(96Bits)

设备的电子签名存储在 FLASH 区域，可以使用调试接口或由 CPU 读取。它包含经过工厂编程的识别和校准数据。这个 96 位的产品唯一身份标识，按照用户不同的用法，可以以字节 (8 位) 为单位读取，也可以以半字 (16 位) 或者全字 (32 位) 读取。用户不能更改这些位。

基地址: 0x1FFFF7AC

地址偏移: 0x00

只读，其值在出厂时编写

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
UID[31:16]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UID[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

U\_ID[31:0]: 唯一身份标志 31:0 位

地址偏移: 0x04

只读，其值在出厂时编写

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
UID[63:48]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UID[47:32]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

U\_ID[63:32]: 唯一身份标志 63:32 位

地址偏移: 0x08

只读，其值在出厂时编写

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
UID[95:80]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UID[79:64]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

U\_ID[95:64]: 唯一身份标志 95:64 位

### 5.24.2 Flash Size 寄存器

基地址: 0x1FFFF7CC

地址偏移: 0x00

只读, 其值在出厂时编写

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FLASH_SIZE[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

Bits 15:0 **FLASH\_SIZE[15:0]**: Flash 大小 (Flash memory size)

此位字段指示以 k 字节表示的设备闪存的大小

比如, 0x040 相当于 64 Kbytes.

## 6 重要提示

在未经深圳市航顺芯片技术研发有限公司同意下不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部份。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

深圳市航顺芯片技术研发有限公司保证在销售期间，产品的性能按照本公司的标准保修。公司认为有必要维持此项保修，会使用测试和其他质量控制技术。除了政府强制规定外，其他仪器的测量表没有必要进行特殊测试。

顾客认可本公司的产品的设计、生产的目的是不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信  
息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和其  
他应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

所有版权归深圳市航顺芯片技术研发有限公司 2015 - 2020